



UNIVERSITÀ DEGLI STUDI DI PALERMO

Dottorato in Energia e Tecnologie dell'Informazione
Dipartimento di Energia, Ingegneria dell'Informazione e Modelli Matematici
Settore Scientifico Disciplinare ING-INF/04

CONTROLLO DELLA CONVERSIONE DELL'ENERGIA ELETTRICA IN MICRORETI INTELLIGENTI

IL DOTTORANDO
Ing. STEFANIA MARIA COLLURA

IL COORDINATORE
Prof. MAURIZIO CELLURA

TUTOR:
Prof. FRANCESCO ALONGE

CO TUTOR:
Prof. Ing. GIANPAOLO VITALE
CNR-ISSIA UOS di Palermo

TUTOR:
Prof. FILIPPO D'IPPOLITO

CO TUTOR:
Ing. MASSIMILIANO LUNA
CNR-ISSIA UOS di Palermo

Contenuti

Contenuti.....	iii
Lista delle Figure.....	v
Lista delle Tabelle.....	ix
Ringraziamenti.....	xii
Introduzione.....	xiii
Introduction.....	xvi
PARTE PRIMA.....	1
Capitolo 1.....	2
I Convertitori di Potenza.....	2
1.1. Introduzione.....	2
1.2. I convertitori DC/DC.....	3
1.3. Il convertitore Boost.....	4
1.4. Conclusioni.....	13
Capitolo 2.....	15
Il convertitore Boost PFC.....	15
2.1. Introduzione.....	15
2.2. Il convertitore boost PFC.....	16
2.3. Progetto del boost PFC.....	19
2.4. Analisi della legge di controllo dello switch.....	22
2.5. Conclusioni.....	24
Capitolo 3.....	26
Implementazioni delle leggi di controllo per il convertitore.....	26
3.1. Introduzione.....	26
3.2. Controllo con PI.....	28
3.3. Controllo Feed-forward.....	31
3.3.1. Caso 1: variazione di carico.....	36
3.3.2. Caso 2: variazione della tensione di ingresso.....	39
3.3.3. Caso 3: variazione della tensione di riferimento.....	41
3.4. Teoria degli osservatori.....	43
3.4.1. Stima della corrente di uscita.....	45
3.4.2. Stima della tensione di ingresso.....	49
3.5. Il controllo adattativo MRAS.....	51
3.5.1. Stima della tensione di ingresso.....	53
3.5.2. Stima della corrente di uscita.....	57
3.6. Implementazione di un modulatore PWM generale.....	63
3.6.1. Implementazione in ambiente Simulnk/Matlab.....	66
3.6.2. Implementazione in FPGA.....	68
3.7. Conclusioni.....	77
Capitolo 4.....	78
Verifiche sperimentali e realizzazione del prototipo.....	78
4.1. Introduzione.....	78
4.2. Realizzazione dl banco sperimentale.....	81

4.3. Conclusioni.....	89
PARTE SECONDA.....	91
Capitolo 5.....	93
L'elettrolizzatore.....	93
5.1. Introduzione.....	93
5.2. Modello elettrico: statico e dinamico.....	96
5.3. Validazione sperimentale dei modelli.....	100
5.3. Conclusioni.....	103
Capitolo 6.....	105
Il convertitore Buck.....	105
6.1. Introduzione.....	105
6.2. Topologie di convertitori per elettrolizzatori.....	107
6.2.1. Topologia di convertitori DC/DC non-isolati.....	108
6.2.2. Topologia di convertitori DC/DC isolati.....	114
6.3. Confronto tra i convertitori analizzati.....	116
6.4. Conclusioni.....	119
Capitolo 7.....	121
Progetto e controllo del Convertitore per l'EL.....	121
7.1. Introduzione.....	121
7.2. Progetto del convertitore di potenza.....	121
7.3. Controllo del convertitore proposto.....	130
7.4. Conclusioni.....	136
Capitolo 8.....	139
Conclusioni e Sviluppi futuri.....	139
8.1. Conclusioni e Sviluppi futuri.....	139
8.2. Conclusions and Prospectives.....	141
Pubblicazioni.....	144
Riferimenti bibliografici.....	145

Lista delle figure

Figure 1	Schema a blocchi di una microrete elettrica.....xiv
Figure 2	Esempio di microgrid con, in evidenza, i convertitori studiati.....xv
Figure 3	Topologia Buck.....3
Figure 4	Topologia Boost.....3
Figure 5	Topologia Buck-Boost invertente.....3
Figure 6	Convertitore Boost.....5
Figure 7	Convertitore Boost in modo.....5
Figure 8	Convertitore Boost in modo off.....5
Figure 9	Andamenti nel dominio del tempo: a) tensione sull'induttore; b) corrente sull'induttore; c) corrente sullo switch; d) corrente sul diodo; e) corrente sulla capacità.....6
Figure 10	Forme d'onda della corrente sull'induttore in CCM, BCM e DCM.....8
Figure 11	Circuiti equivalenti del Boost durante il Toff in modalità DCM.....8
Figure 12	Andamento del rapporto di conversione di un Boost.....10
Figure 13	Esempio di ponte raddrizzatore a diodi con capacità di livellamento.....18
Figure 14	Forme d'onda delle grandezze di fig.13.....18
Figure 15	Schema per la correzione attiva del fattore di potenza.....18
Figure 16	Andamento di $K(D)$ utilizzato per il dimensionamento dell'induttore.....20
Figure 17	a)Andamento di tensione e corrente d'ingresso.b) Andamento della tensione d'uscita.....21
Figure 18	Schema di controllo i corrente di un Boost PFC.....23
Figure 19	a) Circuito generatore PWM. b) Funzionamento del modulatore PWM capacitor.....26
Figure 20	Schema a blocchi del modello del boost a piccolo segnale.....29
Figure 21	Diagramma asintotico di Bode a catena aperta; a) modulo; b) fase.....30
Figure 22	Boost PFC con controllo feed forward proposto.....32
Figure 23	Modello a piccolo segnale. a) Senza controllo FF. b) Con controllo FF.....33
Figure 24	Diagramma a blocchi del sistema controllato.....34
Figure 25	Particolari dei blocchi del sistema. a)convertitore; b) controllore; c) calcolo duty cycle e modulatore.....36
Figure 26	Schema a blocchi per l'analisi della risposta alla variazione di carico.....36
Figure 27	Simulazioni per variazione di carico. a) controllo tradizionale b) con FF.....38
Figure 28	Schema a blocchi per l'analisi della risposta alla variazione della tensione di ingresso.....39
Figure 29	Simulazioni per variazione di tensione di ingresso. a) controllo tradizionale. b) con FF.....40
Figure 30	Schema a blocchi per l'analisi della risposta alla variazione della tensione di riferimento.....41

Figure 31	Simulazioni per variazione di tensione di riferimento. a) controllo tradizionale b) con FF.....	42
Figure 32	Sovraelongazione e sottoelongazione della tensione.....	43
Figure 33	Sistema con osservatore.....	43
Figure 34	Maglia d'uscita di un boost.....	46
Figure 35	Osservatore per la corrente i_C	47
Figure 36	Funzioni dello stimatore di Luenberger. a) blocco f-function; b) blocco g-function; c) blocco per la stima di I_o	48
Figure 37	a) Confronto tra corrente reale e corrente stimata del condensatore;b). Confronto tra corrente reale e corrente stimata d'uscita a fronte di variazioni di carico.....	48
Figure 38	Maglia di ingresso del boost.....	50
Figure 39	Confronto tra tensione reale e tensione ricostruita.....	50
Figure 40	Schema di controllo MRAS.....	52
Figure 41	Maglia di ingresso del boost.....	52
Figure 42	Schema a blocchi per la stima della tensione d'ingresso tramite la conoscenza della tensione sullo switch.....	53
Figure 43	Schema a blocchi dello stimatore di tensione V_g mediante MRAS con PI.....	53
Figure 44	Schema a blocchi per il calcolo della corrente i_L in funzione della tensione V_g	54
Figure 45	Andamenti della tensione di ingresso reale e stimata.....	55
Figure 46	a) Schema a blocchi per la stima della tensione d'ingresso mediante MRAS con sliding mode; b) andamento delle tensioni reale e stimata.....	56
Figura47	Schema a blocchi per la stima della tensione di ingresso tramite la conoscenza della corrente di ingresso.....	56
Figura48	Andamento della tensione d'ingresso reale e stimata.....	57
Figura49	Schema di un boost con modulazione PWM.....	57
Figura50	Schema MRAS per la stima della corrente d'uscita.....	58
Figura51	Schema a blocchi Simulink dell'MRAS per la stima della corrente.....	59
Figura52	Andamento della corrente d'uscita reale e stimata.....	59
Figura53	Schema a blocchi per la stima della corrente d'uscita a partire dalla corrente d'ingresso.....	60
Figura54	Andamento della corrente d'uscita reale e stimata a) Andamento della corrente d'uscita reale e stimata. b) Transitorio di stima.....	61
Figura55	Schema a blocchi per la stima della corrente d'uscita a partire dalla tensione d'uscita.....	61
Figura56	a) Andamento della corrente d'uscita reale e stimata. b) Transitorio di stima.....	62
Figura57	Schema a blocchi Simulink per la stima di tensione di ingresso e corrente di uscita.....	63
Figura58	Regolatore ad isteresi.....	63
Figura59	Schema di un modulatore PWM generale e suo principio di funzionamento.....	64
Figura60	Schema di una PWM generale per un boost PFC.....	66

Figura61	Risultati delle simulazioni Simulink a) Schema Simulink. b)PWM tradizionale; c) PWM generale; d) confronto.....	67
Figura62	Scheda FPGA Altera Cyclone III.....	69
Figura63	Andamento del duty cycle nel caso di quarto scenario.....	70
Figura64	Generazione dei vari scenari. a) Scenario 1. b) Scenario 2.c) Scenario 3.d) Scenario 4.....	72
Figura65	Schema a blocchi per la verifica del modulatore PWM generale.....	73
Figura66	Comportamento del flusso magnetico.....	79
Figura67	Percorso critico ad elevata variazione di corrente.....	80
Figura68	Schematico PCB del boost PFC.....	80
Figura69	Top level e bottom level della scheda PCB.....	81
Figura70	Oscilloscopio digitale Agilent.....	82
Figura71	Andamento del duty cycle e dei segnali interni del modulatore:a) nel 1° scenario; b) nel 2° scenario; c) nel 3° scenario; d) nel 4° scenario.....	84
Figura72	Set-up utilizzato per la verifica sperimentale.....	85
Figura73	Il prototipo di convertitore boost PFC ed il sistema di sviluppo d-SPACE.....	85
Figura74	Interfaccia grafica di controllo del convertitore sviluppata in ambiente Control Desk.....	86
Figura75	Carico elettronico Sorensen SLHACDC 500V 6A 1800W.....	87
Figura76	Segnali acquisiti nella prova senza azione di feed forward.....	88
Figura77	acquisiti nella prova con azione di feed forward.....	89
Figura78	Schema esemplificativo di un elettrolizzatore.....	95
Figura79	Schema del modello statico dell'elettrolizzatore.....	99
Figura80	Schema elettrico equivalente di un EL.....	100
Figura81	a) Banco sperimentale; b)Andamento di tensione e corrente dell'EL....	101
Figura82	Banco sperimentale.....	102
Figura83	(a) (b)Andamenti di tensione e corrente nell' EL.....	102
Figura84	Generazione di elettricità a partire dall'idrogeno.....	105
Figura85	Convertitore buck e rapporto di conversione.....	108
Figura86	Convertitore buck sincrono.....	109
Figura87	Convertitore buck quadratico.....	109
Figura88	Convertitore buck quadratico doppio.....	110
Figura89	Convertitore buck tapped-inductor.....	110
Figura90	Convertitore buck L-switching.....	111
Figura91	Convertitore buck switch capacitor/switch inductor.....	112
Figura92	3-leg IBC.....	113
Figura93	3-leg IBC con duty cycle esteso.....	113
Figura94	3-leg IBC Modificato con duty cycle esteso.....	114
Figura95	Struttura di un convertitore DC/DC isolato.....	115
Figura96	Convertitore DC/DC half-bridge.....	115
Figura97	Convertitore DC/DC full-bridge.....	116
Figura98	Confronto tra i rapporti di conversione delle topologie in esame.....	117
Figura99	Confronto tra i convertitori: (a) buck classico, (b) buck quadratico e doppio quadratico, (c) buck tapped-inductor, (d) IBC con duty cycle esteso, (e) IBC modificato, (f) buck con switched inductor, (g) buck con	

	switched capacitor/switched inductor, (h) half-bridge , (i) full-bridge, (j)	
	legenda.....	119
Figura100	Schema circuitale del convertitore adottato.....	122
Figura101	Schema circuitale del convertitore adottato.....	124
Figura102	Schema circuitale del convertitore lato buck.....	125
Figura103	Diagrammi di Bode della funzione G_p a catena aperta.....	131
Figura104	Controllore PI con antiwind-up.....	132
Figura105	(a) Modulazione dello switch, (b) tensione e corrente di uscita del buck , (c) corrente al secondario del trasformatore, tensione al secondario del trasformatore, (d) tensione e corrente in ingresso all'EL (e).....	135
Figura106	Particolare della corrente di ingresso dell'EL in corrispondenza a variazioni della tensione di ingresso.....	136

Lista delle Tabelle

Tabella 1	Parametri di progetto Boost	19
Tabella 2	Parametri nominali Boost	22
Tabella 3	Valori degli ingressi del modulatore PWM generale per i vari tipi di controllo.....	65
Tabella 4	Valori degli dati tecnici attuali per le differenti famiglie di elettrolizzatori.....	95
Tabella 5	Confronto tra le tecnologie alcaline e PEM.....	95
Tabella 6	Specifiche dell'elettrolizzatore.....	98
Tabella 7	Livelli di tensioni per ELs.....	106
Tabella 8	Specifiche di progetto per il buck.....	122
Tabella 9	Parametri nominali del buck.....	123

Tabella Acronimi

SIMBOLO	DESCRIZIONE
μG	Microgrid
AM	Adaptive Model
BCM	Boundary Conduction Mode
CCM	Continuous Conduction Mode
CM	Current Mode
DCM	Discontinuous Conduction Mode
EL	Elettrolizzatore
FC	Fuel Cell
FF	Feed Forward
FPGA	Field Programmable Gate Array
GaN	Nitruro di Gallio
GPWM	General Pulse Width Modulation
H2	Hydrogen
IBC	Interleaved Buck Converter
MRAS	Model Reference Adaptive Systems
PCB	Printed Circuit Board
PEM	Proton Exchange Membrane
PF	Power Factor
PFC	Power Factor Correction
PV	Photo Voltaic
PWM	Pulse Width Modulation
RM	Reference Model
SiC	Carburo di Silicio
SMG	Smart Microgrid
SOE	Solid Oxide Electrolyser
VM	Voltage Mode

Ringraziamenti

Al termine di questo lavoro, che rappresenta il capitolo conclusivo della mia formazione universitaria, volevo ringraziare tutte le persone che mi sono state vicine e che mi hanno sostenuta.

In primo luogo il prof. Francesco Alonge, un mentore che mi ha guidata e supportata non solo dal punto di vista professionale, ma anche dal punto di vista personale, quando i problemi sembravano così insormontabili da voler mollare tutto.

Ringrazio gli ingegneri del CNR- ISSIA, Gianpaolo Vitale e Massimiliano Luna: a loro devo una serie infinita di inestimabili consigli sulla realizzazione di questo lavoro, nonché un'immensa pazienza nel seguirmi con costanza e dedizione in tutto il mio ciclo di studi.

Grazie al prof. Filippo d'Ippolito per avere accettato di essere il mio relatore e per avermi fornito preziosi consigli sulla stesura.

Un particolare ringraziamento va agli ing. Angel Scipioni et Damien Guilbert per avermi fatta sentire come a casa nel periodo trascorso in Francia, nonostante le iniziali difficoltà da affrontare stando per così tanto tempo lontano dalla mia famiglia, trave portante della mia vita.

Al mio ragazzo, sempre presente nei momenti di sconforto, pronto a spronarmi e motivarmi.

A tutti quegli amici che mi sono stati sempre vicino... veramente troppi per essere citati singolarmente.

Ai miei genitori e alle mie sorelle..."in incertis certissimi"!

GRAZIE!!!!

A mio fratello...

È a te che dedico questo lavoro, perché sei la persona che ammiro di più: forte, caparbio, sempre positivo nonostante le mille e più difficoltà che hai incontrato sul tuo cammino. Mi hai dato un'importante lezioni di vita: esistono persone con problemi molto più importanti di quelli che crediamo di avere e che lottano in silenzio, sempre col sorriso sulle labbra, con la visione di un futuro roseo. È con

esse che dovremmo confrontarci ogni giorno, per capire quanto i nostri siano ridicoli paragonati ai loro. Grazie Principe!

Palermo, 18/01/2018

Introduzione

La limitatezza delle fonti fossili, insieme agli effetti ambientali del loro sfruttamento, hanno portato la ricerca a trovare fonti energetiche alternative poco inquinanti e facilmente reperibili. Lo sviluppo delle fonti rinnovabili e la crescente attenzione verso l'efficienza hanno permesso l'integrazione di un nuovo sistema di distribuzione dell'energia non più centralizzato, ma basato sulla generazione distribuita, permettendo all'occorrenza anche il funzionamento in autonomia di sottosistemi della rete comprendenti generazione locale e carichi, detti microgrid (μG).

Una μG (fig.1) è quindi un insieme di carichi e sorgenti di energia operanti come un unico sistema [1] e che presenta innumerevoli vantaggi: un'efficienza economica dovuta al nuovo concetto energetico di *prosumer* (riduzione dei costi di trasporto dell'energia dovuto al fatto che il consumatore coincide con la figura del produttore stesso dell'energia), l'ottimizzazione dell'uso delle risorse (beneficiando dell'uso sempre più crescente delle fonti rinnovabili), il miglioramento della Power Quality ed un minor impatto ambientale. Una μG può avere due tipi di funzionamento: autonomo (isolato), cioè totalmente separato dalla rete elettrica nazionale, o non autonomo, cioè collegato ad essa. Affinché una μG possa dirsi *smart* occorre monitorare la domanda/offerta di energia e ottimizzare l'utilizzo dei diversi generatori distribuiti e dei carichi mediante un'idonea struttura di comunicazione: questa caratteristica rende le μG intelligenti e, pertanto, si parla di Smart Microgrid (SMG). La rete elettrica nazionale, le sorgenti da fonte rinnovabile, i carichi e gli eventuali sistemi di accumulo presenti in una SMG devono concorrere allo scambio intelligente dell'energia con un funzionamento coordinato, al fine di perseguire obiettivi di efficienza, economia di gestione, etc.

Nella generazione di energia elettrica da fonti rinnovabili è necessario, quindi, l'uso di convertitori elettronici di potenza per adattare le esigenze delle sorgenti a quelle dei carichi e per regolare i flussi di potenza tra i diversi componenti della μG . Infatti, le sorgenti presentano livelli di tensione e corrente variabili in dipendenza della tipologia stessa, ma anche dalle condizioni meteo-climatiche; di contro, il carico richiede livelli di tensione o corrente costanti a fronte di variazioni anche brusche della potenza assorbita [2].

Poiché, ormai, diversi carichi funzionano intrinsecamente in DC e i relativi convertitori si trovano integrati nell'apparecchio (es. PC, TV, telefonini ma anche lavatrici con motori

controllati mediante inverter), la comunità scientifica sta investigando la possibilità di sfruttare sistemi di distribuzione dell'energia elettrica in corrente continua (DC) all'interno di edifici e abitazioni con il vantaggio di ridurre il numero di stadi di conversione, le conseguenti perdite e, potenzialmente, abbattere i costi di impianto e di esercizio.

I convertitori elettronici di potenza trovano applicazione ovunque ci sia necessità di modificare le caratteristiche dell'energia elettrica, ad esempio variandone i livelli di tensione e corrente, la forma d'onda o la frequenza, per adattare le caratteristiche della sorgente (rete elettrica nazionale, fonti rinnovabili o accumulatori) a quelle del carico (o del sistema di accumulo) [3],[4]. È da considerare, tuttavia, che le prestazioni di tali convertitori, talvolta insoddisfacenti se governati da tecniche di controllo classiche, possono essere incrementate significativamente usando tecniche di controllo più sofisticate. Si capisce, dunque, che il cuore di una smart microgrid, una volta definito l'hardware, è il sistema di comunicazione e controllo da cui dipende l'ottimizzazione della distribuzione dell'energia e la riduzione degli sprechi [5].

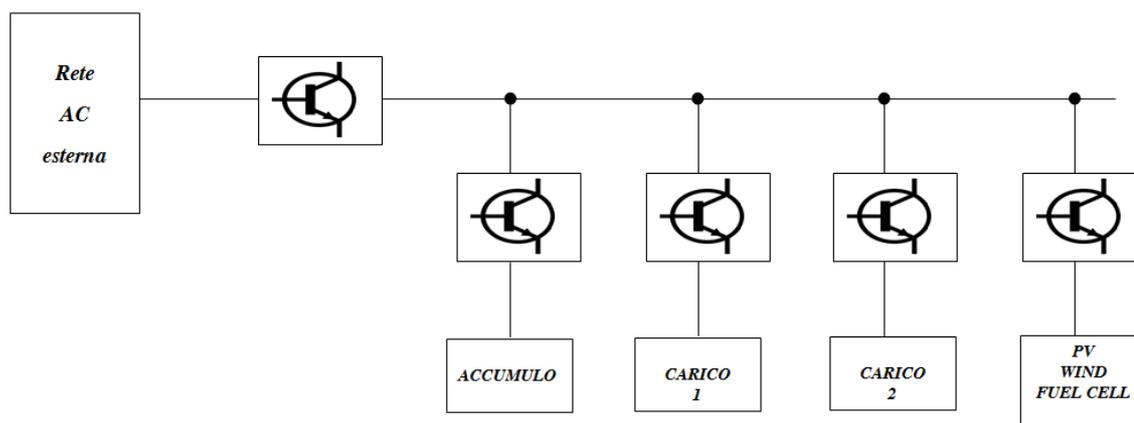


Fig. 1 Schema a blocchi esemplificativo di una microrete elettrica.

In questo lavoro di tesi ci si occuperà in particolare di due convertitori di potenza: un convertitore AC/DC di tipo innalzatore e uno DC/DC di tipo abbassatore.

Il primo serve ad interfacciare la rete elettrica principale con il bus DC al quale sono collegati tutti i carichi, generatori e sistemi di accumulo della μG ; il secondo ad abbassare la tensione del bus DC per alimentare un elettrolizzatore, al fine di scindere l'acqua in ossigeno e idrogeno e potere utilizzare quest'ultimo nelle fuel cell per la successiva conversione in energia elettrica.

In Fig. 2 sono evidenziati i due convertitori studiati all'interno della microgrid.

Il lavoro di tesi si suddivide in due parti.

Nella prima parte (capitolo 1 - capitolo 4) verrà affrontato lo studio del convertitore AC/DC innalzatore, del quale sarà ricavato il modello, a partire dal quale verranno determinati differenti tipi di controllori; i risultati verranno validati sia in simulazione che sperimentalmente mediante la realizzazione di un prototipo.

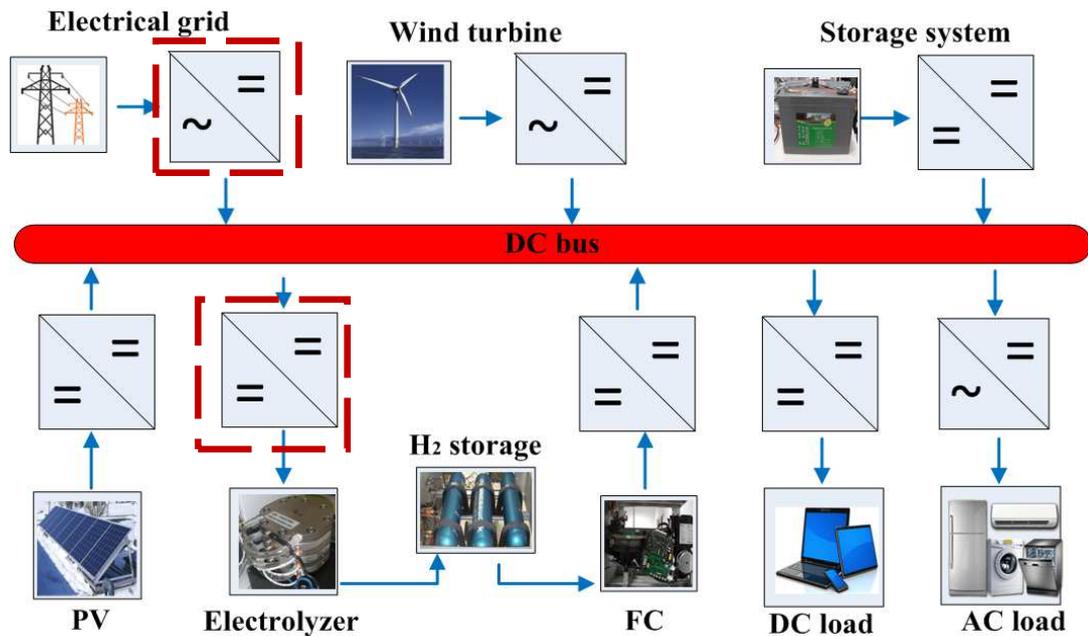


Fig. 2 Esempio di Smart grid con, in evidenza, i convertitori studiati.

Nella seconda parte (capitolo 5 - capitolo 8), ci si occuperà del convertitore DC/DC di tipo abbassatore che collega il DC bus con l'elettrolizzatore: ricavatone il modello matematico, si passerà alla realizzazione del sistema di controllo e, infine, alla validazione in simulazione e sperimentale.

Introduction

The depletion of fossil fuels and environmental impacts due to their exploitation have led the researchers to find others alternative energy carriers which are not many polluting and easily available. The development of renewable energy sources and the growing interest in energy efficiency have allowed the integration of a new energy distribution system which is not anymore centralized but based on distributed generation. In other words, the system can be seen as local generations and associated loads as a subsystem commonly called in the literature microgrid (μG). As a result, a μG (Fig.1) can be considered as a set of loads and energy sources operating as a single system [1] and which presents several advantages such as: an economic efficiency due to the new energy concept of prosumer (reduction of energy transport costs due to the fact that the consumer matches with the figure of the energy producer himself), the optimization of the resource use (gaining from the ever-increasing use of renewable sources), the power quality enhancement and a lower environmental impact. A μG can operate in two different ways: stand-alone (i.e. disconnected from the national electricity grid), or grid-connected. So that a μG can be called smart, it is needed to monitor the energy demand / supplied energy and to optimize the use of the different distributed generators and loads: this feature makes the μG intelligent and, therefore, we talk about Smart Microgrid (SMG). The national electricity grid, renewable sources, loads and any storage devices present in a SMG must contribute to the intelligent energy exchange with a coordinated operation, in order to reach efficiency objectives, management costs, etc. In the electricity generation from renewable sources, it is therefore needed to use power converters in order to fit the needs of the source to those of the loads. On one hand, the sources have fluctuating voltage and current levels depending on the source type itself, but also on the weather-climatic conditions. On the other hand, the load requires constant voltage or current levels in order to cope with sudden load changes [2].

Power converters are used wherever there is a need to change the characteristics of electric power, for example by varying the voltage and current levels, the waveform or the frequency, to fit the characteristics of the source (national power grid, renewable sources or storage devices) to those of the load (or of the storage system) [3], [4]. It should be considered, however, that the performance of such converters, sometimes unsatisfactory if

controlled by classical control techniques, can be significantly increased by using more sophisticated control techniques. We understand, therefore, that the core of a SMG, once the hardware is defined, is the communication and control system on which the optimization of the energy distribution and the waste reduction depend [5].

In thi Ph.D. Thesis work, we will focus on two specific power converters: step-up and step-down converters.

The first topology allows interfacing the electrical grid with the DC bus to which all the loads are connected; whereas the second topology allows decreasing the high DC bus voltage in order to supply an electrolyzer (requiring a low DC voltage). The electrolyzer is a chemical device allowing splitting de-ionized water into hydrogen and oxygen. In case of excess energy produced by the renewable energy sources, the electrolyzer can use this energy to produce hydrogen through the step-down converter. The stored energy in hydrogen tanks could be used by a fuel cell, allowing balancing the DC bus in case of energy insufficiency from the renewable energy sources.

The work is divided into two parts.

In the first part (chapter 1 - chapter 4), the study of an AC/DC converter will be addressed, from which the model will be derived, starting from which different types of controllers will be determined; the results will be validated both in simulation and experimentally through the realization of a prototype.

In the second part (chapter 5 - chapter 8), we will focus on the step-down DC/DC converter, interfacing the DC bus with the electrolyzer. First of all, the mathematical model of the electrolyzer covering the electrical domain will be developed and validated by carrying out experimental tests. Then, the purpose is to develop and design robust control laws and finally, to validate both simulations and experimentally the step-down converter associated with the developed control laws.

In Fig.2 the two studied power converters within the microgrid are highlighted.

PARTE PRIMA

Capitolo 1

I Convertitori di Potenza

1.1. Introduzione

Il compito di trasformare l'energia proveniente dalle forme alternative in energia direttamente utilizzabile dal consumatore viene demandato ai convertitori di potenza. Essi giocano un ruolo molto importante all'interno di un sistema elettrico, in quanto devono modificare la forma d'energia che ricevono in ingresso al fine di adattarla all'apparato col quale si interfacciano. Il tutto deve essere effettuato cercando di minimizzare la potenza elettrica dissipata nella conversione stessa [6].

A tali convertitori sono richieste caratteristiche di affidabilità, efficienza, basso costo e ingombro e il rispetto della Power Quality [7]. I convertitori che rispondono meglio a tali esigenze sono di tipo *switching* ([9], [10], [11]), nei quali la potenza viene controllata a partire dal controllo del tempo di *on* e *off* del dispositivo che commuta, ossia lo switch.

Tali commutatori sono realizzati in silicio, un elemento chimico molto presente in natura che, di contro, presenta alcune limitazioni d'uso in termini di temperatura e di frequenza di *switching*. Nuove tecnologie emergenti sono quelle basate su SiC (carburo di Silicio, moissanite) e GaN (nitruro di Gallio) che garantiscono velocità di commutazione e temperature più elevate del silicio: la scelta tra l'una e l'altra tecnologia va fatta in base ad un compromesso tra le prestazioni e il costo [12].

Una prima classificazione dei convertitori di potenza viene fatta sulla base delle forme d'onda della corrente in ingresso e in uscita del convertitore. Se è continua, DC, o alternata, AC, si avranno convertitori di tipo:

- DC/DC;
- DC/AC (inverter);
- AC/DC (raddrizzatori);
- AC/AC (trasformatori e ciclo-convertitori).

1.2. I convertitori DC/DC

Nella maggior parte dei convertitori DC/DC la conversione della corrente, continua in ingresso e continua in uscita, avviene applicando una tensione continua su un induttore per un certo periodo di tempo sufficiente a fargli immagazzinare energia magnetica; l'energia, una volta disalimentato l'induttore, si trasferisce in uscita, in modo controllato. Questo trasferimento si realizza nel passaggio continuo tra lo stato di *on* e di *off* dello switch. Tale periodicità rappresenta il periodo di switching, o di commutazione, T_{sw} . Il rapporto tra il tempo in cui lo switch si trova nello stato *on* e il periodo di switching si definisce duty cycle, $D = \frac{T_{on}}{T_{sw}}$. I componenti principali dei convertitori DC/DC sono: switch, diodo, induttanza e capacità. Essi, combinati opportunamente, possono dare origine a convertitori buck (step-down), boost (step-up) e buck-boost (topologia invertente), come mostrato in fig. 3, fig. 4 e fig.5.

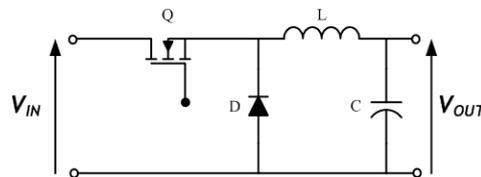


Fig. 3 Topologia Buck.

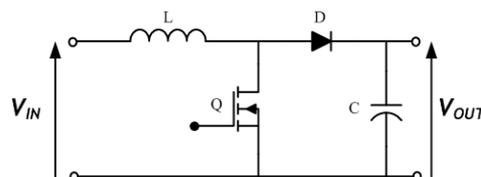


Fig. 4 Topologia Boost .

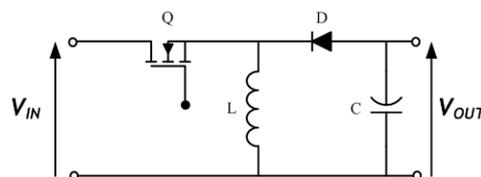


Fig. 5 Topologia Buck-Boost invertente.

L'uso crescente di tali convertitori è dovuto anche alla struttura molto semplice. Inoltre, il metodo di conversione con tecnologia switching è molto efficiente (tra l'80% e il 95%) a differenza dei tradizionali alimentatori lineari e presenta, di contro,

lo svantaggio del rumore elettromagnetico generato dalle brusche variazioni di corrente, il quale, però, può essere limitato con appositi filtri.

In tutti i casi, è auspicabile che l'induttore abbia bassissime perdite, il diodo sia molto veloce e il condensatore presenti una bassa resistenza serie (ESR).

1.3. Il convertitore Boost

In Fig. 6 viene mostrato il circuito ideale di un boost. In esso, la tensione di uscita risulta maggiore della tensione d'ingresso. I convertitori innalzatori presentano generalmente un'induttanza connessa in serie con la sorgente che assicura una riduzione delle ondulazioni della corrente d'ingresso e limita il range di funzionamento del convertitore.

Quando lo switch è in conduzione, il diodo risulta polarizzato inversamente e il carico è alimentato dalla capacità (modo *on*). Al contrario, se lo switch non conduce, la tensione d'ingresso alimenta il carico, attraverso l'induttore e il diodo (modo *off*).

Le due modalità, *on* e *off* del boost, vengono riportate in Fig. 7 e Fig. 8.

Considerando che V_{OUT} e I_{OUT} rappresentano il valore medio rispettivamente della tensione di uscita e della correnti di uscita del convertitore, e come si può evincere dalle Fig. 7 e Fig. 8, la tensione ai capi dell'induttore, v_L , è definita come:

$$v_L = \begin{cases} V_{IN} & \text{nel } T_{ob} \\ V_{IN} - V_{OUT} & \text{nel } T_{off} \end{cases} \quad (1)$$

in cui T_{on} rappresenta il tempo durante il quale lo switch conduce e T_{off} quello durante il quale è spento, mentre il periodo di switch, T_{sw} , è determinato dalla somma di questi due tempi. Dalla relazione fondamentale dell'induttore, $v_L = L \overline{i_L}$, e uguagliando le derivate della corrente sull'induttore nel T_{on} e nel T_{off} , (ossia valutando le due pendenze) si potrà ricavare il rapporto di conversione di un boost ideale. In particolare, la corrente nell' *on* cresce linearmente con una pendenza di V_{IN}/L (in questa fase l'induttore immagazzina energia); nel T_{off} la corrente nell'induttore decresce con pendenza $(V_{IN} - V_{OUT})/L$. (in questa fase l'induttore rilascia l'energia immagazzinata).

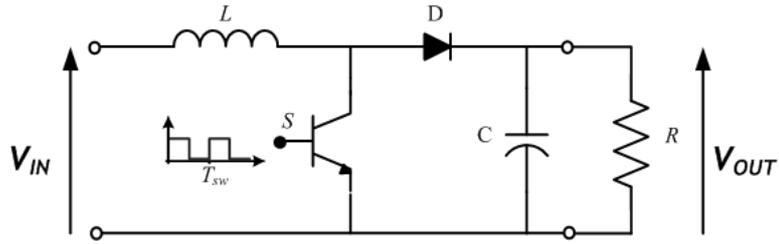


Fig. 6 Convertitore Boost.

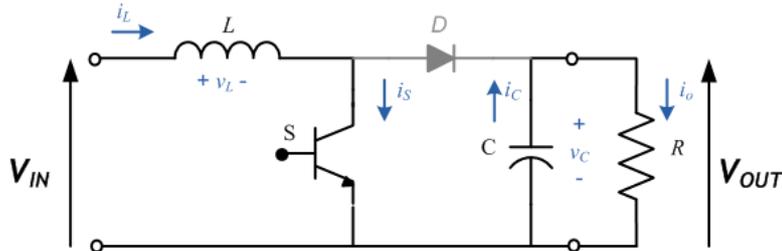


Fig. 7 Convertitore Boost in modo on.

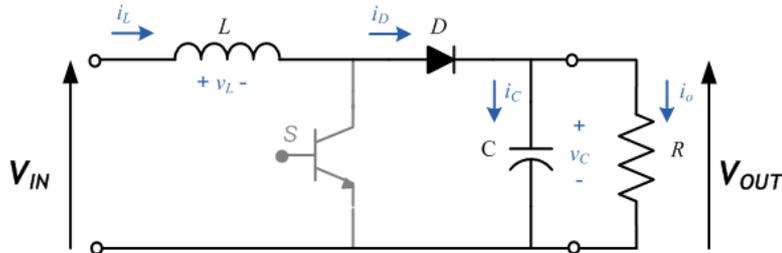


Fig. 8 Convertitore Boost in modo off.

Considerato che all'equilibrio la tensione media sull'induttore è nulla, il rapporto di conversione, M , del convertitore può essere ricavato dalla seguente uguaglianza:

$$\frac{V_{IN}T_{ON}}{T_{sw}} = \frac{(V_{IN} - V_{OUT})T_{OFF}}{T_{sw}} \quad (2)$$

Dalla quale, ricordando che $D = \frac{T_{on}}{T_s}$ e che $T_{on} + T_{off} = T_{sw}$, si ha:

$$M = \frac{V_{OUT}}{V_{IN}} = \frac{1}{1 - D} \quad (3)$$

Tale relazione costituisce il rapporto di conversione di un convertitore boost ideale nell'ipotesi di funzionamento in conduzione continua.

Il rapporto di conversione delle correnti, invece, sarà:

$$\frac{I_{OUT}}{I_{IN}} = 1 - D \quad (4)$$

Ricavando la corrente d'uscita dall' equazione (4), esprimendo I_{OUT} come rapporto tra tensione d'uscita e carico, R, e sostituendo in questi la tensione d'uscita dedotta dalla (3), è possibile valutare la corrente di ingresso in funzione della tensione di alimentazione e del duty cycle:

$$I_{IN} = I_L = \frac{V_{IN}}{R(1 - D)^2} \quad (5)$$

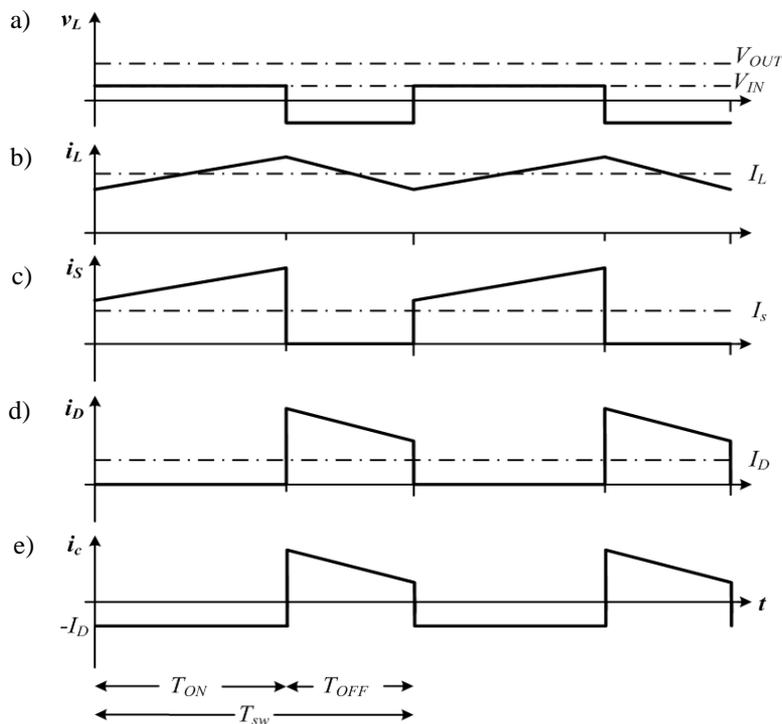


Fig. 9 Andamenti nel dominio del tempo: a) tensione sull'induttore, b) corrente sull'induttore, c) corrente sullo switch, d) corrente sul diodo, e) corrente sulla capacità.

In Fig. 9 vengono riassunti gli andamenti delle più importanti grandezze elettriche del convertitore boost, in due periodi di commutazione.

A partire dalla corrente sull'induttore nelle due modalità, *on* e *off*, è possibile ricavare le correnti su switch e diodo:

$$i_s = \begin{cases} i_L & \text{nel } T_{on} \\ 0 & \text{nel } T_{off} \end{cases} \quad (6)$$

$$i_D = \begin{cases} 0 & \text{nel } T_{on} \\ i_L & \text{nel } T_{off} \end{cases} \quad (7)$$

Assumendo che la capacità abbia un valore elevato, così che l'impedenza capacitiva sia minore di quella del carico, tutto il ripple di corrente fluirà sulla capacità, mentre il suo valore medio sul carico. La corrente d'uscita del boost è uguale al valore medio della corrente del diodo e la corrente della capacità ha la stessa forma d'onda di quella del diodo, con valore medio nullo. Dall'integrazione della corrente della capacità si può ricavare l'andamento della tensione di uscita.

Il ripple della tensione in uscita si calcola a partire dalla variazione di carica nella capacità:

$$\Delta V_{OUT} = \frac{\Delta Q}{C} = \frac{I_{OUT} T_{ON}}{C} = \frac{V_{OUT}}{R} \frac{D}{C f_{sw}} \quad (8)$$

L'ondulazione della tensione di uscita dipenderà in modo inverso dal valore del carico, della capacità e della frequenza di switching e linearmente dal duty cycle.

Il ripple della corrente sull'induttore, Δi_L , si ottiene a partire dall'equazione dell'induttore nel T_{on} :

$$\Delta i_L = \frac{V_{IN}}{L} T_{on} = \frac{V_{IN}}{L} \frac{D}{f_{sw}} \quad (9)$$

Esso è funzione del valore dell'induttore e ancora una volta della frequenza di switching. Inoltre, il valore di tale ripple di corrente permette di definire la modalità di funzionamento del convertitore: Continuous Conduction Mode (CCM), Boundary Conduction Mode (BCM) and Discontinuous Conduction Mode (DCM), come mostrato in Fig. 10.

In modalità discontinua, durante il T_{off} ci sono due circuiti equivalenti, come mostrato in Fig. 11. Il convertitore passa da uno stato all'altro al tempo t^* , in cui la corrente sull'induttore si annulla. Per $T_{on} < t < t^*$ le forme d'onda sono equivalenti a quelle ottenute in modalità CCM. Di contro, per $t^* < t < T_{sw}$ gli andamenti delle grandezze elettriche risultano differenti, in quanto l'energia immagazzinata nell'induttanza e la corrente stessa sono nulle. Il carico, pertanto, risulta alimentato solamente dalla capacità perché la corrente sul diodo è zero.

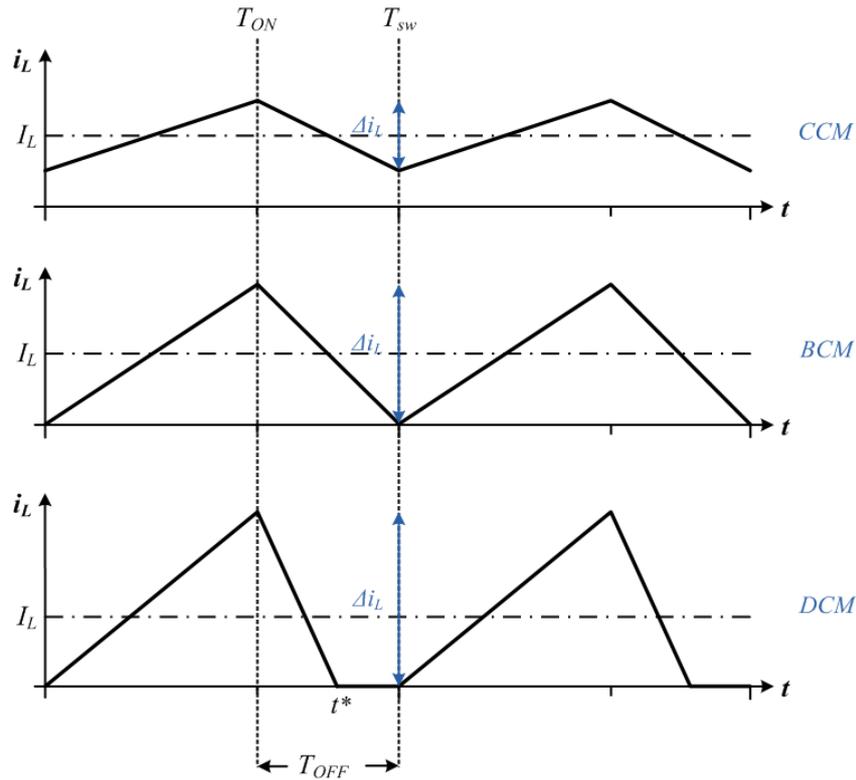


Fig. 10 Forme d'onda della corrente sull'induttore in CCM, BCM e DCM.

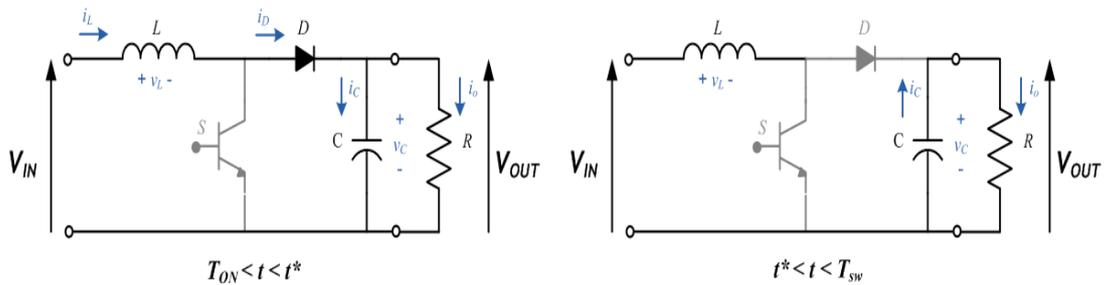


Fig. 11 Circuiti equivalenti del Boost durante il Toff in modalità DCM.

In Fig.10 e a partire dall'equazione (9), è possibile notare come, a parità di frequenza di switching e di corrente sull'induttore, la modalità in cui opera il convertitore è strettamente legata al valore della stessa induttanza. ($L_{CCM} > L_{BCM} > L_{DCM}$). La condizione che assicura il funzionamento in CCM o al limite in BCM è data dalla disequazione:

$$I_{L,min} \geq \frac{\Delta i_L}{2} \quad (10)$$

Dalla quale si ottiene:

$$L \geq \frac{1}{2} \frac{V_{IN}}{I_{L,min}} \frac{D}{f_{sw}} \quad (11)$$

nella quale $I_{L,min}$ coincide con il più piccolo valore medio della corrente di ingresso del boost. Dall'equazione (5), si ottiene la disuguaglianza per l'induttore:

$$L \geq \frac{1}{2} \frac{R}{f_{sw}} D(1 - D)^2 \quad (12)$$

Infine, definendo $K = \frac{2L}{RT_{sw}}$, è possibile riformulare la (12) nel modo seguente:

$$K \geq D(1 - D)^2 = k(D) \quad (13)$$

L'analisi della funzione $k(D)$ viene utilizzata per il progetto dell'induttore in quanto, conoscendo il punto di funzionamento, se ne può scegliere un valore che assicuri il funzionamento in CCM, per ogni valore di duty cycle. Il punto massimo della funzione $k(D)$ si ottiene in corrispondenza a $D = \frac{1}{3}$ e risulta uguale a $4/27$.

Come si evince dall'equazione (3), un Boost ideale permetterebbe di avere una tensione di uscita in corrispondenza ad ogni tensione in ingresso. La non idealità dei componenti elettrici del circuito, oltre a caratterizzare l'efficienza del convertitore, introducendo delle perdite di potenza, modifica anche l'andamento del guadagno: si tratta di resistenze parassite su induttanza e capacità, dovute alla resistività dei materiali con cui sono fatti i componenti. L'equazione (3), riaggiustando i calcoli con l'introduzione di tali resistenze (r_L, r_C), si modifica nella (14).

$$M = \frac{V_{OUT}}{V_{IN}} = \frac{1}{(1 - D) + \frac{r_C}{R} + \frac{r_L}{R} \frac{1}{(1 - D)}} \quad (14)$$

Gli andamenti del rapporto di conversione, ideale e reale, possono osservarsi in Fig.12, nella quale si nota che, all'aumentare della resistenza sull'induttanza, il rapporto di conversione assume sempre un valore minore.

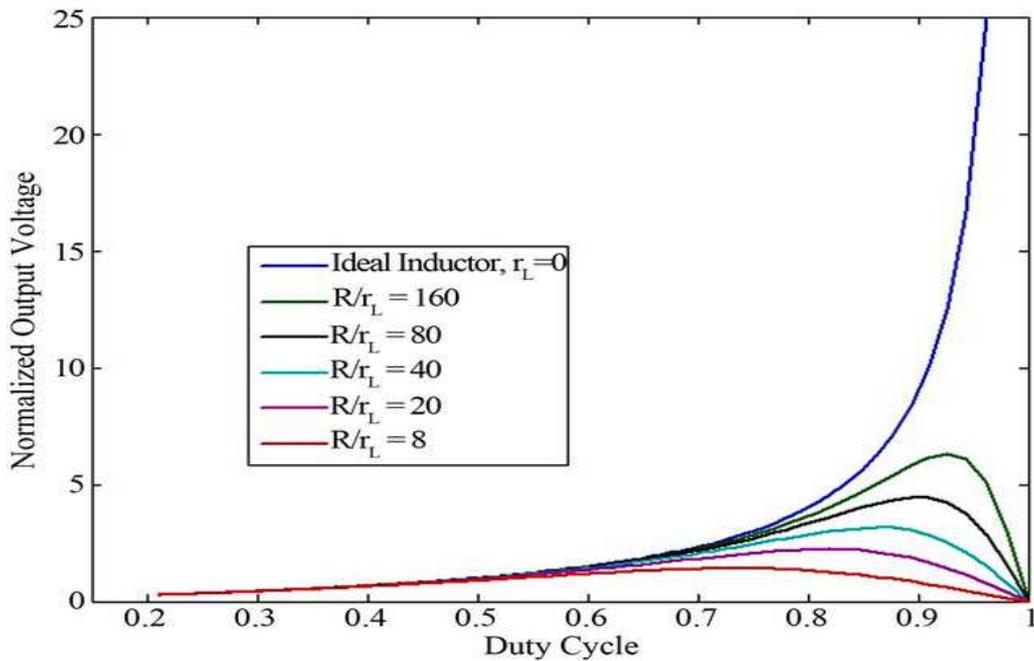


Fig. 12 Andamento del rapporto di conversione di un Boost.

Considerando che il convertitore lavori in CCM, nelle due configurazioni di stato ON per DT_{sw} (Fig.7) e di stato OFF per $(1 - D)T_{sw}$ (Fig.8), si avrà una rappresentazione mediante le variabili di stato $x = [i_L \quad v_C]^T = [x_1 \quad x_2]^T$. Nella rappresentazione del circuito devono essere anche inclusi gli elementi parassiti delle induttanze e delle capacità. Si trascurano invece, per semplificare la trattazione, le resistenze di conduzione del diodo e dell'elemento di switching. Per il convertitore boost di Fig.6 si avrà:

✓ durante l'ON

$$(1.1)_{ON} \quad V_{in} - r_L i_L - v_L = 0$$

$$(1.2)_{ON} \quad L \dot{i}_L = V_{in} - r_L i_L$$

$$(1.3)_{ON} \quad v_C + r_C i_C + R i_C = 0$$

$$(1.4)_{ON} \quad \dot{v}_C (r_C + R) C = -v_C$$

$$(1.5)_{ON} \quad y = v_0 = R I_{out} = -RC \dot{v}_C$$

$$(1.6)_{ON} \quad I_{out} = -i_C = -C \dot{v}_C$$

Esplicitando tutto in funzione di: $x = [i_L \quad v_C]^T = [x_1 \quad x_2]^T$ si ottiene la seguente rappresentazione:

$$\begin{cases} \dot{x} = A_{on}x + B_{on}v_{in} \\ y = C_{on}x + D_{on}v_{in} \end{cases}$$

dove:

$$A_{on} = \begin{bmatrix} -\frac{r_L}{L} & 0 \\ 0 & -\frac{1}{C(R+r_C)} \end{bmatrix}, \quad B_{on} = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}, \quad C_{on} = \begin{bmatrix} 0 & \frac{R}{R+r_C} \end{bmatrix}, \quad D_{on} = 0.$$

✓ durante l' OFF

$$(1.1)_{OFF} \quad V_{in} - r_L i_L - v_L - R I_{out} = 0$$

$$(1.2)_{OFF} \quad L \dot{i}_L = V_{in} - (R + r_L) i_L + R C \dot{v}_C$$

$$(1.3)_{OFF} \quad v_C + r_C i_C - R I_{out} = 0$$

$$(1.4)_{OFF} \quad \dot{v}_C (r_C + R) C = R i_L - v_C$$

$$(1.5)_{OFF} \quad y = v_o = R I_{out} = R (i_L - i_C)$$

$$(1.6)_{OFF} \quad I_{out} = i_L - i_C = i_L - C \dot{v}_C$$

Esplicitando tutto in funzione di: $x = [i_L \quad v_C]^T = [x_1 \quad x_2]^T$ si ha la seguente rappresentazione:

$$\begin{cases} \dot{x} = A_{off}x + B_{off}v_{in} \\ y = C_{off}x + D_{off}v_{in} \end{cases}$$

dove:

$$A_{off} = \begin{bmatrix} -\frac{r_C r_L + R(r_C + r_L)}{L(R+r_C)} & -\frac{R}{L(R+r_C)} \\ \frac{R}{C(R+r_C)} & -\frac{1}{C(R+r_C)} \end{bmatrix}, \quad B_{off} = B_{on}, \quad C_{off} = \begin{bmatrix} \frac{R r_C}{R+r_C} & \frac{R}{R+r_C} \end{bmatrix}, \quad D_{off} = 0.$$

STATE-SPACE AVERAGING:

$$\begin{cases} \dot{x} = Ax + Bv_{in} \\ v_o = Cx + Dv_{in} \end{cases}$$

Dove:

$$A = A_{on}d + A_{off}(1 - d),$$

$$B = B_{on}d + B_{off}(1 - d),$$

$$C = C_{on}d + C_{off}(1 - d)$$

$$D = D_{on}d + D_{off}(1 - d).$$

$$A = \begin{bmatrix} -\frac{r_L}{L}d - \frac{r_C r_L + R(r_C + r_L)}{L(R+r_C)}(1-d) & -\frac{R}{L(R+r_C)}(1-d) \\ \frac{R}{C(R+r_C)}(1-d) & -\frac{1}{C(R+r_C)} \end{bmatrix}, \quad B = B_{on} = B_{off} = \begin{bmatrix} 1 \\ L \\ 0 \end{bmatrix}$$

$$C = \begin{bmatrix} \frac{Rr_C}{R+r_C}(1-d) & \frac{R}{R+r_C} \end{bmatrix}, \quad D = 0.$$

Della rappresentazione con lo stato ottenuta si osserva che le matrici B nelle fasi di ON e OFF coincidono e che essendo la matrice D nulla il sistema è puramente dinamico.

Si introducono nelle grandezze a regime delle piccole perturbazioni ac, rappresentate con la notazione “ \sim ”. Per semplificare l'analisi si suppone che la perturbazione della tensione in ingresso sia nulla poiché si assume che la tensione in ingresso rimanga costante quando si desidera studiare il comportamento dell'uscita al variare del duty-cycle. Ponendo $x = X + \tilde{x}$, $V_o = V_o + \tilde{v}_o$, $D = D + \tilde{d}$ e $v_{in} = V_{in}$ con $X \gg \tilde{x}$, $V_o \gg \tilde{v}_o$ e $D \gg \tilde{d}$; per ipotesi di piccolo segnale, ricordando che $\dot{X} = 0$ e trascurando i termini relativi ai prodotti tra i segnali \tilde{x} e \tilde{d} si avrà:

$$\begin{cases} \dot{\tilde{x}} = AX + BV_{in} + A\tilde{x} + [(A_{on} - A_{off})X + (B_{on} - B_{off})X]\tilde{d} \\ V_o + \tilde{v}_o = CX + C\tilde{x} + [(C_{on} - C_{off})X]\tilde{d} \end{cases}$$

Ricordando che l'equazione a regime si ottiene ponendo pari a zero tutte le perturbazioni e le loro derivate rispetto al tempo è possibile separare il modello nelle sue componenti dc e ac:

$$\begin{cases} AX + BV_{in} = 0 \\ V_o = CX \end{cases}$$

$$\begin{cases} \dot{\tilde{x}} = A\tilde{x} + [(A_{on} - A_{off})X + (B_{on} - B_{off})X]\tilde{d} \\ \tilde{v}_o = C\tilde{x} + [(C_{on} - C_{off})X]\tilde{d} \end{cases}$$

dalla quale si ottengono le componenti dc del modello:

$$\begin{cases} X = -A^{-1}BV_{in} \\ V_o = -CA^{-1}BV_{in} \end{cases}$$

e ponendo $B_d = [(A_{on} - A_{off})X + (B_{on} - B_{off})X]$ e $E_d = [(C_{on} - C_{off})X]$ il modello si può riscrivere in una forma più compatta:

$$\begin{cases} \dot{\tilde{x}} = A\tilde{x} + B_d\tilde{d} \\ \tilde{v}_0 = C\tilde{x} + E_d\tilde{d} \end{cases}$$

Se si desidera ottenere la funzione di trasferimento per piccolo segnale dello stadio di potenza è necessario trasformare quest'ultima nel dominio di Laplace e sostituire $\tilde{x}(s) = [sI - A]^{-1}B_d\tilde{d}(s)$ nell'espressione di $\tilde{v}_0(s)$. In simboli si ottiene:

$$G_{v_o,d} = \frac{\tilde{v}_0(s)}{\tilde{d}(s)} = C[sI - A]^{-1}B_d + E_d$$

Dalla quale si ottiene:

$$G_{v_o,d} = \frac{V_{in}}{(1-D)^2} \cdot \frac{s^2(-C r_C r_L) + s[-C r_C r_L + C r_C R(1-D)^2 - L] + [R(1-D)^2 - r_L]}{s^2(R + r_C)LC + s[(R + r_C)C r_L + C r_C R(1-D)^2 + L] + [R(1-D)^2 + r_L]}$$

1.4. Conclusioni

Negli ultimi anni l'interesse verso i circuiti di conversione dell'energia elettrica è stato sempre più crescente; ciò è dovuto alla loro capacità di ottimizzare il trasferimento di potenza dalla sorgente al carico con un'efficienza via via maggiore. Tutte le sorgenti rinnovabili necessitano di blocchi di connessione con il bus DC.

A partire da una descrizione sulle generalità dei convertitori elettronici di potenza si è passati, nello specifico, ad un convertitore di tipo innalzatore, boost. Di esso è stato ricavato il suo modello per piccoli segnali.

Nel caso in cui si voglia collegare la rete con il bus DC, questo convertitore, a valle di un ponte raddrizzatore, costituirà una soluzione attiva alla correzione del fattore di potenza tra tensione e corrente. Si parlerà, quindi, di boost PFC (Power Factor Correction) con correzione del fattore di potenza (coseno dell'angolo di sfasamento tra tensione e corrente). Tale convertitore di tipo AC/DC verrà trattato nel capitolo successivo.

Capitolo 2

Il Convertitore Boost PFC

2.1. Introduzione

La distribuzione dell'energia all'interno di una μ G può avvenire in corrente alternata (AC), sfruttando le infrastrutture esistenti, oppure in corrente continua (DC). Con riferimento a quest'ultimo caso, si è riaperto l'interesse della comunità scientifica dal momento che i recenti progressi fatti nel campo dei dispositivi di protezione (da sovraccarichi, correnti di corto circuito e da contatti indiretti) funzionanti in DC rendono concreta la possibilità di una distribuzione DC a tensione elevata (>100 V), quindi su distanze maggiori [1], [2]. Sistemi basati su bus DC sono visti come una delle tecnologie abilitanti per architetture, quali smart grid/microgrid. Del resto, oramai, i carichi più diffusi sono elettronici, quindi funzionano intrinsecamente in DC e necessitano di convertitori AC/DC per essere alimentati. Inoltre, anche le sorgenti rinnovabili quali pannelli fotovoltaici e fuel cell generano energia in DC e tale è anche il funzionamento dei sistemi statici di accumulo. La distribuzione in DC all'interno di edifici e abitazioni ridurrebbe, pertanto, il numero di stadi di conversione, le conseguenti perdite e, potenzialmente, i costi di impianto e di esercizio. Studi recenti evidenziano un incremento dell'efficienza energetica in edifici che utilizzano una distribuzione in DC dal 10% al 22% (a seconda della tipologia di building: uso commerciale o residenziale) per tutti i livelli di tensione considerati, in un intervallo tra 48 V e 400 V [6].

Il bus DC di distribuzione deve essere interfacciato con la rete elettrica nazionale mediante un convertitore AC/DC di potenza significativa. Similmente sono necessari convertitori DC/DC per l'interfacciamento con le sorgenti e con i carichi. Spesso non si riesce ad ottenere un buon compromesso tra le diverse esigenze da soddisfare: stabilità della tensione e ridotto tempo di risposta a fronte di variazioni brusche e significative della potenza assorbita e/o di fluttuazioni della tensione di rete; ridotte dissipazioni dei dispositivi elettronici al fine di incrementare l'efficienza; funzionamento a fattore di potenza unitario; bassa distorsione delle forme d'onda di

tensione e corrente (cfr. norma EN61000-3-2 sulla Power Quality [7]); ridotto numero di elementi di switching e di componenti passivi. Tali esigenze variano a seconda degli attori della μ G coinvolti nella conversione di energia; pertanto, risulta opportuno utilizzare diverse topologie di convertitori. In tale ambito, la comunità scientifica sta investigando sulla possibilità di sfruttare sistemi di distribuzione dell'energia elettrica in corrente continua (DC) all'interno di edifici e abitazioni con il vantaggio di ridurre il numero di stadi di conversione, le conseguenti perdite e, potenzialmente, abbattere i costi di impianto e di esercizio.

Tuttavia, la conversione AC/DC prevede l'utilizzo di un raddrizzatore, ossia un convertitore di potenza, il cui impiego presenta degli svantaggi in termini di sfasamento tra tensione di rete e corrente assorbita, di distorsione armonica e di inquinamento della rete lato AC.

La soluzione a questo problema è la correzione del fattore di potenza (PF) del raddrizzatore attraverso metodi passivi o attivi. Una possibilità è offerta dal convertitore boost PFC (Power Factor Correction).

2.2. Il convertitore Boost PFC

La potenza alternata che fluisce in un sistema elettrico ha tre componenti: una potenza reale o attiva P [W], una potenza apparente S [VA] e una potenza reattiva Q [VAR], calcolabile come $\sqrt{S^2 - P^2}$.

Il fattore di potenza, PF, è definito come il rapporto tra la potenza reale e la potenza apparente assorbite:

$$PF = \frac{P}{S} = \cos \varphi.$$

Potenza apparente e potenza attiva possono coincidere se il carico è resistivo e se non c'è distorsione armonica (fattore di potenza pari a uno). Più spesso, però, a causa dell'energia immagazzinata nel carico e restituita alla sorgente per riflessione, oppure per via della distorsione legata a carichi non lineari la potenza apparente assorbita non è trasformata per intero in potenza attiva e una porzione diventa potenza reattiva.

Si comprende che se $\cos \varphi = 1$ allora la potenza reale e la potenza apparente coincidono, invece se $\cos \varphi = 0$ la potenza reale è nulla e tutta la potenza apparente è convertita in potenza reattiva. Un fattore di potenza basso è quindi un problema per i produttori di energia elettrica poiché essi forniscono potenza apparente, S , e fatturano in potenza attiva, P , cioè in Watt; ciò si ripercuote anche sull'utente finale in quanto per utenze domestiche si ha il vincolo di mantenere $\cos \varphi \geq 0.95$ [8] mentre per utenti industriali aumenta il costo dell'energia se $\cos \varphi \leq 0.9$.

D'altra parte, la normativa sulla power quality impone limiti molto severi per contrastare l'inquinamento armonico. In particolare, soltanto per apparecchiature di potenza inferiore a 75 W non è necessario effettuare il controllo del fattore di potenza, mentre per potenze maggiori occorre attenersi alla norma EN61000-3-2, che regola anche il livello delle armoniche fino alla trentanovesima.

In linea di principio il convertitore monofase AC/DC più semplice è il raddrizzatore a ponte di Graëtz con capacità di livellamento (Fig.13). Tuttavia, esso assorbe dalla rete una corrente impulsiva, anziché sinusoidale (Fig.14) e con $PF < 1$.

La correzione del PF di tale circuito si può effettuare in due diversi modi: passivo e attivo. Nel caso di correzione passiva si aggiunge un induttore a valle del ponte raddrizzatore; questa soluzione permette di essere conformi alla normativa soltanto in applicazioni di modesta potenza poiché per livelli di potenza superiori richiede dei valori di induttanza più elevati, quindi maggiore costo, peso e ingombro. Ciò nonostante con tale soluzione si riescono ad ottenere dei valori di PF dell'ordine di $0.7 \div 0.75$.

Nel caso di correzione attiva invece si aggiunge a valle del ponte raddrizzatore un convertitore boost (Fig.15); questo inserimento complica l'architettura del sistema ma permette di effettuare per qualsiasi taglia di potenza una correzione del PF in maniera più efficiente con livelli prossimi all'unità.

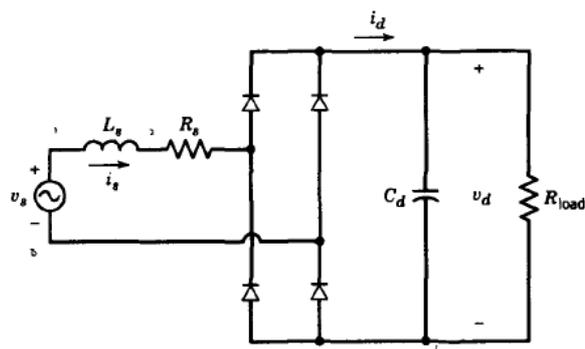


Fig.13 Esempio di ponte raddrizzatore a diodi con capacità di livellamento.

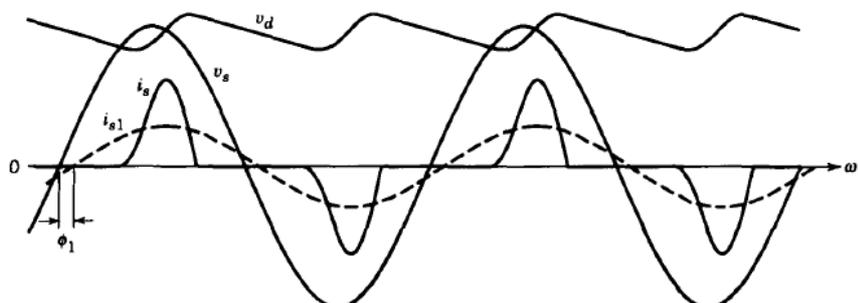


Fig.14 Forme d'onda delle grandezze di Fig.13.

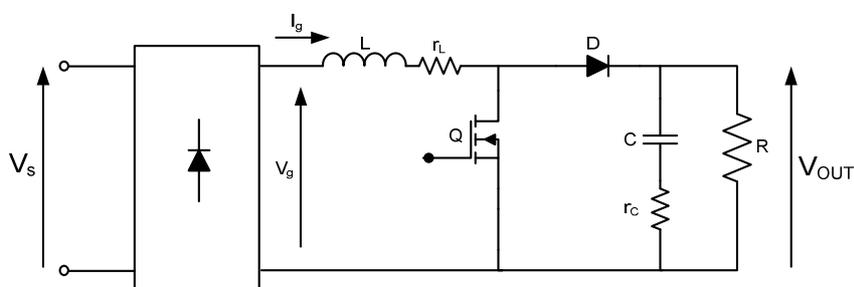


Fig.15 Schema per la correzione attiva del fattore di potenza.

L'importanza del PFC (Power Factor Correction) è pertanto quella di rendere il convertitore assimilabile a un resistore, R_e , in modo che il sistema non abbia sfasamento tra corrente e tensione e lavori pertanto in modo più efficiente. A tal fine, il sistema di controllo del boost PFC deve fare in modo che la corrente I_g (corrente dell'induttore) segua, a scala R_e , le variazioni della tensione V_g , la quale non si mantiene costante come accade nel boost classico. Allo stesso tempo, il sistema di controllo dovrà regolare il valore della tensione DC in uscita (quella della

capacità di filtro), in maniera tale che l'effettiva resistenza del carico resistivo "fittizio" visto dalla rete AC vari molto lentamente.

2.3. Progetto del Boost PFC

I componenti elettronici e gli altri parametri del convertitore boost PFC sono stati dimensionati utilizzando i criteri e le formule noti in letteratura [9], a partire dalle specifiche di Tabella 1. In Tabella 2, invece, vengono riassunti tutti i parametri del convertitore boost PFC progettato. Per soddisfare la specifica relativa al ripple sulla tensione d'uscita, è necessario utilizzare un condensatore da 3300 μF . Di fatto, considerata l'impossibilità di reperire sul mercato condensatori di tale valore e con tensione sufficientemente più grande di 400 V, si prevede di utilizzare un banco di condensatori con tensione nominale pari a 250 V opportunamente collegati in serie e in parallelo. Per quanto concerne l'induttanza, essa viene scelta imponendo che la corrente d'induttore, i_L , sia istante per istante positiva e di conseguenza il convertitore boost lavori sempre in modalità CCM, in modo da dover considerare soltanto due intervalli, anziché tre, all'interno del periodo di commutazione. Inoltre, tale scelta è vincolata ai valori di induttanze presenti in commercio e/o reperibili in laboratorio.

Simbolo	Descrizione	Valore
V _{gm}	Valore di picco della tensione d'ingresso	311 [V]
V _{ref}	Tensione di riferimento DC	400 [V]
P _{out}	Potenza d'uscita	1 [KW]
$\Delta V\%$	Max ripple	1% V _{ref}

Tabella 1. Parametri di progetto del Boost PFC.

Come è noto in letteratura, la condizione di dimensionamento dell'induttore che garantisce la modalità di funzionamento continua, CCM, è la seguente:

$$k = \frac{2L}{RT_{sw}} \leq D(1 - D)^2 = K(D) \quad (15)$$

Affinché il convertitore lavori in CCM è opportuno scegliere la costante k in modo tale che la curva $K(D)$ si trovi sempre al di sotto. Poiché la resistenza di carico varia al variare della potenza assorbita, il caso peggiore si ha in corrispondenza al carico minimo, ossia con resistenza massima che si suppone equivalente a quello relativo al 10% della potenza nominale, 100W.

Diagrammando $K(D) = D(1 - D)^2$ è stato ottenuto l'andamento di Fig. 16 dove sono stati inoltre evidenziati il massimo della curva, $\frac{4}{27}$ per $D \cong \frac{1}{3}$ (in blu) e il punto corrispondente al valore minimo di duty-cycle $D_n = 0.2225$ (in rosso) che si ottiene in corrispondenza del massimo della tensione d'ingresso. Considerando un opportuno margine di sicurezza e partendo dalle taglie delle induttanze presenti in laboratorio, è stato scelto il valore $L=4\text{mH}$. Utilizzando la (15) si ricava la k di progetto, corrispondente a 0.25. La retta corrispondente è anch'essa riportata in Fig.16.

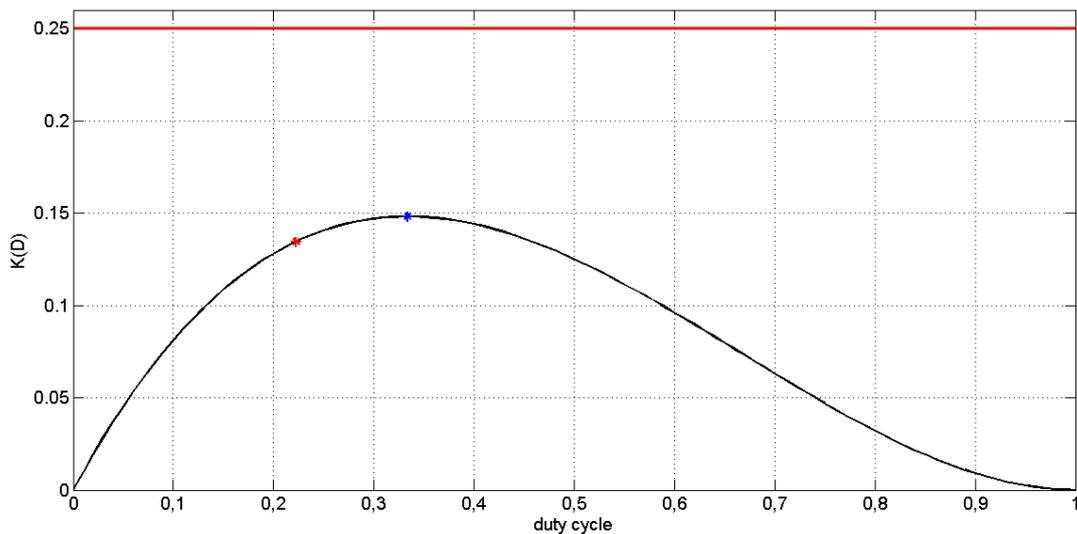


Fig.16 Andamento di $K(D)$ utilizzato per il dimensionamento dell'induttore.

Si osserva che per tale valore di k il circuito lavorerà sempre in CCM per qualsiasi valore di duty-cycle e risulta anche leggermente sovradimensionato.

Infine, considerata la specifica sulle correnti di lavoro, sono stati utilizzati degli IGBT come dispositivi di switching, nonché diodi di potenza sufficientemente veloci, in prospettiva di una scalatura in potenza. In particolare: IGBT STGW20NC60 e diodi STTH12R06D.

La capacità è stata dimensionata con formulazione nota in letteratura [3]:

$$C_o \geq \frac{I_{out}DT_{sw}}{\Delta V}$$

Tale relazione ne fornisce il valore minimo affinché il convertitore lavori in modalità continua. La tensione di ingresso al boost non è perfettamente costante, poiché si tratta di una tensione raddrizzata dal ponte a diodi: per tale motivo è stato scelto un valore di capacità superiore a quello che si otterrebbe.

Gli andamenti della tensione e corrente d'ingresso e della tensione d'uscita, ottenuti mediante simulazione in ambiente Matlab/ Simulink, sono riportati in Fig. 17 nella quale si può notare come corrente e tensione siano in fase, realizzando la funzione di PFC. Nella Tabella 2 vengono riassunti tutti i parametri del convertitore boost PFC progettato.

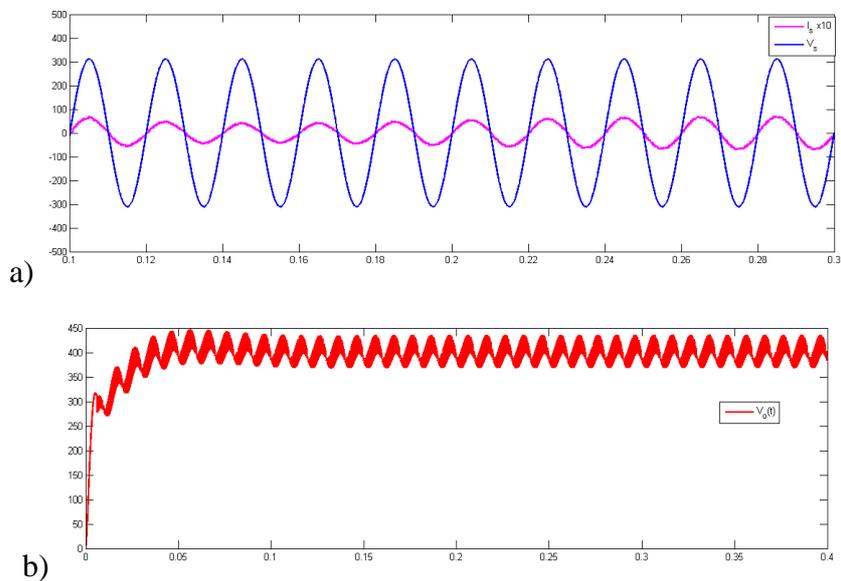


Fig.17 a) Andamento di tensione e corrente d'ingresso, b) Andamento della tensione d'uscita

Simbolo	Descrizione	Valore
fsw	Frequenza di switching	50 [kHz]
Rs	Resistenza di sense	0.2 [Ω]
Lb	Induttanza	4 [mH]
rL	Resistenza parassita di Lb	0.5 [Ω]
Co	Capacità d'uscita	3.3 [mF]
rC	Resistenza parassita di Co	50 [m Ω]
Ro	Resistenza di carico	$\frac{V_{ref}^2}{P_{out}}$

Re	Resistenza emulata	$\frac{V_{gm}^2}{P_{out}}$
Kv	Fattore di scala del sensore di tensione	1/31100
IGBT	IGBT STGW20NC60	
diodo	STTH12R06D	

Tabella 2. Parametri nominali Boost PFC.

2.4. Analisi della legge di controllo dello switch

Per ricavare la legge di controllo che regola la modulazione PWM (Pulse Width Modulation) dello switch in modo da garantire un'azione di PFC attivo si parte dalla relazione del guadagno statico del boost:

$$V_g = V_o(1 - D) = V_{gm}|\sin(\omega t)| \quad (16)$$

nella quale V_g è la tensione a valle del raddrizzatore e V_{gm} ne è il valore massimo.

Detta R_e la resistenza emulata vista dai morsetti d'ingresso, ossia dalla tensione raddrizzata V_g , si può scrivere:

$$I_g = \frac{V_g}{R_e} = I_{gm}|\sin(\omega t)| \quad (17)$$

E' stato inoltre dimostrato in letteratura che per ottenere un'azione di PFC attivo deve essere:

$$R_s I_g = \frac{V_m}{M} \quad \text{con} \quad M = \frac{V_o}{V_g} \quad (18)$$

dove si è indicata con R_s la resistenza di sense, che serve per poter prelevare la corrente per il controllo in corrente e con V_m l'uscita del regolatore della tensione di carico.

Dalla (18) si ottiene:

$$V_m = \frac{R_s}{R_e} V_o \quad (19)$$

Ricavando V_o dalla (19) e sostituendola nella (16) si ottiene:

$$D = 1 - \frac{I_g R_s}{V_m} \quad (20)$$

Questa relazione fornisce la legge di variazione dinamica del duty cycle, in funzione del valore V_m all'uscita del controllore. Si può notare inoltre che una variazione del duty-cycle comporta anche una variazione della corrente sull'induttore e pertanto si ha un controllo indiretto sulla corrente, che, come si vedrà nel capitolo successivo, è di fondamentale importanza in un convertitore di tipo step-up.

In Fig. 18 è mostrato lo schema di controllo in corrente di un Boost PFC, dove è possibile notare l'implementazione dell'equazione (20).

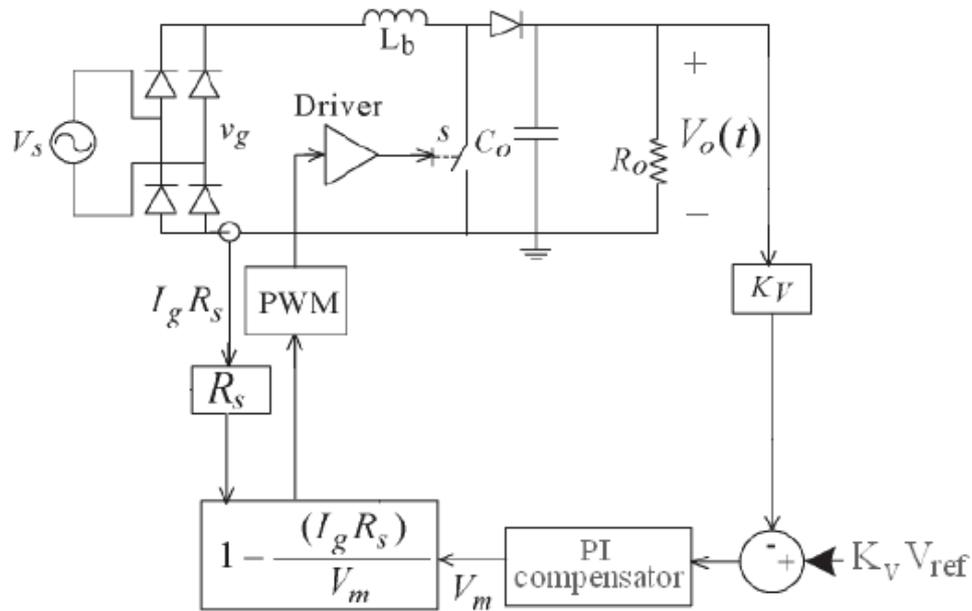


Fig.18 Schema di controllo in corrente di un Boost PFC.

Il blocco 'PI compensator' rappresenta invece il controllo sulla tensione d'uscita: dal confronto tra quest'ultima con la tensione di riferimento (opportunamente scalata di un fattore K_v per renderla adeguata al sistema di controllo) nasce l'errore che deve essere processato per far in modo che il sistema regoli esattamente al valore desiderato. L'uscita del controllore, V_m , permette di scrivere la legge di modulazione dello switch, abbassando o innalzando il valore di duty cycle per compensare le variazioni della tensione d'uscita e garantire in questo modo un fattore di potenza unitario.

2.5. Conclusioni

L'uso del convertitore boost PFC trova applicazione nel collegamento tra la rete elettrica nazionale e il bus in DC. La necessità della correzione del fattore di potenza deriva dal fatto che la normativa pone limiti sull'inquinamento della rete stessa; dato ciò si è scelto un tipo di correzione attiva al fattore di potenza, realizzata tramite un convertitore boost a valle del raddrizzatore a diodi.

Il convertitore è stato dimensionato a partire dai criteri noti in letteratura e la frequenza di switching è stata scelta come compromesso tra i valori degli elementi passivi e le perdite per commutazione. È stata ricavata la legge di controllo dello switch che determina il valore di duty cycle al fine di garantire che il fattore di potenza sia unitario. Al fine di migliorare l'efficienza e l'affidabilità di tale convertitore occorre implementare delle tecniche di controllo che consentano di ottenere una tensione di uscita all'interno di un range accettabile rispetto alla tensione di riferimento.

Capitolo 3

Implementazioni delle leggi di controllo per il convertitore

3.1. Introduzione

Lo scopo principale del controllo per i vari convertitori elettronici di potenza è quello di mantenere la tensione d'uscita entro un range accettabile rispetto al valore della tensione di riferimento.

L'elemento condizionante in un convertitore switching è appunto lo switch, il quale deve essere opportunamente pilotato al fine di ottenere le prestazioni desiderate. Uno dei metodi possibili per far ciò è la tecnica PWM in cui viene mantenuta costante la frequenza di commutazione dell'elemento di switch a fronte di una variazione del duty cycle (rapporto tra la durata della fase di on e il periodo di commutazione). Un modulatore PWM tradizionale è un circuito con un solo ingresso; esso impiega un comparatore che effettua un confronto tra una portante, in genere un segnale a dente di sega, a frequenza pari a quella di commutazione, con una modulante che è appunto il segnale di riferimento (Fig.19 a) applicato all'ingresso per una modulazione con variazione del fronte di discesa. L'uscita del comparatore va a livello basso quando l'ampiezza della portante supera quello della modulante (Fig.19 b). Tale tecnica genera un segnale con duty cycle pari a $d = \frac{V_1}{V_{2,max}}$.

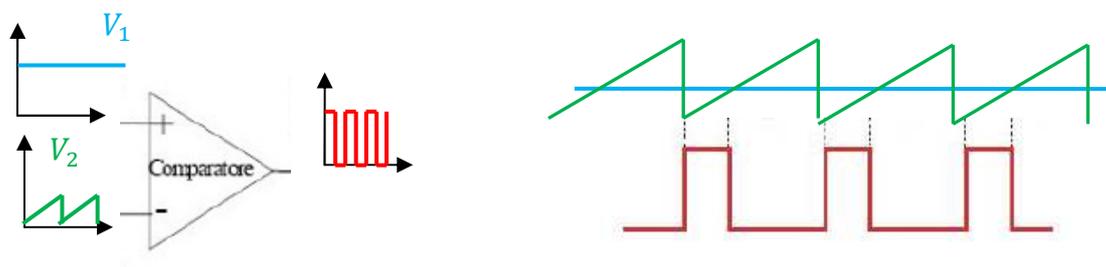


Fig.19 a) Circuito generatore PWM. b) Funzionamento del modulatore PWM.

Nella pratica il valore di duty cycle è ottenuto attraverso un processo di controllo che può essere di tipo voltage mode (VM) o current mode (CM).

Nel caso di controllo con anello di tensione, una tensione di riferimento viene confrontata con la tensione di uscita del convertitore, e tale valore viene relazionato con un dente di sega di ampiezza e frequenza note. L'uscita del comparatore è determinata dall'intersezione dei suoi segnali: il duty cycle aumenta se l'errore (differenza tra le due tensioni) è maggiore di zero, rimane costante se è perfettamente zero, diminuisce se tale differenza è minore di zero.

Uno tra i principali vantaggi del voltage mode è il fatto che sia possibile realizzare il controllo in tensione tramite un unico anello di feedback rendendo più semplice la sua analisi e progettazione.

Esso presenta, inoltre, una buona immunità ai disturbi, caratteristica che lo rende preferibile nei sistemi contenenti più convertitori realizzati sulla stessa PCB (Printed Circuit Board). Presenta però anche molti svantaggi, tra cui la lenta risposta ai transitori: il motivo di ciò risiede nel fatto che le variazioni nel carico devono essere in primo luogo percepite come una variazione di uscita e poi corrette dall'anello di retroazione: si rende, perciò, necessaria l'uso di una compensazione feed-forward. Tale compensazione può risultare particolarmente complicata a causa del fatto che il guadagno d'anello risulta essere proporzionale alla tensione d'ingresso rendendo così necessario l'uso di una compensazione feed-forward.

Nel caso di controllo in corrente, current mode, si ha la presenza di due anelli di reazione, uno interno che effettua un controllo in corrente ed uno esterno che realizza un controllo in tensione. Questo metodo presenta numerosi vantaggi rispetto al voltage mode. Tra tutti, quello più significativo è la limitazione di corrente senza che si renda necessario aggiungere ulteriori controlli esterni, come nel voltage mode e ciò rende idoneo in applicazioni nelle quali si ha la necessità di avere diversi convertitori switching in parallelo. Di contro questa tecnica di controllo, oltre a complicare la struttura, risulta essere particolarmente sensibile alla presenza di rumore rendendo problematica la sua implementazione e richiedendo particolare attenzione nella realizzazione del layout della PCB. Si capisce, quindi, che la scelta del controllo (VM e CM) dipende fortemente dal tipo di convertitore che si utilizza; mentre, ad esempio, in un buck è possibile scegliere tra le due modalità, nel boost l'anello interno di corrente è obbligatorio se si vogliono ottenere delle prestazioni dinamiche soddisfacenti. Questo fatto è dovuto alla difficoltà di controllo del convertitore boost

in cui si ha la presenza dell'induttore direttamente collegato all'alimentazione e ciò fa sì che si abbia una banda molto ristretta. Il vantaggio del current mode è allora quello di poter compensare l'azione dello zero positivo introdotto dall'induttore permettendo in tal modo un aumento della banda passante.

Il boost PFC è caratterizzato da prestazioni dinamiche non soddisfacenti all'aumentare della taglia di potenza. Per tale motivo, la formulazione classica delle leggi di controllo non risulta del tutto idonea al raggiungimento delle specifiche desiderate. È possibile migliorare tali prestazioni dinamiche, già ottenute in letteratura mediante la modifica del suo schema di controllo classico. In particolare, dopo aver proposto un controllore basato su PI, sarà introdotta un'azione di feed-forward. A partire da grandezze elettriche stimate per mezzo di osservatori, verrà applicato un controllo adattativo basato su modello di riferimento (MRAS). Successivamente verrà analizzato un ulteriore controllo digitale basato sull'implementazione in FPGA del modulatore PWM. Al fine di sgravare il sistema dSPACE, ossia il software che permette la prototipazione del modello Matlab/Simulink realizzato, verrà analizzato un ulteriore controllo digitale basato sull'implementazione in FPGA del modulatore PWM.

3.2 Controllo con PI

La funzione di trasferimento di un PID, importante per regolare al meglio l'uscita del convertitore, è data da:

$$H(s) = K_P + \frac{K_i}{s} + sK_D \quad (21)$$

con K_P guadagno dell'azione proporzionale, K_i quello dell'azione integratrice e K_D quello dell'azione derivatrice.

Tali costanti vengono ricavate facendo uso di una delle tecniche di taratura per PID per assegnato margine di fase, m_φ , e frequenza di attraversamento, ω_{co} .

$$\bar{\vartheta} = m_\varphi - 180^\circ - \angle G_L(j\omega_{co}) \quad (22)$$

$$K_P = \frac{\cos \bar{\vartheta}}{|G_L(j\omega_{co})|} \quad (23)$$

$$\omega_{co} T_D - \frac{1}{\omega_{co} T_i} = \tan \bar{\vartheta} \quad (24)$$

$$T_i = 4T_D \quad (25)$$

con $T_i = \frac{K_P}{K_i}$ e $T_D = \frac{K_D}{K_P}$.

Dallo schema a blocchi del modello a piccolo segnale del boost (Fig.20), ricavato nell'ipotesi di trascurare sia il ritardo T_d introdotto dal modulatore sia la dinamica dell'anello di corrente, è possibile ricavare la funzione di trasferimento del processo che sarà:

$$G_L(s) = \left. \frac{K_v \hat{V}_o(s)}{\hat{V}_m(s)} \right|_{\hat{V}_g=0} = \frac{K_v G_v}{1+sT_v} \quad (26)$$

con $G_v = \frac{0.5M_g^2 R_o / R_s}{1+M_g^2 R_o / R_e}$ e $T_v = \frac{R_o C_o}{1+M_g^2 R_o / R_e}$ ed $M_g = \frac{V_{gm}}{V_{ref}}$

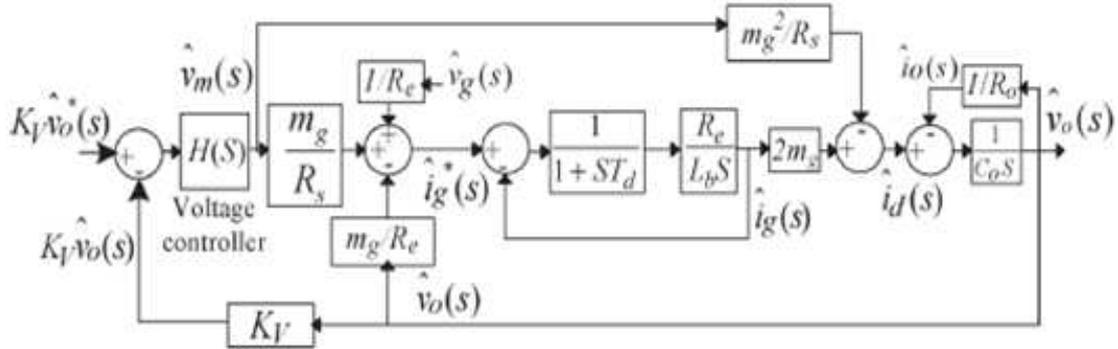


Fig.20 Schema a blocchi del modello del boost a piccolo segnale

Si osserva inoltre che, poiché G_v e T_v sono dipendenti dal carico, ossia dalla potenza, il polo non nullo del sistema si sposterà in modo decrescente man mano che ci si sposta dal valore di potenza nominale a valori percentualmente minori. Si avrà, pertanto:

ω_{p0} ; $\omega_{p_min} = 0.56 \text{ rad/s}$ e $\omega_{p_max} = 5.6 \text{ rad/s}$ in cui i valori ω_{p_min} e ω_{p_max} sono i valori dei poli in corrispondenza rispettivamente di potenza nominale e potenza al 10% del valore nominale (1000W e 100W).

I diagrammi asintotici di Bode, in modulo e fase, del sistema a catena aperta vengono mostrati in Fig.21

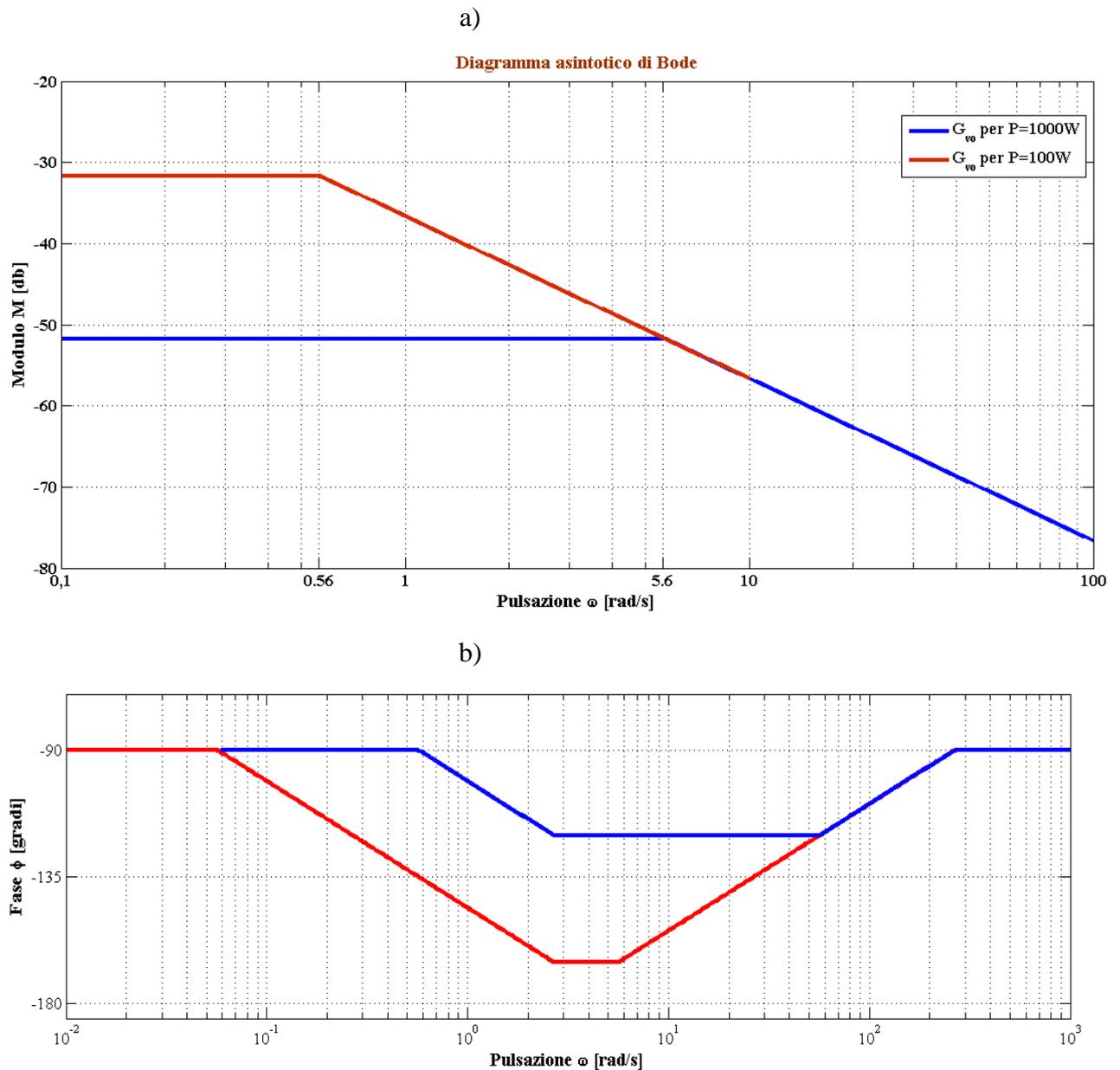


Fig.21 Diagramma asintotico di Bode a catena aperta: a) modulo, b) fase.

Nel caso in esame, in cui non è utilizzata l'azione derivatrice per il controllo dell'anello di tensione, ($T_D = 0$) si è assegnato un margine di fase $m_\phi = 60^\circ$ e una frequenza di cross over $\omega_{co} = 5\text{Hz}$ ossia una decade sotto la frequenza di rete, per

non risentire dell'effetto del ripple a 100Hz sulla tensione d'uscita. Sono stati ottenuti i seguenti parametri:

$$K_P = 1655$$

$$K_i = 4.4 \cdot 10^4$$

$$T_i = 37.6 \text{ ms}$$

La funzione complessiva, controllore di tensione più processo, sarà data quindi da:

$$F(s) = G_L(s) \cdot H(s) = \frac{K_V G_V}{1+sT_V} \cdot \left(K_P + \frac{K_i}{s} \right)$$

cioè un sistema che ha due poli e uno zero a frequenza $\omega_z = 26.6 \text{ rad/s}$.

3.3 Controllo Feed-Forward

Un sistema di controllo a previsione, o feed-forward (FF), è un sistema in cui il controllore agisce in modo da prevenire gli effetti dovuti ai disturbi.

Nel caso in esame l'azione predittiva viene ricavata a partire dalla considerazione che il convertitore sia trasparente alla potenza cioè trascurando tutte le resistenze parassite del circuito, le quali introducono perdite.

$$V_{ref} I_o = \frac{V_{gm} I_{gm}}{\sqrt{2} \sqrt{2}} \quad (27)$$

Sostituendo la (17) nella (27):

$$V_{ref} I_o = \frac{V_{gm}^2}{2R_e} \quad (28)$$

Ricavando R_e dalla (19) e sostituendo nella (28) si trova:

$$V_{m,ff} = 2I_o R_s \left(\frac{V_{ref}}{V_{gm}} \right)^2 \quad (29)$$

Tale relazione mostra che è possibile correggere l'uscita del regolatore dell'anello di tensione per ripristinare rapidamente lo squilibrio tra le potenze di ingresso e di uscita a fronte di disturbi quali le variazioni della tensione di riferimento (V_{ref}), di ampiezza della tensione d'ingresso (V_{gm}) e di corrente assorbita dal carico (I_o) [13]. Di fatto, poiché il regolatore di tensione è lento, ad ogni transitorio si manifesta un

ritardo nel ristabilire l'equilibrio di potenza. Questo provoca la scarica o la sovraccarica momentanea del condensatore di uscita che si riflette come sotto o sovraelongazioni della tensione d'uscita, V_o . La durata del transitorio potrebbe essere notevolmente ridotta se la potenza in ingresso cambiasse con la stessa rapidità con cui varia la potenza di uscita, per ristabilire l'equilibrio. Ciò richiede che la V_m vari velocemente e a tal fine, poiché il controllore PI è lento, si può introdurre un percorso più rapido parallelo al regolatore di tensione (feed forward). In tal modo il regolatore di tensione PI si limita ad assorbire le non linearità e gli errori di misura, assicurando precisione a regime. Lo schema di controllo con azione di feed forward è mostrato in Fig.22.

È opportuno osservare che, affinché l'azione preventiva del controllore sia efficace, è necessario che esso riceva informazioni corrette e tempestive sulle grandezze di disturbo, cioè la corrente d'uscita e la tensione d'ingresso del boost.

Purtroppo, però, i disturbi, spesso, sono inaccessibili o la loro misura è difficile e costosa; inoltre, in un problema di controllo, i disturbi sono numerosi e portano sicuramente ad una complicazione del controllore.

Tali aspetti saranno affrontati nel capitolo successivo, mentre nel seguito si fornirà una descrizione dettagliata dello schema di controllo con azione di feed forward.

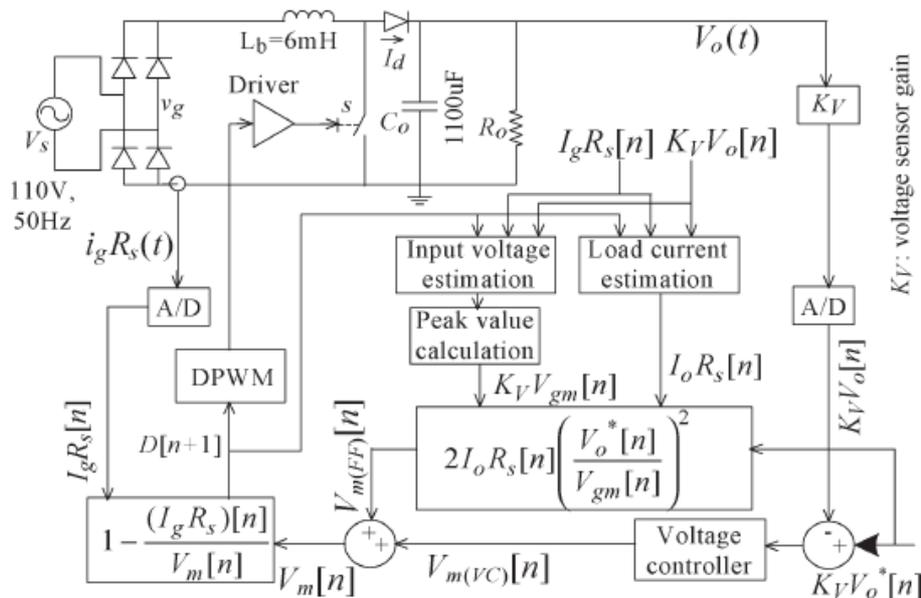


Fig.22 Boost PFC con controllo feed forward proposto.

Il termine feed forward della (29) può essere linearizzato come segue:

- $\frac{\partial V_{m,FF}}{\partial i_o} = 2R_s \left(\frac{V_o^*}{V_{gm}} \right)^2 = \frac{2R_s}{M_g^2}$ (30)

- $\frac{\partial V_{m,FF}}{\partial v_o} = 4R_s \left(\frac{V_o^*}{V_{gm}} \right) \frac{1}{V_{gm}} = \frac{4R_s I_o}{M_g^2 V_o^*} = \frac{4R_s}{M_g^2 R_o}$ (31)

- $\frac{\partial V_{m,FF}}{\partial v_{gm}} = -4R_s I_o \left(\frac{V_o^*}{V_{gm}} \right) \frac{V_o^*}{V_{gm}^2} = -\frac{2R_s}{M_g R_e}$ (32)

(essendo $V_{gm}^2 = 2R_e V_o^* I_o$)

Si ottiene quindi:

$$\hat{v}_{m,FF}(s) = \frac{2R_s}{M_g^2} \hat{i}_o(s) + \frac{4R_s}{M_g^2 R_o} \hat{v}_o^*(s) - \frac{2R_s K_V}{K_V M_g R_e} \hat{v}_{gm}(s)$$
(33)

La Fig.23 mostra i modelli linearizzati a piccolo segnale del sistema, con e senza azione di FF, nell'ipotesi di non trascurare la dinamica dell'anello di corrente.

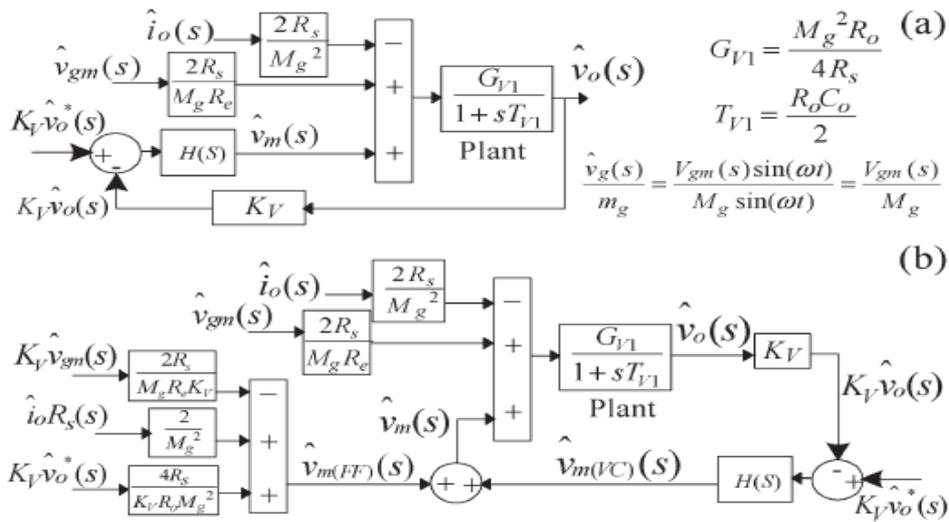


Fig.23 Modello a piccolo segnale: a) Senza controllo feed forward. b) Con controllo feed forward.

È evidente che l'effetto dei disturbi I_o e V_{gm} è pienamente compensato dagli ingressi di FF $K_V \cdot \hat{v}_{gm}$ e $R_s \hat{i}_o$. Inoltre, nei casi in cui la tensione di riferimento V_o^* non è costante, si ha un'azione di feed forward, in aggiunta al controllore tradizionale, aumentando l'effettivo guadagno proporzionale e migliorando la risposta dinamica del sistema. Tuttavia, l'elevato guadagno proporzionale incrementa leggermente la

sovrapposizione e sottoelungazione nella tensione di uscita, come sarà mostrato successivamente.

Prima di passare alla stima della tensione di ingresso e della corrente d'uscita, che sarà oggetto del capitolo successivo, verranno mostrati alcuni risultati ottenuti con le simulazioni in ambiente Matlab/Simulink nei vari casi di controllo con e senza feed forward per tre diversi scenari: variazione della tensione di ingresso, variazione della tensione di riferimento e variazione del carico.

In tutti i casi si è supposto di partire da una stima corretta della tensione d'ingresso e della corrente d'uscita.

Il generico schema Simulink/Matlab sarà costituito dal convertitore, che riceve in ingresso il segnale PWM con duty cycle opportunamente calcolato a partire dalla corrente d'ingresso del boost e dall'uscita del controllore PI più FF; quest'ultimo processa l'errore ottenuto dal confronto tra l'uscita del convertitore e la tensione di riferimento desiderata, entrambe moltiplicate per un coefficiente, K_v (Fig.24). Lo schema sarà poi particolarizzato per la specifica analisi condotta in ciascuno scenario.

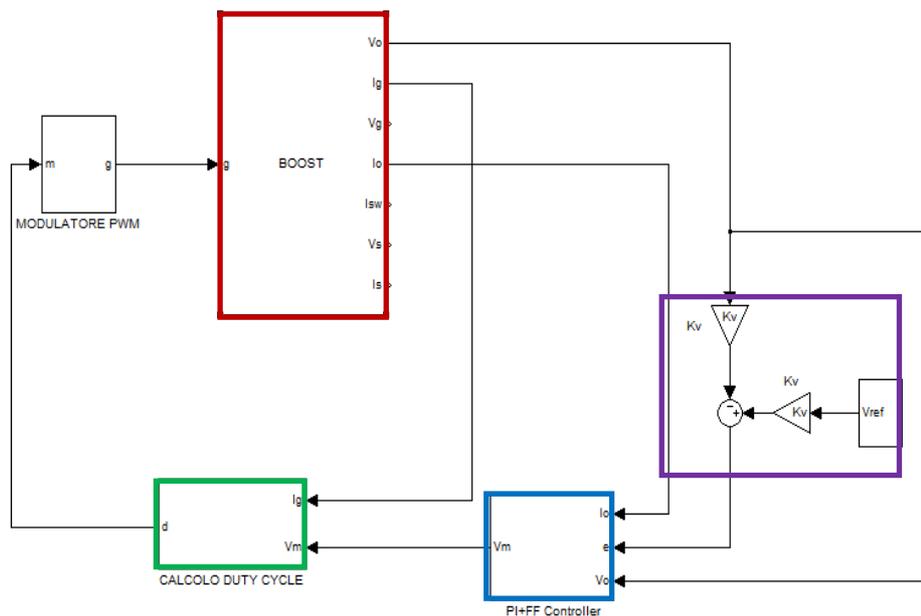
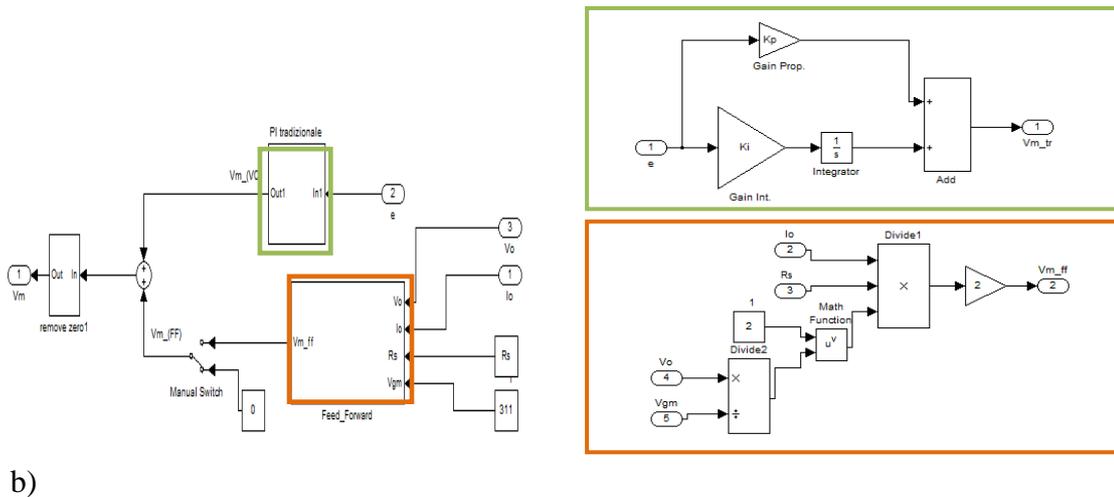
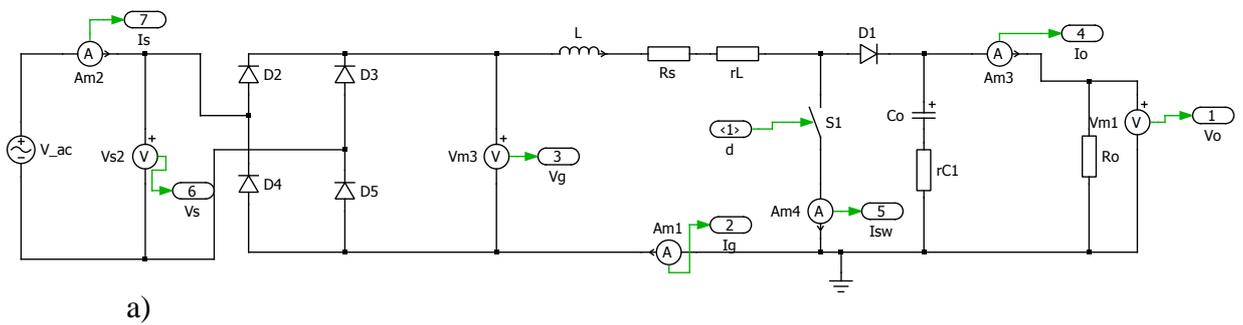


Fig.24 Diagramma a blocchi del sistema controllato.

Nella Fig.25 vengono illustrati ciascuno dei blocchi di fig.24:

- il convertitore boost PFC (Fig.25 a));

- il PI con il controllore FF: è il controllore di regolazione della tensione d'uscita, ha al suo interno uno switch che permette di passare dal controllo col metodo tradizionale a quello con azione di feed forward (fig.25 b));
- il blocco di calcolo del duty cycle: a partire dall'uscita del PI genera la legge di variazione del duty cycle per generare sequenze di zero e uno per pilotare lo switch del convertitore (fig.25 c));
- il fattore K_V di scala del sensore di tensione.



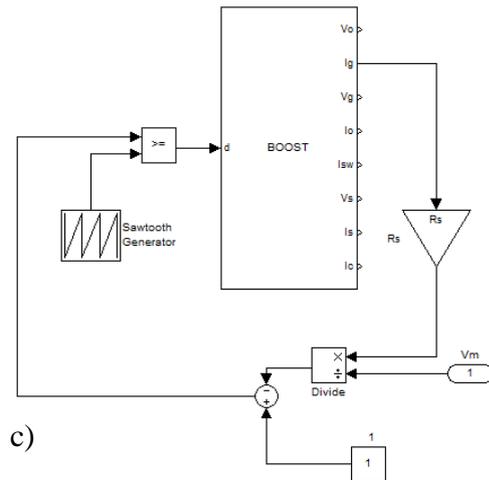


Fig.25 Particolari dei blocchi del sistema. a) convertitore, b) controllore, c) calcolo duty cycle e modulatore PWM.

3.3.1 Variazione di carico

Lo schema per verificare la risposta ottenuta in corrispondenza ad una variazione in salita del carico dal 50% del valore di potenza nominale al valore di potenza massima (essendo $R_o = \frac{V_{ref}^2}{P}$), ossia da 1000W a 500W, è quello di Fig.26 e i risultati delle simulazioni con e senza feed forward, ottenute variando manualmente il relativo switch, sono quelli mostrati in Fig. 27.

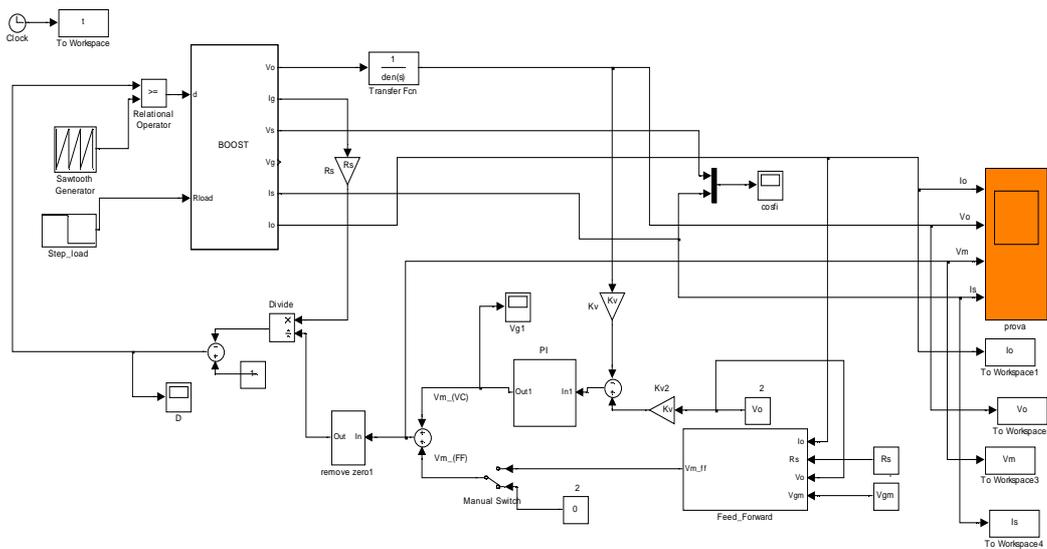
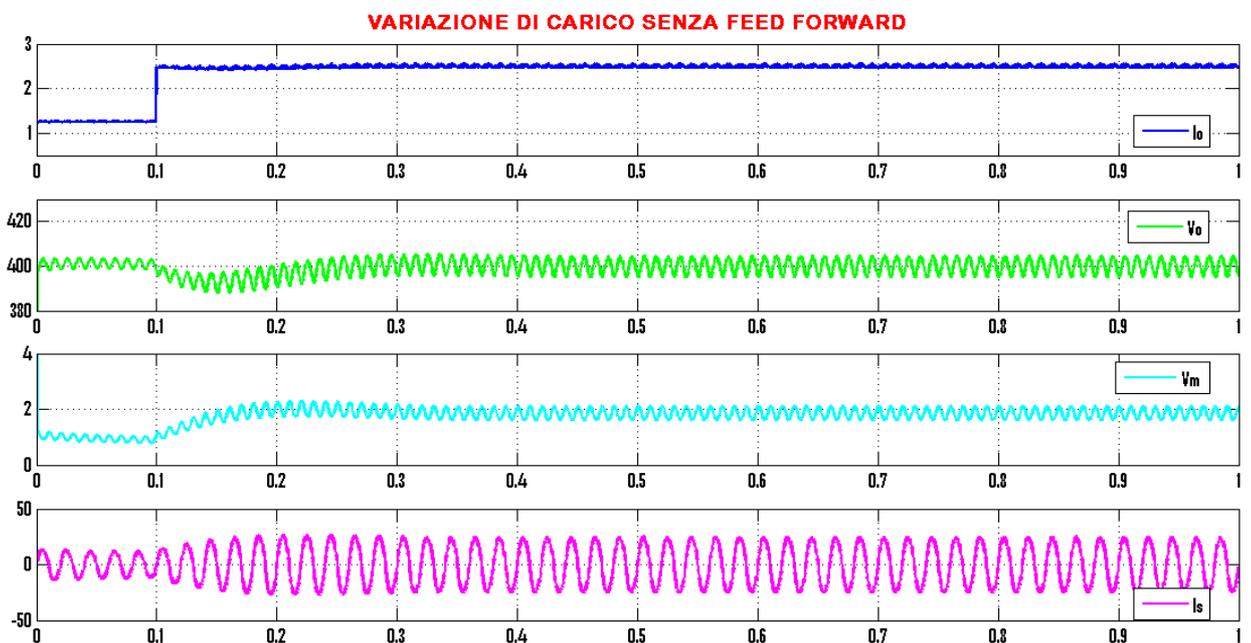


Fig.26 Schema a blocchi per l'analisi della risposta alla variazione di carico.

Come si può notare, nel caso di azione predittiva con FF il segnale in uscita dal sistema di controllo, V_m , varia istantaneamente in corrispondenza all'istante in cui viene applicata la variazione a gradino del carico e pertanto il sistema va a regime molto più velocemente. Come si nota in Fig.27, la variazione della corrente in ingresso, I_s , che prima avveniva in circa 200ms, con l'azione FF diventa praticamente istantanea.

a)



b)

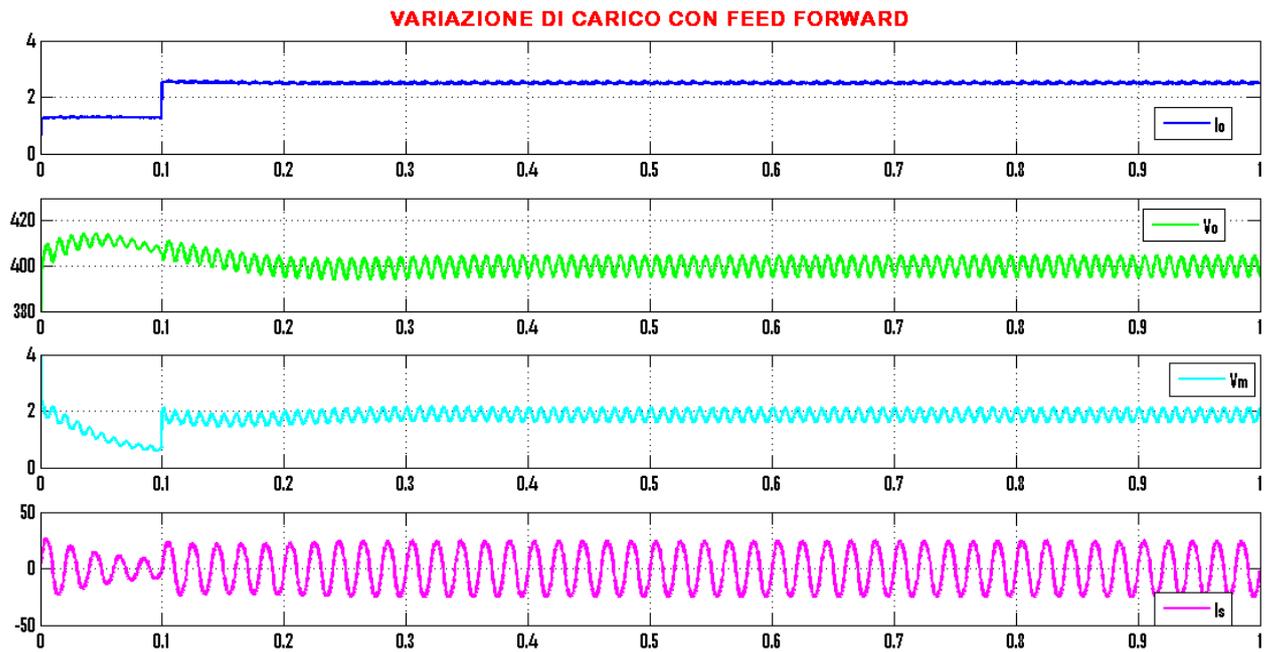
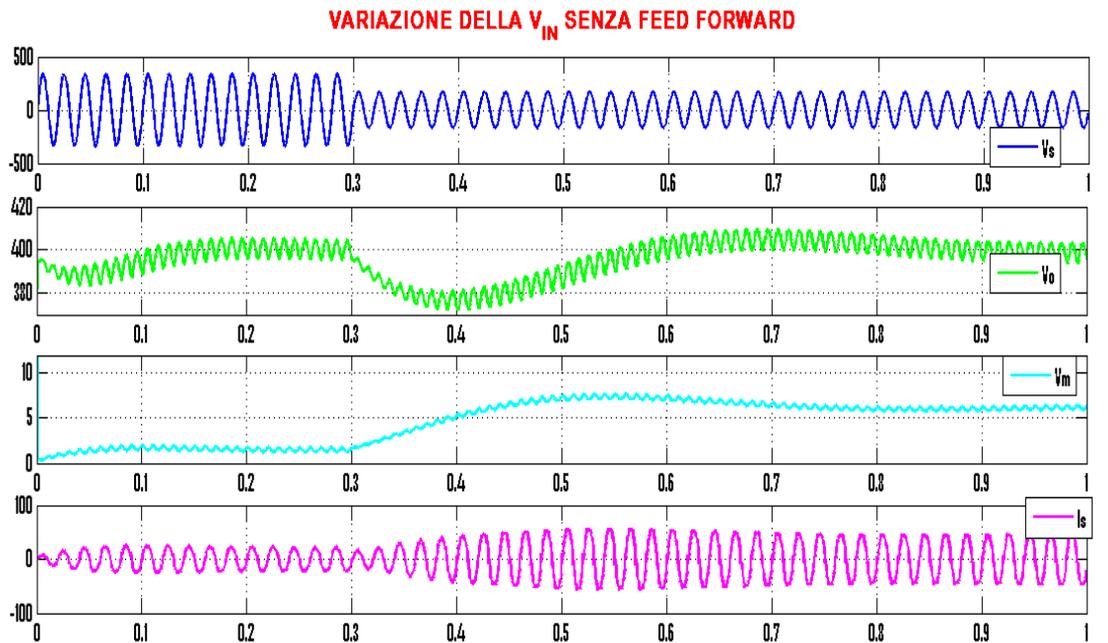
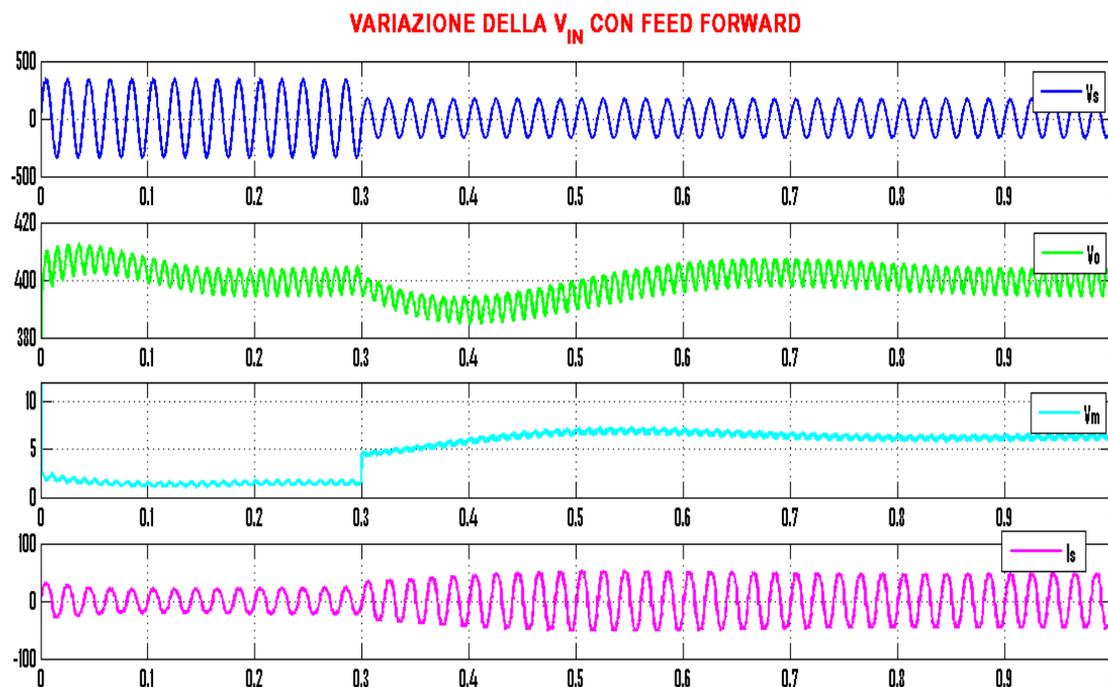


Fig.27 Simulazioni per variazione di carico. a) controllo tradizionale, b) con FF.



a)



b)

Fig.29 Simulazioni per variazione di tensione di ingresso: a) controllo tradizionale, b) con FF

Anche nel caso di variazione a gradino della tensione d'ingresso si può osservare un miglioramento sostanziale delle forme d'onda delle grandezze di interesse in seguito ad un'azione predittiva; in corrispondenza, infatti, ad un brusco aumento della

tensione d'ingresso si otterrebbe un abbassamento della tensione d'uscita, a parità di duty cycle. Questo comporterebbe il fatto che l'errore processato dal PI sia maggiore e pertanto l'azione di controllo interverrebbe molto più lentamente. Con un controllo tradizionale il tempo di risposta della tensione d'uscita, corrispondente ad una variazione dell'ingresso, risulterebbe circa 0.6s mentre con azione di feed forward si riduce a circa 0.4s, come è mostrato in Fig.29.

3.3.3 Variazione della tensione di riferimento

Lo schema utilizzato per l'analisi della risposta ad una variazione di tensione di riferimento da 400V a 450V, sotto le condizioni di carico e di tensione di ingresso nominali, è mostrato in Fig.30. La Fig.31 mostra i risultati ottenuti.

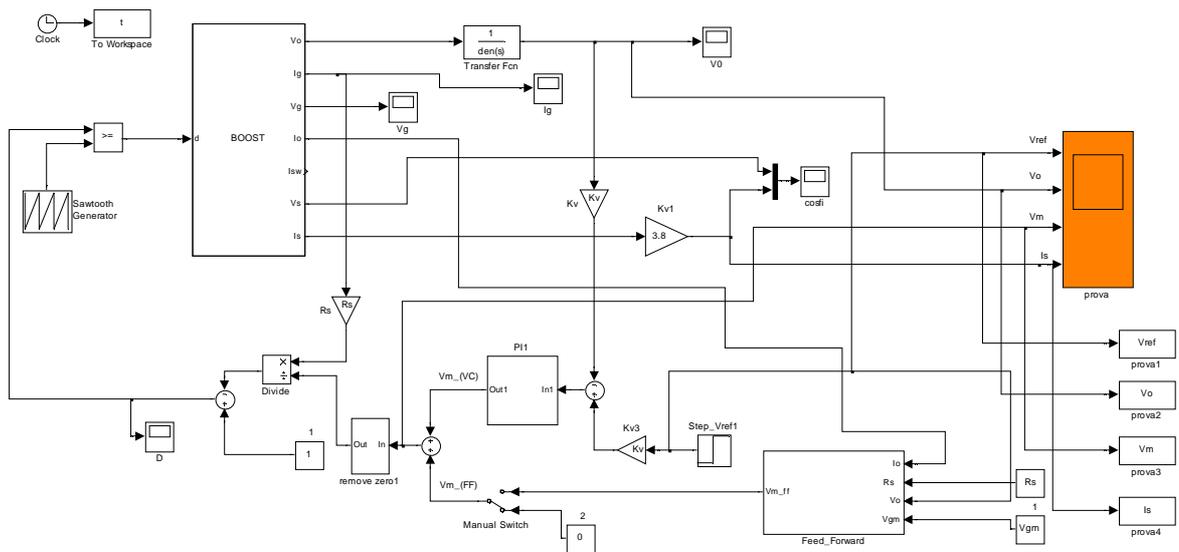
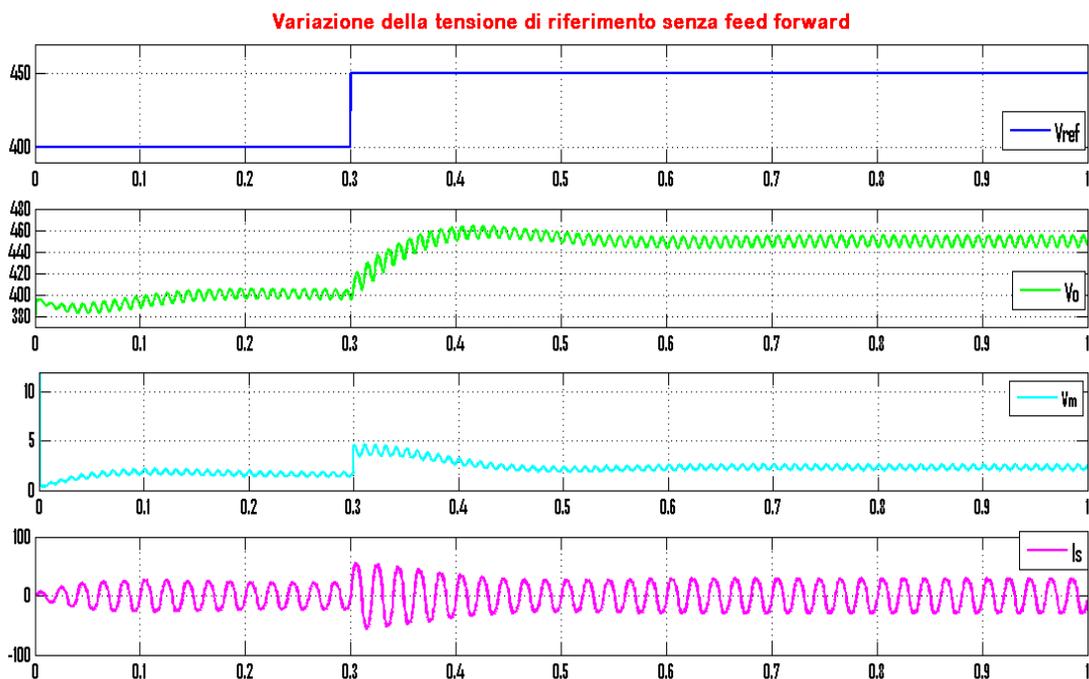


Fig. 30 Schema a blocchi per l'analisi della risposta alla variazione della tensione di riferimento.

a)



b)

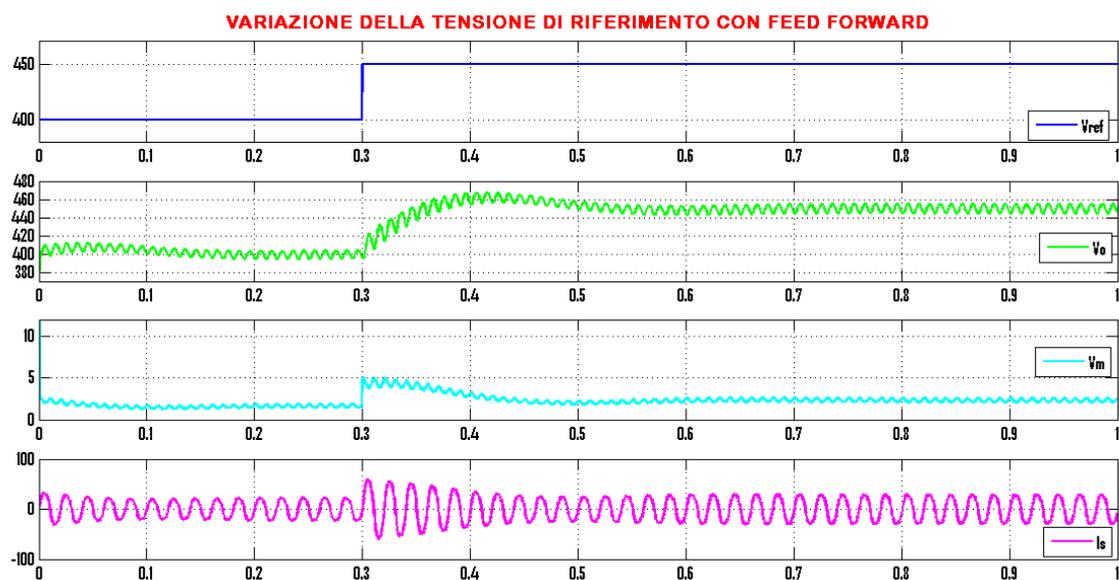


Fig. 31 Simulazioni per variazione di tensione di riferimento: a) controllo tradizionale, b) con FF.

Si nota che, mentre nel caso di variazione di carico e variazione della tensione di ingresso il controllo feed forward migliora significativamente le performance dinamiche del sistema rispetto al metodo di controllo convenzionale, nel caso di variazione della tensione di riferimento non si registra nessun significativo

miglioramento. Al contrario, si osserva un leggero incremento dell'ampiezza delle sovra e sottoelongazioni della tensione d' uscita, V_o , come evidenziato in Fig.32. Tale effetto, dovuto all'incremento dell'effettivo guadagno proporzionale del PI, causato dall'azione di feed forward, era atteso.

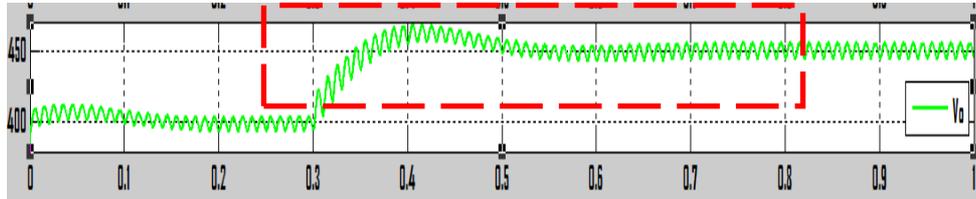


Fig. 32 Sovraelongazione e sottoelongazione della tensione d'uscita.

3.4 Teoria degli osservatori

Affinché il controllo agisca in modo efficace sul sistema da controllare occorre che lo stato sia conosciuto in ciascun istante di tempo. In molti casi, però, lo stato del sistema non è interamente accessibile per vari motivi: alcune variabili di stato possono essere non misurabili, il sensore che servirebbe per la misura è molto costoso, l'ambiente è troppo rumoroso per cui ogni misura sarebbe falsata. Si rende allora necessario stimare lo stato del sistema a partire dalle informazioni disponibili e il dispositivo che, sulla base della conoscenza dell'ingresso u e dell'uscita y , fornisce una stima \hat{x} dello stato x del sistema è noto come osservatore dello stato. Noto lo stato, è possibile ricavare le ulteriori grandezze incognite del sistema.

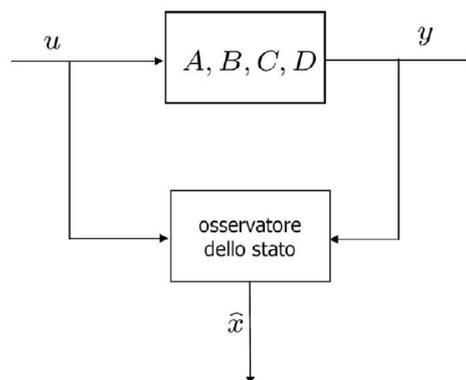


Fig. 33 Sistema con osservatore

Se il sistema è lineare si possono costruire osservatori di Luenberger o di Kalman [15], a seconda che il processo sia rispettivamente deterministico o stocastico. In tal modo si arriva alla determinazione di una stima ottima dello stato attraverso una matrice L opportunamente scelta per soddisfare le specifiche desiderate, ossia che la stima converga rapidamente e che vi sia insensibilità ai rumori di misura.

Dato un sistema descritto dal modello ingresso - stato - uscita:

$$\begin{cases} \dot{x} = Ax + Bu \\ y = Cx + Du \end{cases}$$

il sistema stimato sarà:

$$\begin{cases} \dot{\hat{x}} = A\hat{x} + Bu + L(y - \hat{y}) \\ \hat{y} = C\hat{x} + Du \end{cases}$$

Sostituendo la seconda nella prima si può scrivere:

$$\dot{\hat{x}} = (A - LC)\hat{x} + (B - LD)u + Ly$$

dalla quale si può osservare che la dinamica dello stato stimato è governata dalla matrice $(A - LC)$ e che il vettore di ingresso dell'osservatore è composto dall'ingresso e dall'uscita del sistema da osservare. È ovviamente auspicabile che non solo l'errore di stima vada a zero asintoticamente, ma anche che vada a zero in maniera sufficientemente veloce; ciò significa che gli autovalori dell'osservatore devono essere abbastanza lontani dall'asse immaginario e avere parte reale strettamente negativa. D'altra parte, però, un guadagno troppo grande rende l'osservatore troppo sensibile agli errori di misura, riducendo l'accuratezza della stima e quindi occorre trovare un compromesso.

Nel caso in analisi, le due grandezze da stimare sono la tensione d'ingresso, V_g , e la corrente d'uscita, I_o , che sono le grandezze d'ingresso per il controllore FF, le quali non sono direttamente misurabili.

Queste due quantità non sono variabili di stato ma risultano ricavabili indirettamente mediante l'impiego di osservatori delle due componenti del vettore di stato: la corrente dell'induttanza, I_g , e la tensione ai capi della capacità, V_c , rispettivamente.

3.4.1 Stima della corrente di uscita

Un modo per effettuare la stima della corrente d'uscita sarebbe quello di considerare note i_L , V_o e d : le prime due in quanto variabili del sistema e pertanto accessibili, la terza perchè nasce dall'azione di controllo dell'intero sistema.

Volendo eliminare la dipendenza dal carico, R_o , in quanto non noto perchè variabile, si potrebbe mettere al suo posto un generatore di tensione V_o giacchè tale valore di tensione è noto.

L'equazione della maglia d'uscita del boost di Fig.34 sarà:

$$V_o = r_c i_c + V_c \quad (34)$$

e poiché

$$V_c = C \cdot \dot{i}_c \quad (35)$$

si avrà:

$$\dot{V}_c = -\frac{V_c}{r_c C} + \frac{V_o}{r_c C} \quad (36)$$

La (36) permette quindi di ottenere un modello in forma di stato ($\dot{x} = Ax + Bu$) in cui la variabile di stato è la tensione ai capi del condensatore e l'ingresso è la tensione V_o , ma non si disporrebbe di un'uscita stimabile in quanto, supposto

$$y_1 = i_c = C\dot{V}_c = -\frac{V_c}{r_c} + \frac{V_o}{r_c} \quad (37)$$

$$y_2 = I_o = i_{L,OFF} - i_c = (1-d)i_L - C\dot{V}_c = -\frac{V_c}{r_c} + \frac{V_o}{r_c} \quad (38)$$

non si potrebbe disporre di un'uscita reale da confrontare con quella calcolata dal modello per realizzare un osservatore di Luenberger, poiché non si conosce né i_c , né tantomeno I_o che è quella che si vorrebbe stimare.

Ci si pone allora l'obiettivo di modificare opportunamente lo schema dell'osservatore di Luenberger per ricavare la corrente d'uscita, i_o , a partire dalla conoscenza della corrente i_c . Si osservi la maglia d'uscita del circuito di Fig.34.

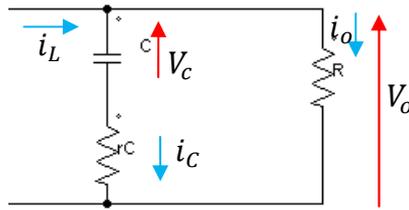


Fig. 34 Maglia d'uscita di un boost.

Nella fase ON, conduzione dell'elemento di switch e interdizione del diodo, si avrà che

$$i_o = -i_C \quad (39)$$

e partendo dalla conoscenza di V_o , che è noto perché misurato, si può scrivere:

$$V_c + r_C i_C = V_o \quad (40)$$

$$\frac{1}{C} \int i_C dt + r_C i_C = V_o \quad (41)$$

$$\frac{1}{C} i_C + r_C \bar{i}_C = \dot{V}_o \quad (42)$$

essendo \bar{i}_C la derivata della corrente i_C .

La tensione d'uscita, V_o , presenta soltanto una componente di ripple a 100Hz in quanto quella a 50 KHz viene opportunamente filtrata grazie al filtro passa basso d'uscita a 1 KHz (Fig. 35).

Dalla (42) si ricava:

$$\bar{i}_C = -\frac{i_C}{r_C C} + \frac{\dot{V}_o}{r_C} \quad (43)$$

Nella fase OFF, conduzione del diodo e interdizione dell'elemento di switch, si avrà che

$$i_o = -i_C + i_L'$$

dove i_L' è la corrente a valle del diodo. Essa, mediando in un periodo di commutazione, può essere ricavata a partire dalla corrente i_L , nota poiché misurata:

$$i_o = -i_C + i_L(1 - d) \quad (44)$$

Dalla (44) si osserva che per stimare la corrente d'uscita basta fare la stima della corrente del ramo ohmico- capacitivo e sommare la corrente dell'induttanza nell'off.

Si assume come uscita la tensione V_o :

$$y = V_o = \frac{1}{C} \int i_C dt + r_C i_C \quad (45)$$

Pertanto, l'osservatore sulla corrente i_o sarà quello mostrato in Fig.35:

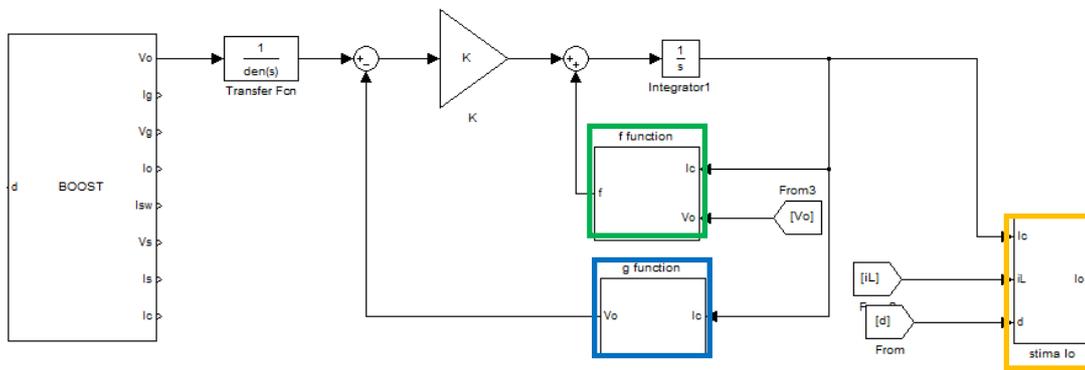
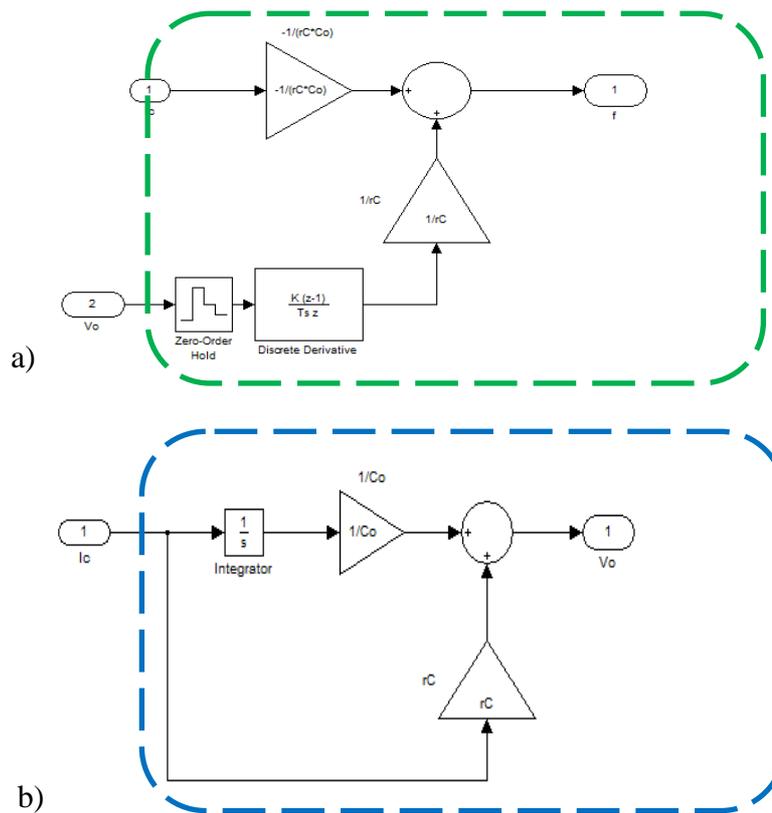


Fig. 35 Osservatore per la corrente i_c .

nel quale all'interno del blocco 'f function' viene implementata la (43), nel blocco 'g function' viene implementata la (45) e nel blocco 'stima Io' viene ricostruita la corrente d'uscita a partire da quella stimata sulla capacità (equazione 44):



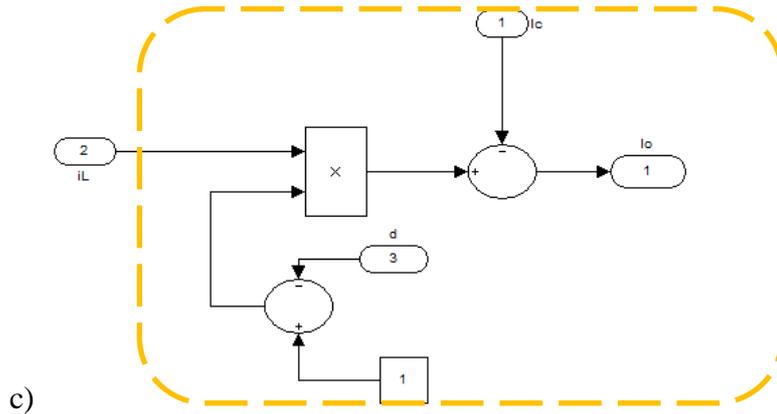


Fig. 36 Funzioni dello stimatore di Luenberger: a) blocco f-function, b) blocco g-function, c) blocco per la stima di i_o .

I risultati ottenuti dalle simulazioni fatte vengono mostrati nella Fig.37. Occorre notare che, sia la stima di i_c (Fig.37 a)) che quella della corrente d'uscita (Fig.37 b)) necessitano di un opportuno filtraggio per contenere l'ampiezza del ripple. Si è rivelato sufficiente un filtro passa-basso con frequenza di taglio di 1kHz.

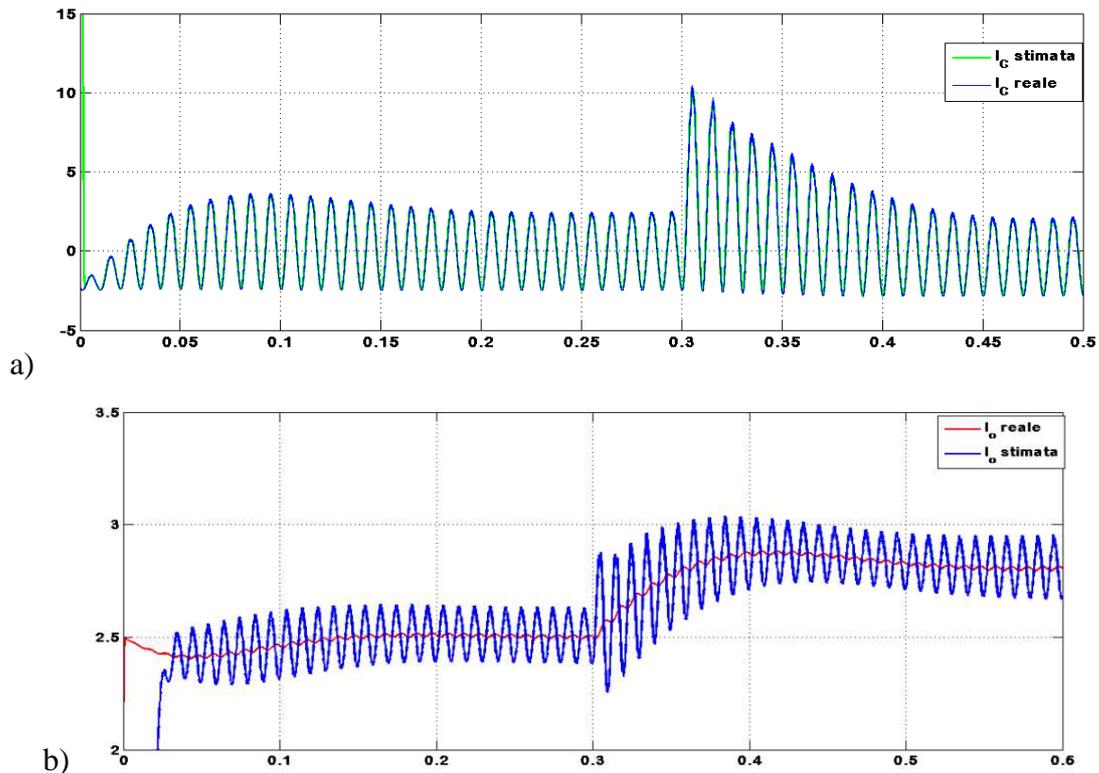


Fig. 37 a) Confronto tra corrente reale e corrente stimata del condensatore, b) Confronto tra corrente reale e corrente stimata d'uscita a fronte di variazione di carico.

Tramite la teoria degli osservatori è stato possibile stimare la corrente d'uscita, I_o , a prescindere dal carico; tuttavia questo risultato è stato ottenuto indirettamente, in quanto la grandezza effettivamente stimata è stata la corrente sul condensatore, i_C , e non la corrente di carico stessa. Inoltre, i blocchi `f_function` e `g_function` dello schema di Fig.36 contengono dei termini non lineari, che sono rispettivamente la derivata della tensione d'uscita e l'integrale della corrente sul condensatore. Pertanto, il sistema a cui si perviene, pur fornendo buoni risultati, non è a rigore un osservatore di Luenberger perché il modello non è nella forma ingresso- stato- uscita.

3.4.2 Stima della tensione di ingresso

Per quanto riguarda la tensione di ingresso del boost, V_g , non risulta possibile stimarla tramite utilizzo di osservatore non lineare: se si considera, infatti, la V_g come una variabile di stato o come uscita del sistema non sarà mai possibile porre il sistema in forma di stato in quanto si arriverebbe a una formulazione di sistema anti-causale. Se si conoscesse la resistenza emulata dal convertitore, poiché $V_g = R_e i_L$, tramite delle trasformazioni a scala R_e , si potrebbero invertire i ruoli della tensione d'ingresso e della corrente sull'induttanza; tuttavia, come nel caso della stima della corrente d'uscita, la resistenza R_e non è costante ma dipende dalla potenza, quindi varia al variare del carico ($R_e = \frac{V_{gm}^2}{P_n}$).

L'unica possibilità, pertanto, è ricavare la tensione V_g sfruttando l'equazione circuitale della maglia d'ingresso (Fig.38), a partire dalla conoscenza della corrente sull'induttore, i_L , e della tensione d'uscita, V_o :

$$V_g = r_L i_L + L \bar{i}_L + V_p \quad (46)$$

dove V_p è la tensione ai capi dello switch. Mediando in un periodo di commutazione si ottiene:

$$V_p = V_o(1 - d) \quad (47)$$

In tal caso si parla di ricostruzione piuttosto che di stima poiché lo schema è a catena aperta e il confronto tra la tensione d'ingresso reale e quella ricostruita è riportato in Fig.39

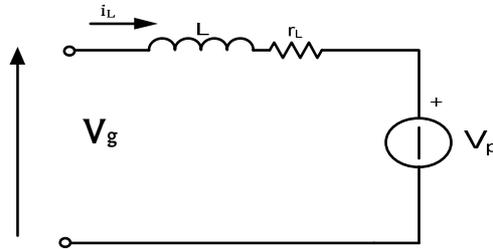


Fig. 38 Maglia di ingresso del boost.

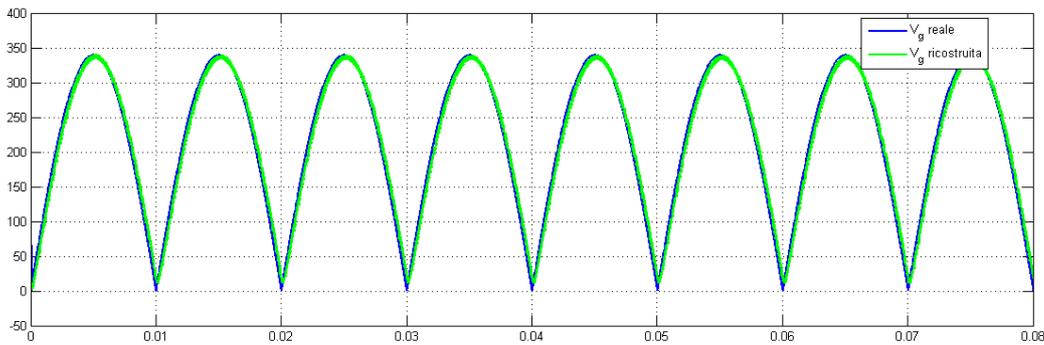


Fig. 39 Confronto tra tensione reale e tensione ricostruita.

Occorre, a questo punto, fare delle osservazioni:

- il termine $r_L i_L$ dà un contributo trascurabile;
- è possibile notare, nelle simulazioni, che la V_p vera e il segnale $V_o(1 - d)$ sono leggermente sfasati in quanto i fronti delle relative forme d'onda non sono perfettamente verticali;
- l'andamento della V_g ricostruita presenta glitches dovuti ai predetti sfasamenti che vanno opportunamente filtrati. La rapidità di stima, pertanto, dipenderà dalla costante di tempo del filtro;
- dover effettuare una derivata, inoltre, comporta l'introduzione di ulteriore rumore che implica un aumento dei requisiti di filtraggio, con un conseguente rallentamento della velocità di stima.

Nel linguaggio di uso comune, adattare significa cambiare un comportamento per essere conforme alle nuove circostanze.

Intuitivamente, un controllore adattativo è un controllore che può modificare il suo comportamento in risposta ai cambiamenti nelle dinamiche del processo e alla natura dei disturbi.

Vi sono diverse strutture di controllo che possono conferire ad un regolatore la possibilità di reagire alle variazioni dei suoi parametri o alle caratteristiche di cambiamento dei disturbi. Ad esempio anche un normale sistema di controllo in feedback ha l'obiettivo di ridurre la sensibilità a questo tipo di variazioni. Tuttavia, quando le variazioni sono consistenti, un sistema di controllo in feedback a guadagno costante può non agire in maniera soddisfacente. Un sistema di controllo adattativo invece, cerca di compensare automaticamente sia le variazioni delle condizioni operative, sia le variazioni nelle dinamiche del processo, sia le variazioni indotte dai disturbi, al fine di mantenere elevate le prestazioni del sistema.

Con il controllo adattativo le prestazioni desiderate del sistema sono specificate attraverso un opportuno modello di riferimento e i parametri del regolatore sono scelti in base al valore dell'errore di inseguimento. Questa tecnica può essere applicata ad un sistema adattativo in forma diretta, per l'identificazione dei parametri del processo; infatti, l'errore tra l'uscita del modello di riferimento e l'uscita del processo controllato può essere sfruttato da un meccanismo adattativo per regolare i parametri del controllore in modo tale che il sistema di controllo a ciclo chiuso abbia l'andamento desiderato. Per imporre all'uscita del processo da controllare l'andamento voluto, si inserisce un modello di riferimento (in cascata/parallelo al processo) che genera la risposta desiderata, in base alla quale il sistema di controllo forza l'impianto a seguirne l'andamento più fedelmente possibile.

3.5 Il controllo adattativo MRAS

Un controllore adattativo differisce da un normale controllore per il fatto che i suoi parametri sono continuamente aggiornati in accordo ad un'opportuna legge di variazione.

In un sistema adattativo con modello di riferimento (MRAS, Model Reference Adaptive System), una grandezza viene stimata in funzione dell'errore fra un modello di riferimento e un modello adattativo [14],[15]. Lo schema più diffuso è

quello del Sistema Adattativo con Modello di Riferimento (MRAS,) è mostrato in Fig. 40.

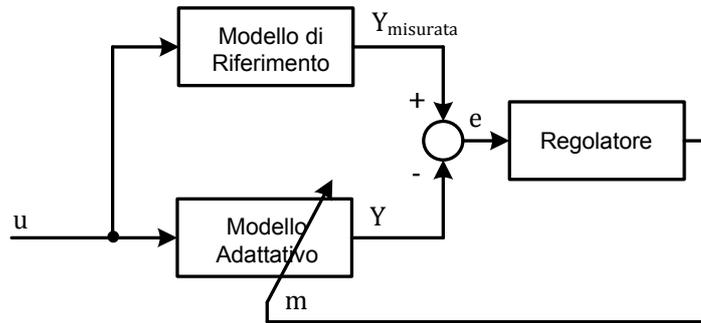


Fig. 40 Schema di controllo MRAS

In esso il modello di riferimento, RM, è un sistema dinamico non lineare, la cui uscita dipende dalle grandezze in uscita dal processo, ma non dalla variabile da stimare; il modello adattativo, AM, è un sistema dinamico non lineare la cui uscita dipende anche dalla variabile da stimare. Tale variabile è considerata come un parametro che viene adattato dalla legge di adattamento. L'ingresso del AM è lo stesso del RM, lo stato è una stima dello stato del RM.

A seconda del tipo di RM e AM utilizzati, e quindi a seconda delle grandezze stimate dai due modelli, si ottengono diversi tipi di stimatori MRAS.

Il meccanismo di adattamento è costituito da una parte algebrica, che calcola l'errore di stima in funzione dell'errore fra lo stato del RM e lo stato del AM. Tale errore è l'ingresso della parte dinamica, che permette di ottenere la stima della grandezza mediante il meccanismo di adattamento. La legge di adattamento è tale da garantire la stabilità dello schema MRAS, che effettua la stima in modo da fissare l'errore di stima circa a zero. In tal caso l'uscita del AM coincide con quella del RM e la grandezza stimata coincide con quella vera.

La maglia di ingresso del boost può essere rappresentata come mostrato in Fig.41.

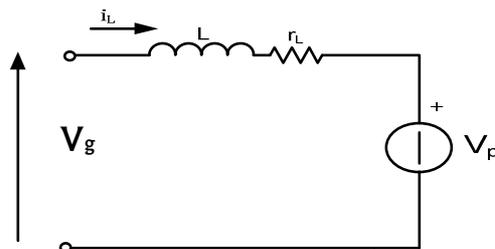


Fig. 41 Maglia di ingresso del boost.

considerando $V_p = \bar{g}V_o$.

Non essendo possibile stimare la tensione d'ingresso con un osservatore di Luenberger, per ottenere la stima si adatterà lo schema controllo MRAS.

3.5.1 Stima della tensione di ingresso

La stima della tensione di ingresso, V_g , può essere fatta o a partire dalla conoscenza della tensione ai capi dello switch, V_p , o dalla corrente sull'induttanza, i_L .

- Nel primo caso lo schema Simulink per l'implementazione dello schema MRAS a partire da V_p sarà:

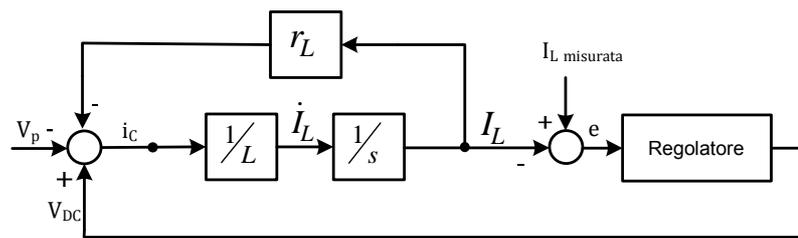


Fig. 42 Schema a blocchi per la stima della tensione d'ingresso tramite la conoscenza della tensione sullo switch.

Sono state valutate le prestazioni ottenute usando come regolatore sia un controllore PI, sia un controllore a isteresi.

Per quanto concerne l'utilizzo del regolatore PI, lo schema di principio sarà equivalente al classico schema a controreazione:

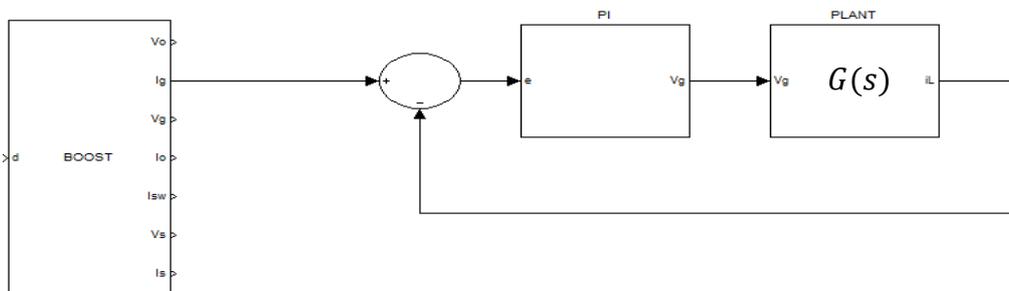


Fig. 43 Schema a blocchi dello stimatore di tensione V_g mediante MRAS con PI.

In esso la parte relativa al processo è costituita dalla funzione di trasferimento $\frac{I_L(s)}{V_g(s)}$ che si ricava a partire dalle equazioni nell'ON e nell'OFF della corrente della maglia d'ingresso; si ha infatti:

- ON

$$\bar{i}_L = -\frac{r_L}{L} i_L + \frac{V_g}{L} \quad (48)$$

- OFF, considerando il percorso della corrente nella maglia più esterna, si avrà:

$$\bar{i}_L = -\frac{r_L}{L} i_L + \frac{V_g}{L} - \frac{V_o}{L} \quad (49)$$

Dalla (48) e (49) mediando, si ottiene:

$$\bar{i}_L = -\frac{r_L}{L} i_L + \frac{V_g}{L} - \frac{V_o}{L} (1 - d) \quad (50)$$

Trasformando con Laplace e limitandosi a considerare la funzione di trasferimento $\frac{I_L(s)}{V_g(s)}$ si ottiene:

$$sI_L(s) = \frac{V_g(s) - r_L I_L(s)}{L} \quad (51)$$

$$\frac{I_L(s)}{V_g(s)} = G(s) = \frac{1}{sL + r_L} \quad (52)$$

Lo schema a blocchi del processo è quello di Fig.44.

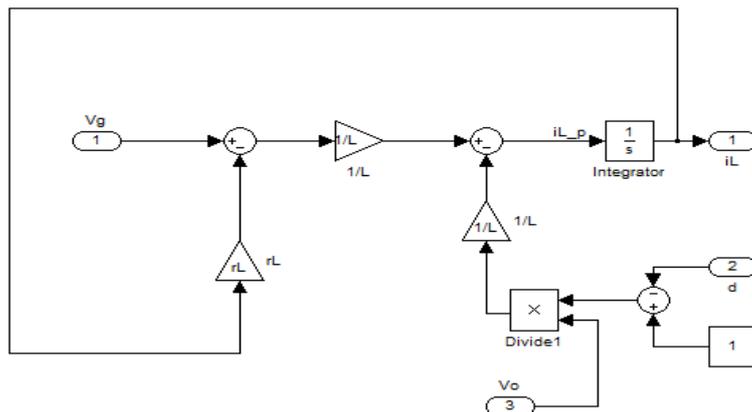


Fig. 44 Schema a blocchi per il calcolo della corrente i_L in funzione della tensione V_g .

Una volta determinata la funzione di trasferimento del processo, si è passati alla taratura del PI mediante le formule (22), (23), (24) e (25); avendo considerato margine di fase e frequenza di crossover assegnati e pari a:

$$m_\varphi = 60^\circ \text{ e } \omega_{co} = 1 \text{ KHz}$$

si è trovato:

$$K_p = 21.5$$

$$K_I = 8.2 \cdot 10^4$$

Gli andamenti della tensione stimata confrontata con la tensione di ingresso reale sono mostrati in Fig.45.

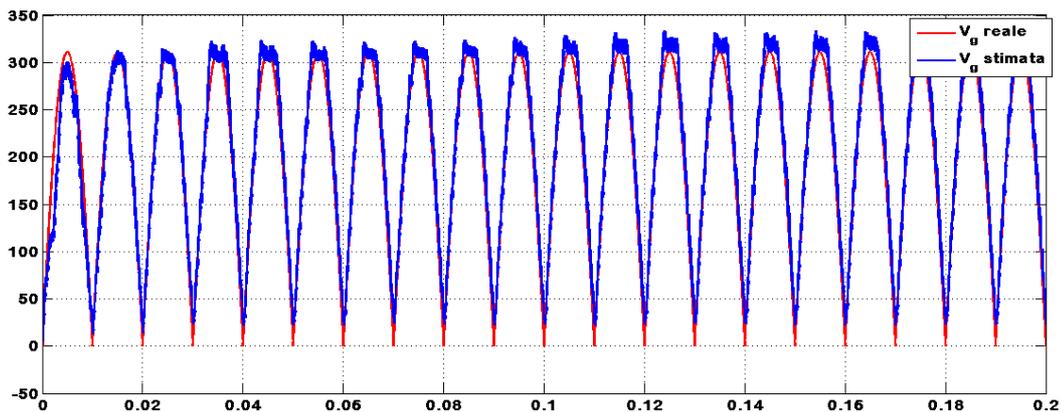
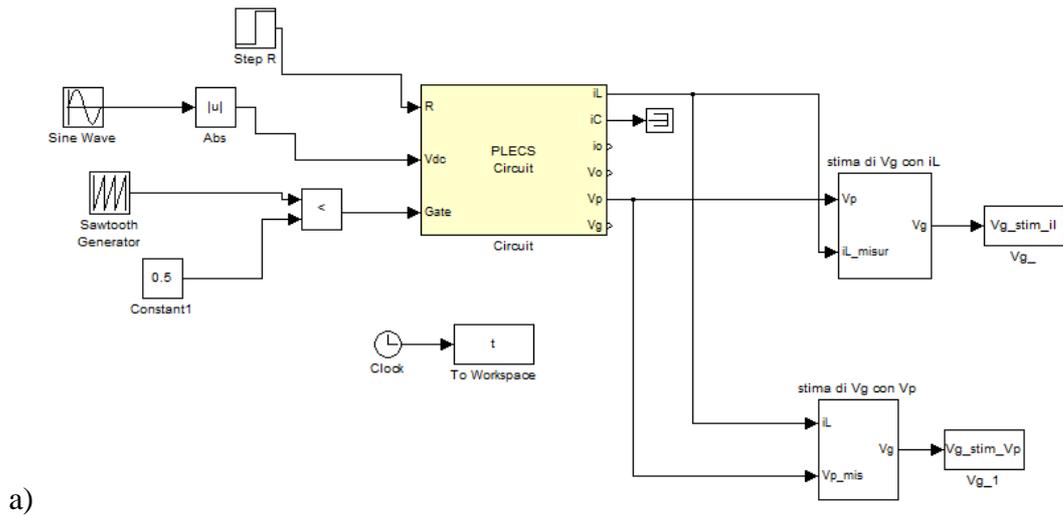
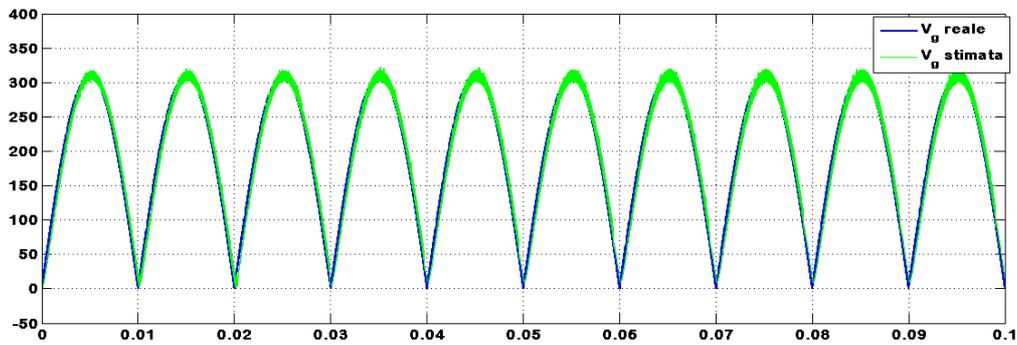


Fig. 45 Andamenti della tensione di ingresso reale e stimata.

Per quanto concerne lo schema MRAS con il regolatore a isteresi, lo schema a blocchi in ambiente Simulink per la stima della tensione d'ingresso e i relativi andamenti sono riportati in Fig.46. Come è possibile osservare, si ottiene un risultato migliore rispetto a quello ottenuto con il PI. È possibile osservare che la stima converge al valore reale quasi istantaneamente rispetto ai 10ms necessari all'osservatore MRAS con PI. Inoltre, è possibile sapere se la stima di i_L , e quindi di V_g , è attendibile valutando il segnale errore in ingresso al regolatore e verificando se supera o meno una certa soglia.



a)



b)

Fig. 46 a) Schema a blocchi per la stima della tensione d'ingresso mediante MRAS,
b) Andamento delle tensioni reale e stimata.

➤ Nel secondo caso, a partire dalla misura della corrente sull'induttanza, lo schema a blocchi sarà quello di fig.5.8.

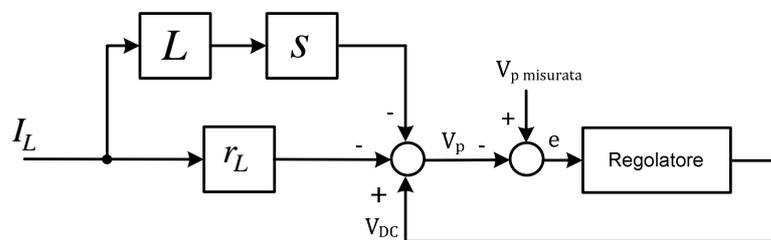


Fig. 47 Schema a blocchi per la stima della tensione d'ingresso tramite la conoscenza della corrente d'ingresso.

Gli andamenti di tensione d'ingresso, reale e stimata, sono di seguito riportati:

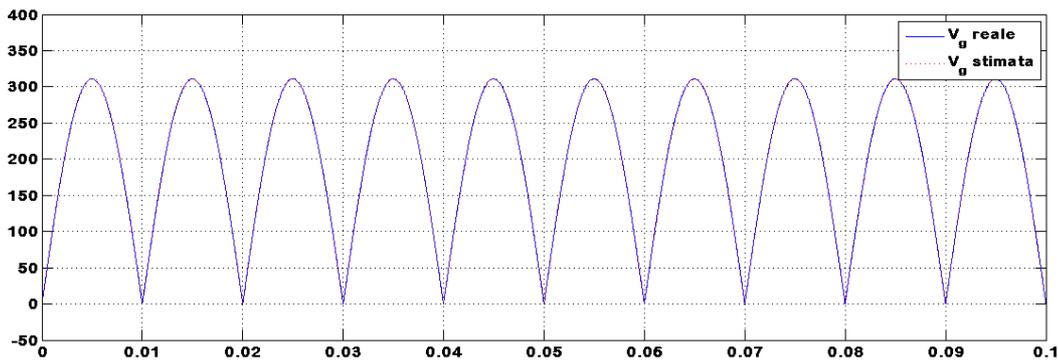


Fig. 48 Andamento della tensione d'ingresso reale e stimata.

Anche in questo caso la stima converge al valore reale quasi istantaneamente. Inoltre, si nota che il ripple sulla stima è minore rispetto al caso precedente.

3.5.2 Stima della corrente di uscita

Per la stima della corrente di uscita, a partire dalla teoria degli osservatori, non si riesce a fare in modo essa prescindia dal carico; per riuscire allora a determinarla si procederà in tre diversi modi tutti basati su schema MRAS. Nel primo caso essa viene calcolata a partire dalla resistenza di carico; il secondo e il terzo modo invece prevedono di stimare la corrente d'uscita a partire dalla conoscenza della misura della corrente sull'induttanza e della tensione d'uscita. Lo schema circuitale considerato è quello di Fig.49.

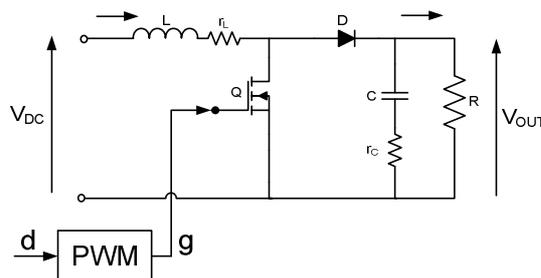


Fig. 49 Schema di un boost con modulazione PWM.

Si è adottata, allora, una soluzione orientata al circuito, in cui si riesce ad ottenere una stima di V_g a partire dalla conoscenza della corrente sull'induttore, i_L .

- Nel primo caso lo schema utilizzato è mostrato in Fig.50. Dalla maglia d'uscita del circuito di Fig.49, considerando la tensione V_o ed i_L' rispettivamente come uscita ed ingresso del sistema, è possibile scrivere le seguenti equazioni:

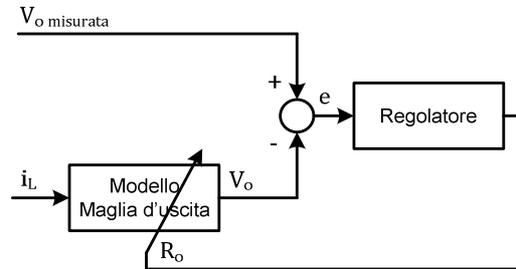


Fig. 50 Schema MRAS per la stima della corrente d'uscita.

$$V_C + r_C i_C = R_o (i_L' - i_C) \quad (53)$$

con $i_L' = i_L \cdot \bar{g}$; essendo $i_C = C \dot{V}_C$, sostituendo nella (53) si ottiene:

$$\dot{V}_C = -\frac{1}{C(R_o + r_C)} V_C + \frac{R_o}{C(R_o + r_C)} i_L' \quad (54)$$

L'uscita sarà:

$$V_o = R_o I_o = R_o (i_L' - i_C) \quad (55)$$

che, manipolata opportunamente con la (53) darà:

$$y = V_o = \frac{R_o}{(R_o + r_C)} V_C + \frac{R_o r_C}{C(R_o + r_C)} i_L' \quad (56)$$

Il modello della maglia d'uscita di Fig.50 è costituito dalle equazioni (54) e (56) in cui il valore della resistenza di carico, R_o è variabile e processato istante per istante dal controllore che esegue una regolazione ad isteresi; lo schema PLECS/Simulink viene mostrato in Fig.51.

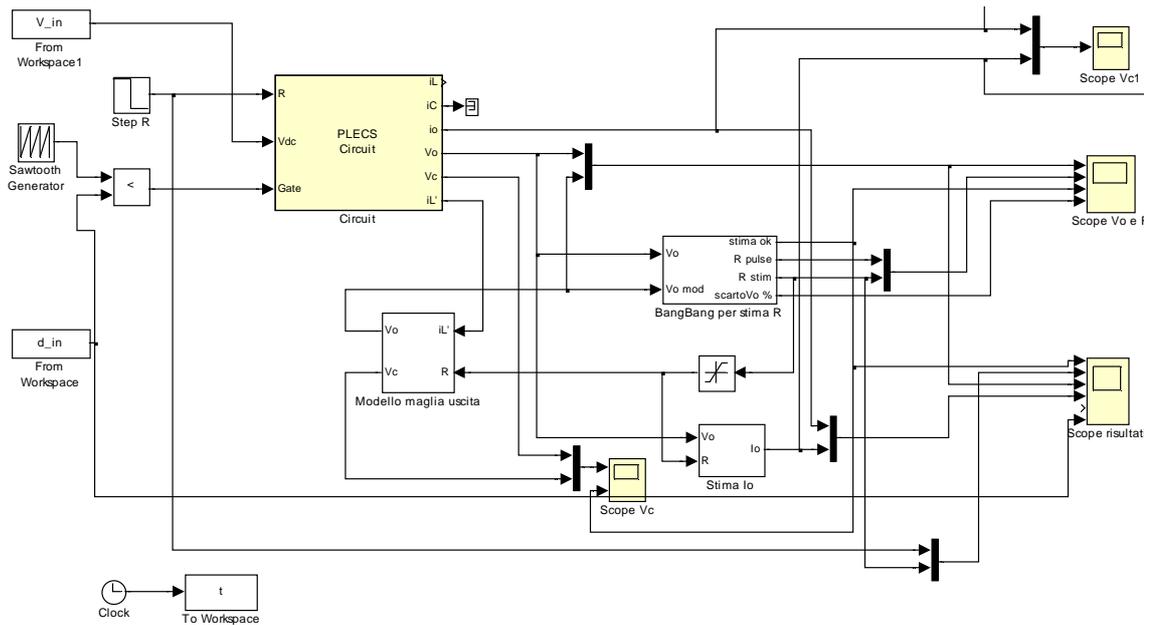


Fig. 51 Schema a blocchi Simulink dell'MRAS per la stima della corrente.

Stimato il carico è possibile valutare la corrente d'uscita come:

$$I_o = \frac{V_o, \text{misurata}}{R_o} \quad \text{oppure come} \quad I_o = \frac{y}{R_o}$$

I risultati di tale stima sono riportati in Fig.52.

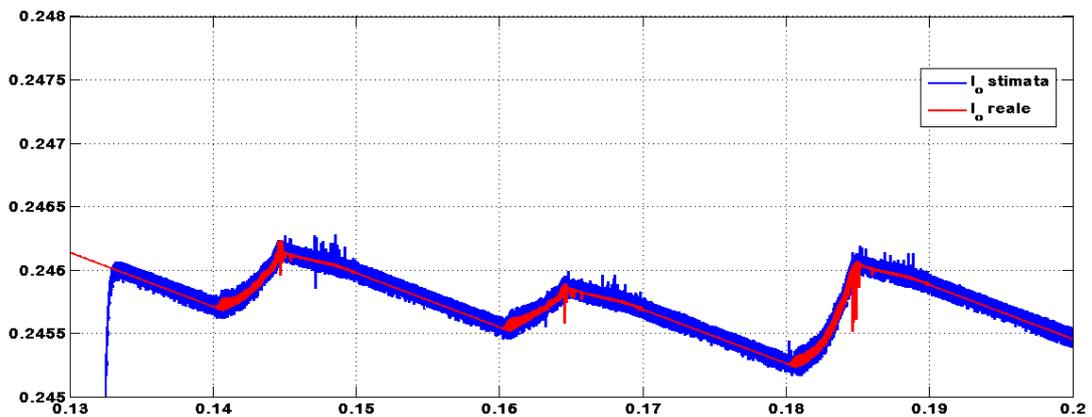


Fig. 52 Andamento della corrente d'uscita reale e stimata.

- Nel secondo caso la corrente d'uscita verrà stimata a partire dalla misura della corrente sull'induttanza.

Lo schema a blocchi implementa la (45) ed è mostrato in Fig.53.

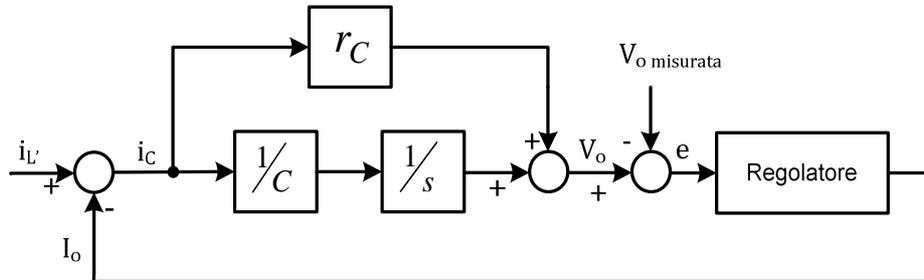
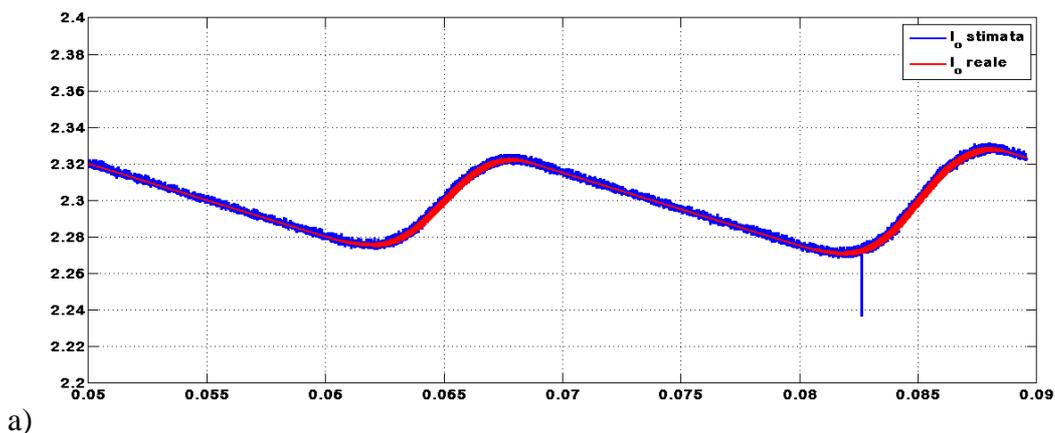
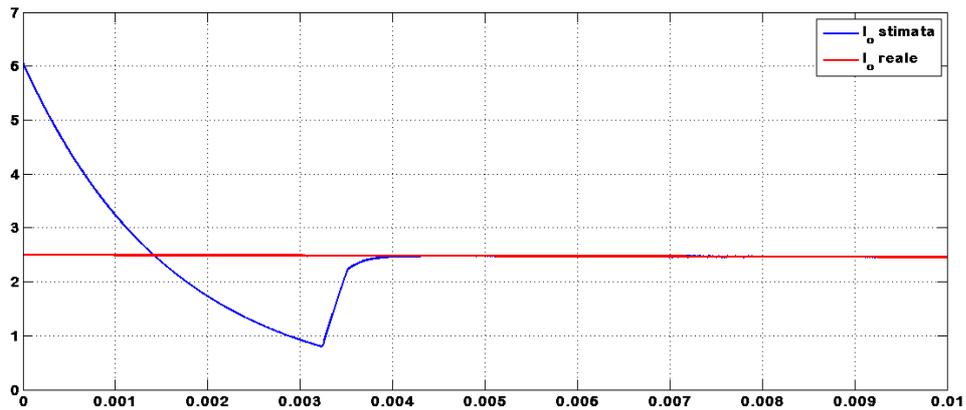


Fig. 53 Schema a blocchi per la stima della corrente d'uscita a partire dalla corrente d'ingresso.

Si ricava quindi la tensione d'uscita e si confronta con quella misurata a valle del filtro, facendo processare l'errore così ottenuto ad un regolatore ad isteresi analogo a quello descritto nel paragrafo precedente.

Nella Fig.54 vengono riportati gli andamenti della corrente d'uscita reale e stimata; in un primo caso viene fatto uno zoom per mostrare come la stima segua effettivamente bene quella reale (Fig.54 a)); nell'altro caso, invece, viene mostrata la velocità di stima e, come è possibile notare dalla Fig.54 b), il tempo necessario per ottenere una stima corretta della corrente reale è di circa 4ms.





b)
Fig. 54 a) Andamento della corrente d'uscita reale e stimata, b) Transitorio di stima.

- Infine, nel terzo caso, la stima della corrente d'uscita sarà determinata dalla misura della tensione d'uscita.

Lo schema a blocchi utilizzato è quello di Fig. 55.

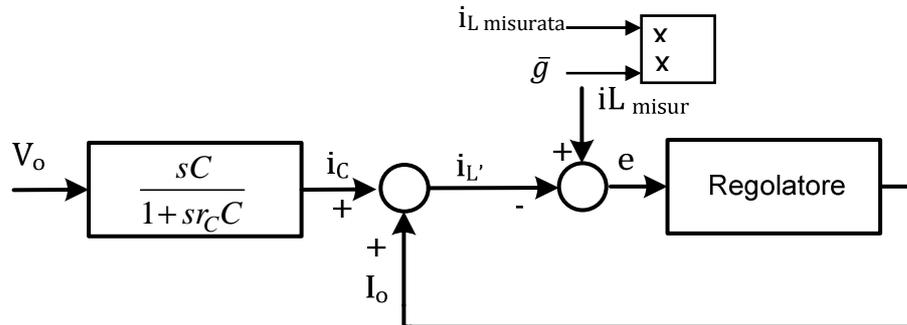
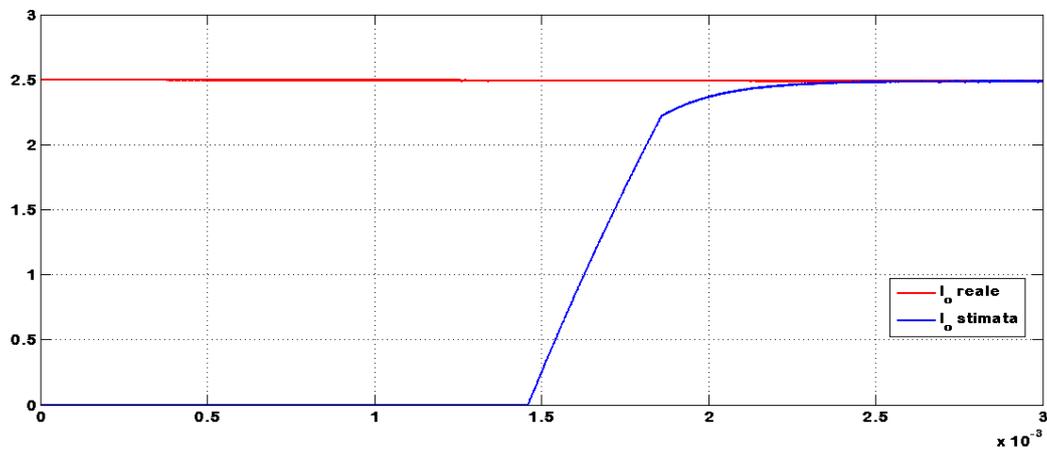
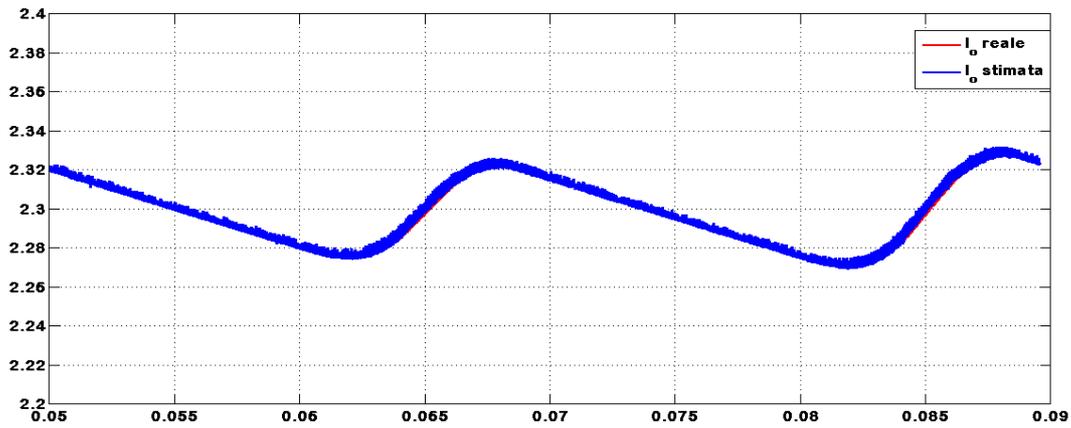


Fig. 55 Schema a blocchi per la stima della corrente d'uscita a partire dalla tensione d'uscita.

Esso, come si può notare, è analogo al precedente, stavolta, però si è trovata la funzione di trasferimento $\frac{i_c}{V_o}$, a partire dalla quale si ricostruisce i_L' e la si confronta con quella misurata. L'errore viene dato in ingresso al regolatore che restituisce il valore di I_o , i cui andamenti sono riportati in Fig.56.

a)



b)

Fig. 56 a) Andamento della corrente d'uscita reale e stimata, b) transitorio di stima.

In questo caso la rapidità di stima risulta migliore del caso precedente in quanto il tempo necessario per agganciare la corrente reale è di circa 2.5ms.

Gli andamenti di Fig. 54 e Fig.56 sono ricavati, mediante un'unica simulazione, a partire dal modello Simulink di Fig. 57 nel quale vengono evidenziati sia la stima della corrente tramite la conoscenza della corrente sull'induttanza (in verde), sia la stima della corrente tramite misura di tensione d'uscita (in rosso).

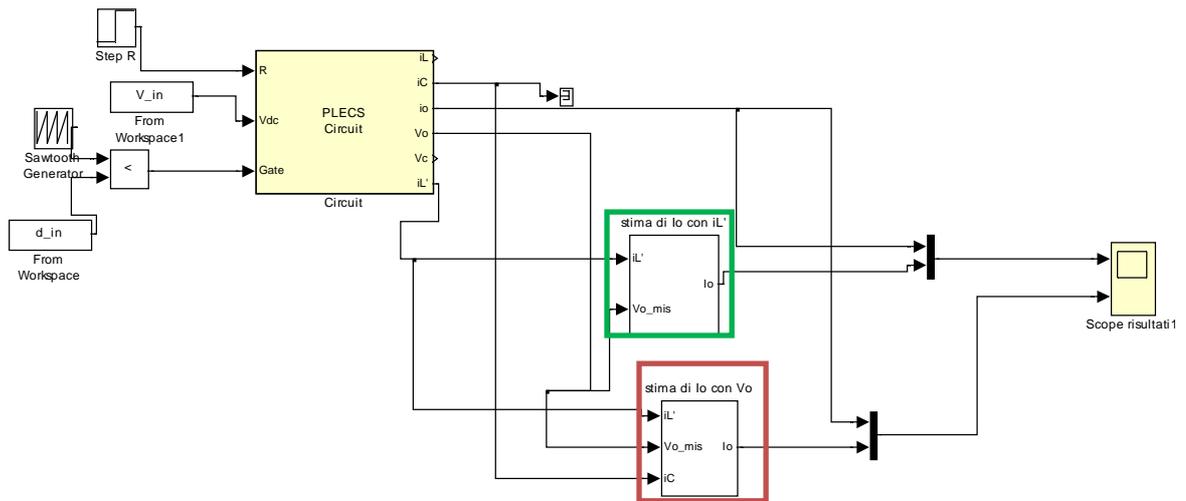


Fig. 57 Schema a blocchi Simulink per la stima di tensione di ingresso e corrente di uscita.

Il blocco che implementa il regolatore ad isteresi delle figure 53 e 5.5 e che si trova all'interno dei blocchi 'stima di Io con i_L ' e 'stima di Io con V_o ' viene riportato in Fig.58.

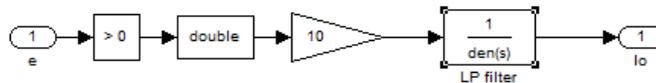


Fig. 58 Regolatore ad isteresi.

Esso riceve in ingresso l'errore proveniente dalla differenza tra la grandezza misurata e quella ricostruita. In entrambi i casi la regolazione avviene tramite un filtro passa basso a 100Hz.

3.6 Implementazione digitale di un modulatore GPWM

È stata realizzata un'implementazione digitale di un particolare tipo di modulatore GPWM (General PWM) per il controllo di convertitori switching, noto in letteratura nella versione analogica. A differenza del modulatore PWM classico con il GPWM è possibile implementare schemi di modulazione con portante lineare e non lineare, con variazione del fronte di salita, di discesa o di entrambi. Esso consente una

notevole flessibilità nella realizzazione del sistema di controllo del convertitore, che, a scelta del progettista, può essere basato sulla corrente, media o istantanea, dell'induttore, dello switch oppure del diodo.

Il modulatore GPWM, realizzato sia in ambiente Simulink/Matlab per l'uso su piattaforma dSPACE, sia in linguaggio VHDL per l'utilizzo in sistemi basati su FPGA, è un circuito a più ingressi la cui implementazione analogica è mostrata in Fig.59 [16]. A differenza della PWM tradizionale, il comparatore effettua un confronto tra un primo segnale v_1 ed un segnale $v_+(t)$ proveniente da una cascata di integratori connessi agli altri segnali di riferimento (v_2, v_3, \dots); l'uscita del comparatore viene inviata al circuito di reset di un flip flop le cui uscite, settate da un generatore di clock, vanno a pilotare lo switch del boost (Q) e i reset degli integratori (\bar{Q}).

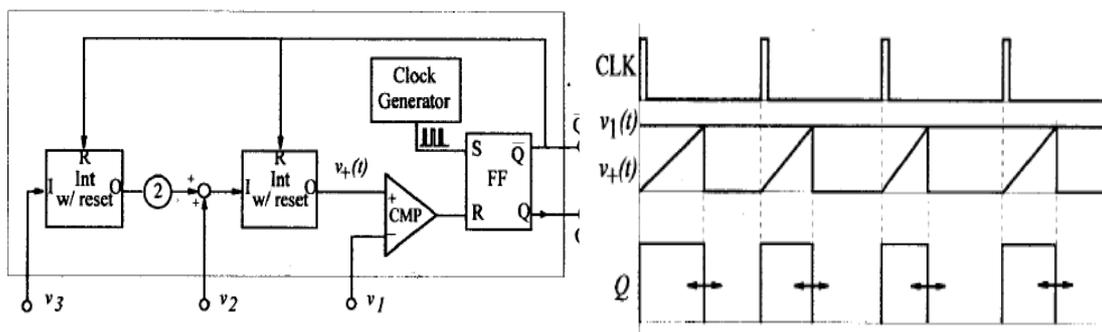


Fig. 59 Schema di un modulatore PWM generale e suo principio di funzionamento.

Il vantaggio di tale circuito è che con esso è possibile generare segnali con duty cycle pari al più piccolo valore nel range $[0, 1]$ che soddisfa l'equazione generale:

$$v_1 = dv_2 + d^2v_3 + d^3v_4 + \dots \quad (57)$$

È stato dimostrato in letteratura [17] che le leggi di controllo delle topologie di convertitori più note possono essere scritte nella forma (57). Pertanto, il modulatore generale può essere applicato a tutti i convertitori e, variando le grandezze elettriche

inviata ai suoi ingressi di riferimento (v_1, v_2, v_3), esso consente di realizzare, a seconda del numero di integratori utilizzati, diversi tipi di controllo in corrente del convertitore: controllo della corrente, media o istantanea, del dispositivo di potenza o della corrente d'ingresso o di quella del diodo. Inoltre, tale modulatore consente di realizzare una modulazione PWM con variazione del fronte di discesa (trailing-edge) oppure del fronte di salita (leading-edge).

Nella tabella 3, tratta da [17], vengono mostrati i valori da dare a v_1, v_2, v_3 per ottenere i vari tipi di controllo.

		Converter	Buck-Boost	Boost	Cuk, Sepic, Zeta
		M(d)	$d/(1-d)$	$1/(1-d)$	$d/(1-d)$
Trailing-edge Modulation	i_L ctrl	v_1	v_m	$v_m - R_s i_L$	v_m
		v_2	v_m	v_m	$v_m + R_s i_L$
		v_3	$R_s i_L$	0	0
	i_T ctrl	v_1	v_m	$v_m - R_s i_T$	v_m
		v_2	v_m	v_m	v_m
		v_3	$R_s i_T$	0	$R_s i_T$
	$\langle i_T \rangle$	v_1	v_m	$R_s \langle i_T \rangle$	v_m
		v_2	$v_m + R_s \langle i_T \rangle$	v_m	$v_m + R_s \langle i_T \rangle$
		v_3	0	$-v_m$	0
Leading-edge Modulation	i_L ctrl	v_1	$R_s i_L$	$R_s i_L$	$R_s i_L$
		v_2	$v_m + 2R_s i_L$	v_m	$v_m + R_s i_L$
		v_3	$-R_s i_L$	0	0
	i_D ctrl	v_1	$R_s i_D$	$R_s i_D$	$R_s i_D$
		v_2	$v_m + 2R_s i_D$	v_m	v_m
		v_3	$-R_s i_D$	0	$R_s i_D$
	$\langle i_D \rangle$	v_1	$R_s \langle i_D \rangle$	$R_s \langle i_D \rangle$	$R_s \langle i_D \rangle$
		v_2	$2R_s \langle i_D \rangle$	0	0
		v_3	$v_m - R_s \langle i_D \rangle$	v_m	$v_m + R_s \langle i_D \rangle$

Tabella 3. Valori degli ingressi del modulatore GPWM per i vari tipi di controllo.

Occorre notare che variando la scelta della corrente da controllare e del fronte libero del segnale PWM, è possibile ottenere prestazioni anche significativamente diverse in termini di prestazioni dinamiche del convertitore, complessità dello schema di controllo, efficienza della conversione ed interferenze elettromagnetiche condotte e radiate. Il modulatore GPWM, pertanto, consente di valutare le varie possibilità offerte, alla ricerca del miglior compromesso.

Nel caso specifico, sarà esaminato un boost PFC con un controllo sulla corrente dell'induttore e variazione del fronte di discesa. Lo schema a blocchi sarà quindi del tipo mostrato in Fig.60.

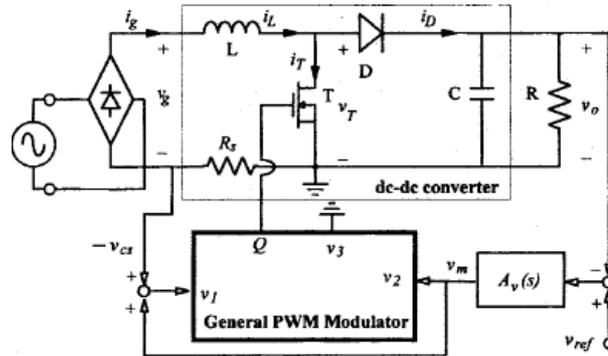


Fig. 60 Schema di una PWM generale per un boost PFC.

in cui, come si evince dalla Tabella 3

$$v_1 = v_m - R_s i_L \tag{58}$$

$$v_2 = v_m \tag{59}$$

$$v_3 = 0 \tag{60}$$

dove v_m è la tensione in uscita dal blocco $A_v(s)$ che comprende il regolatore PI.

Sostituendo nella (57) i valori dati, si trova:

$$d = 1 - \frac{R_s i_L}{v_m} \tag{61}$$

che coincide con la relazione (20) trovata precedentemente.

3.6.1 Implementazione in ambiente Simulink/Matlab

Il modulatore GPWM descritto precedentemente è stato implementato, nella versione digitale, in ambiente Simulink ed è stato confrontato con un modulatore PWM tradizionale. Il relativo schema a blocchi è mostrato in Fig.61 a).

Le simulazioni in ambiente Matlab/Simulink hanno consentito di verificare la correttezza dei segnali interni (Fig. 61 b) e c)) ed hanno fornito, come previsto, gli stessi risultati (Fig. 61 d)). Tale implementazione consentirà anche di effettuare la

verifica sperimentale su piattaforma dSPACE, sfruttando la funzionalità di generazione automatica di codice C a partire dallo schema Simulink.

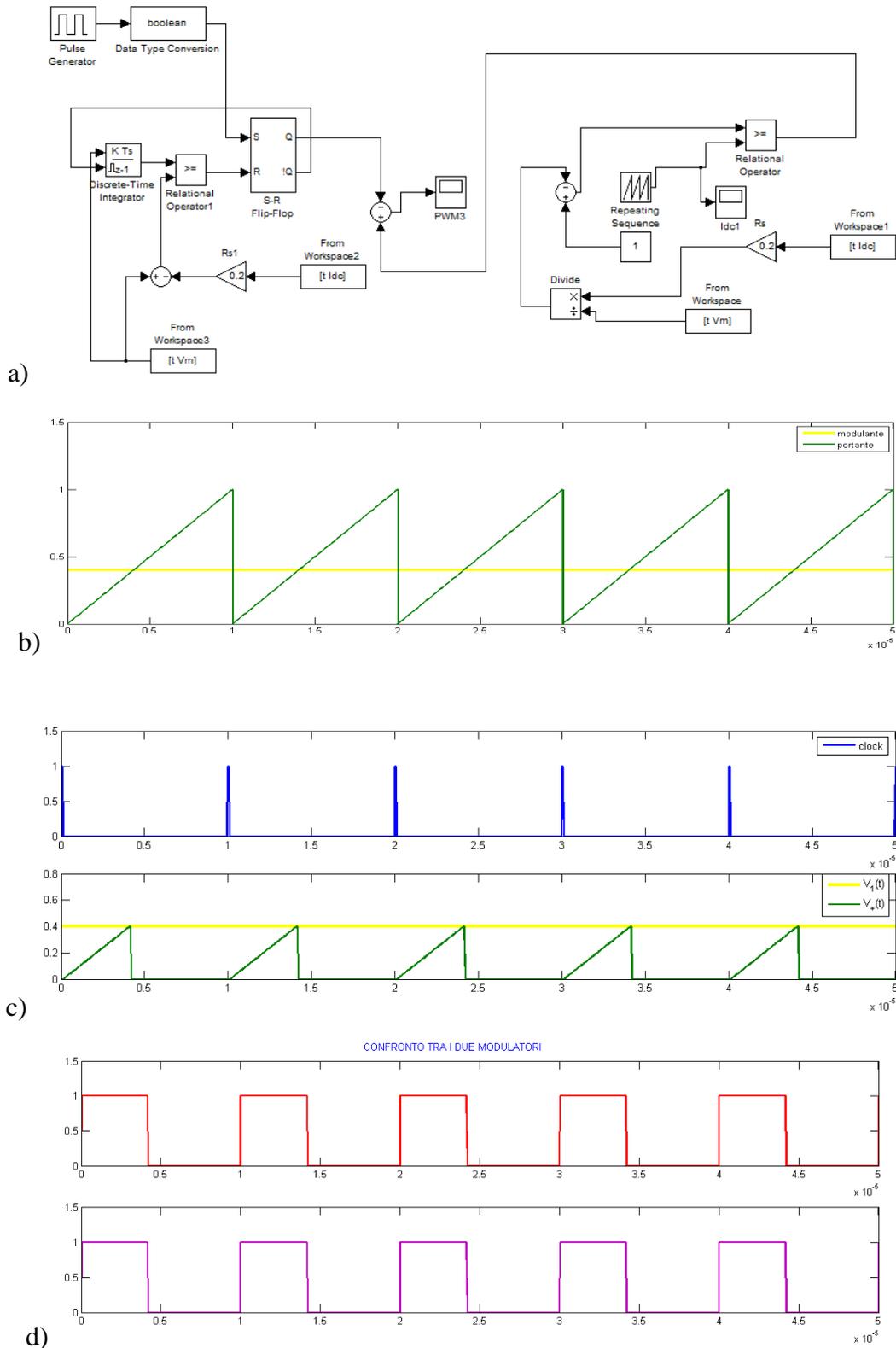


Fig. 61 Risultati delle simulazioni Simulink: a) Schema Simulink, b) PWM tradizionale, c) GPWM, d) confronto

3.6.2 Implementazione in FPGA

I dispositivi FPGA (Field Programmable Gate Array) sono circuiti integrati le cui funzionalità sono programmabili via software. Essi consentono di implementare delle funzioni logiche anche molto complesse e la loro utilità è aumentata enormemente nel corso degli ultimi decenni grazie al continuo progredire delle tecniche di miniaturizzazione.

La loro genericità li rende adatti a un gran numero di applicazioni come consumer, comunicazioni, automotive etc... Essi sono programmati direttamente dall'utente finale, consentendo la diminuzione dei tempi di progettazione, di verifica mediante simulazioni e di prova sul campo dell'applicazione con il grande vantaggio di poter apportare eventuali modifiche o correggere errori semplicemente riprogrammando il dispositivo in qualsiasi momento. Per questo motivo sono utilizzati ampiamente nelle fasi di prototipazione, in quanto eventuali errori possono essere risolti semplicemente riconfigurando il dispositivo. Le piattaforme basate su FPGA permettono di ottenere sistemi più economici, compatti e veloci, in quanto implementano strutture circuitali in grado di lavorare in parallelo, contrariamente ai microprocessori tradizionali, anche specializzati, come i DSP. L'architettura FPGA, tuttavia, richiede una programmazione più complessa, mediante linguaggi di descrizione dell'hardware, quali il VHDL o il Verilog.

Come primo passo verso il trasferimento su FPGA dell'intero schema di controllo del convertitore boost PFC, oggetto della presente tesi, ci si propone di implementare nell'FPGA Cyclone III EP3C25F324C8 (Fig.62) dell'ALTERA lo schema del modulatore PWM generale di Fig.59; per far ciò occorre 'tradurre' in linguaggio VHDL la funzione di ciascun blocco che lo costituisce. Tale operazione è stata effettuata in ambiente Quartus [18], ottenendo un'implementazione di carattere del tutto generale, portabile quindi, anche su FPGA di altri produttori. Di seguito si descrivono i vari blocchi realizzati, che sono stati verificati mediante simulazioni in ambiente Quartus.



Fig. 62 Scheda FPGA Altera Cyclone III.

Per la verifica del corretto funzionamento del modulatore GPWM è stato implementato un generatore di 4 scenari diversi, ognuno dei quali mette in evidenza un particolare modo di funzionamento del modulatore.

Gli scenari sono i seguenti:

Scenario 1)

Ingressi del modulatore: $v_1 = 3$; $v_2 = 16$; $v_3 = -16$

Equazione implementata: $16d^2 - 16d + 3 = 0$

Soluzioni: $d_1 = 0,25$ e $d_2 = 0,75$

Il duty-cycle che si ottiene è il valore più piccolo nel range $[0;1]$, cioè $d_1 = 0,25$

Scenario 2)

Ingressi del modulatore: $v_1 = 3$; $v_2 = -8$; $v_3 = 16$

Equazione implementata: $16d^2 - 8d - 3 = 0$

Soluzioni: $d_1 = -0,25$ e $d_2 = 0,75$

Il duty-cycle che si ottiene è il valore più piccolo nel range $[0;1]$, cioè $d_2 = 0,75$

Scenario 3)

Ingressi del modulatore: $v_1 = 0.5 \cdot (1 + \sin(2\pi f_m t))$; $v_2 = 1$; $v_3 = 0$

Equazione implementata: $d = 0.5 \cdot (1 + \sin(2\pi f_m) t)$

Il duty-cycle che si ottiene è variabile sinusoidalmente nel range [0;1]

Scenario 4)

Ingressi del modulatore: $v_1 = 0,5$; $v_2 = 1 + 0.5 \sin(2\pi f_m) t$; $v_3 = 0$

Equazione implementata: $d = \frac{0.5}{1+0.5 \sin(2\pi f_m) t}$

Il duty-cycle che si ottiene è variabile asimmetricamente nel range $[\frac{1}{3}; 1]$ secondo il grafico della figura seguente:

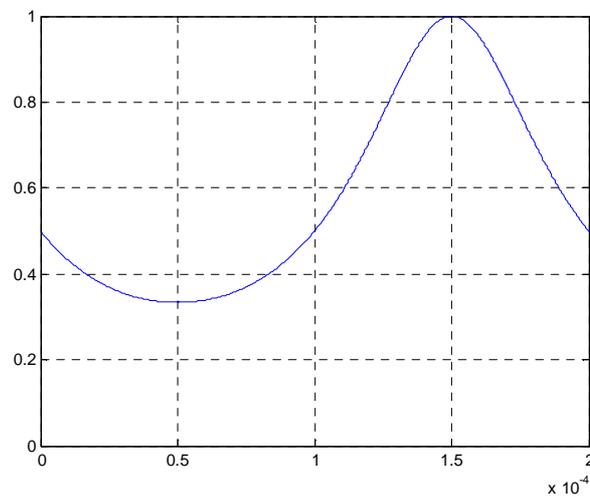
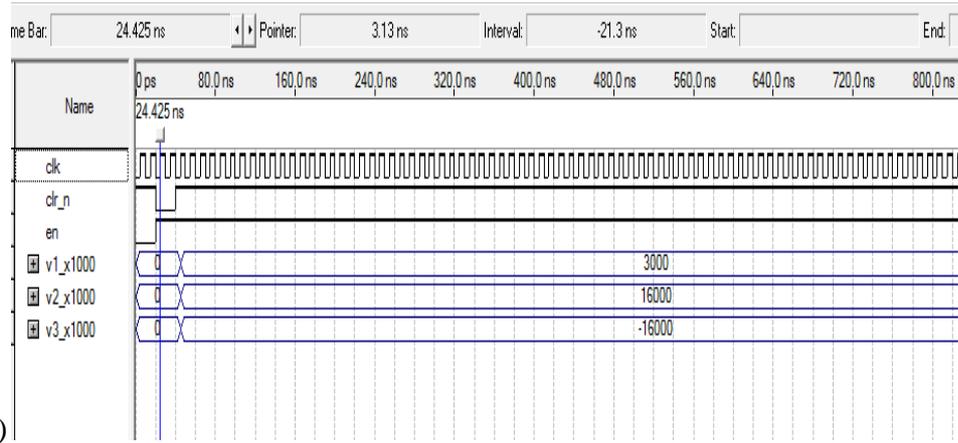


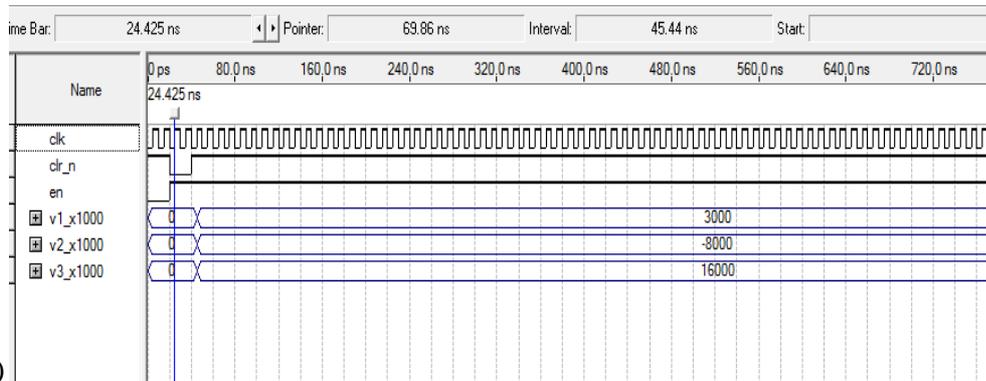
Fig. 63 Andamento del duty cycle nel caso di quarto scenario.

È opportuno notare che il grafico di Fig.63 rappresenta l'andamento tipico del duty cycle al variare del tempo nel caso di un convertitore boost PFC.

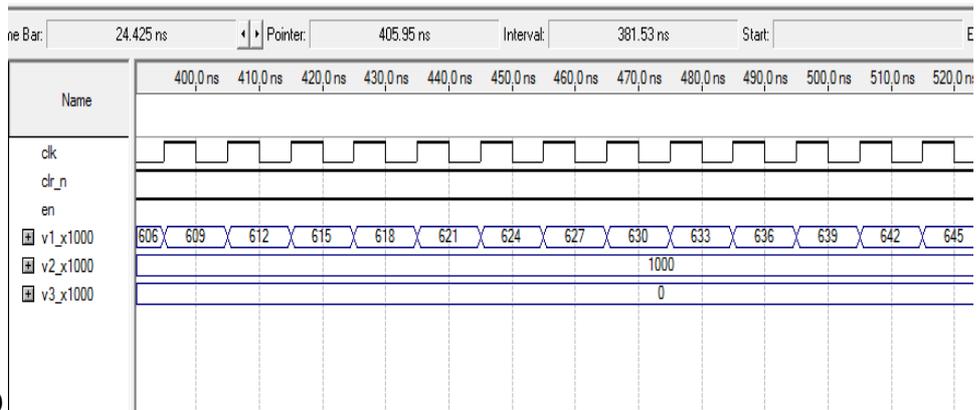
Le simulazioni relative alla generazione di ciascuno scenario di funzionamento sono riportate nella Fig.64.



a)



b)



c)

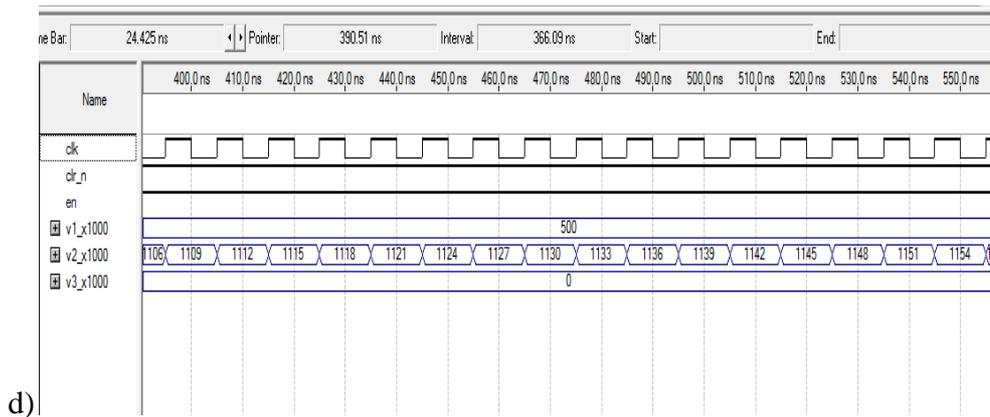


Fig. 64 Generazione dei vari scenari: a) Scenario 1, b) Scenario 2, c) Scenario 3, d) Scenario 4.

Essendo le grandezze appartenenti al range $[0, 1]$ e lavorando in virgola fissa, si è usato un fattore di scala (10^3) senza il quale non sarebbe stato possibile rappresentare la parte decimale dei numeri trattati; inoltre, per il calcolo della funzione $\sin(\omega t)$, si è fatto uso di un componente precedentemente istanziato, `component_sin_wt`, e definito nella libreria `sin_package` che è stata inizialmente richiamata.

I componenti precedentemente descritti e sintetizzati in VHDL devono essere tra loro interconnessi per realizzare il modulatore GPWM.

A partire dalla Fig. 59 si può realizzare uno schema a blocchi come quello di Fig. 65. In esso si notano un blocco interno (General PWM Modulator), che rappresenta il modulatore vero e proprio, e un blocco esterno (GPWM_test), che costituisce il circuito di verifica del funzionamento del modulatore realizzato, in cui sono presenti il generatore di clock, il divisore di clock e il generatore dei 4 scenari (input generator).

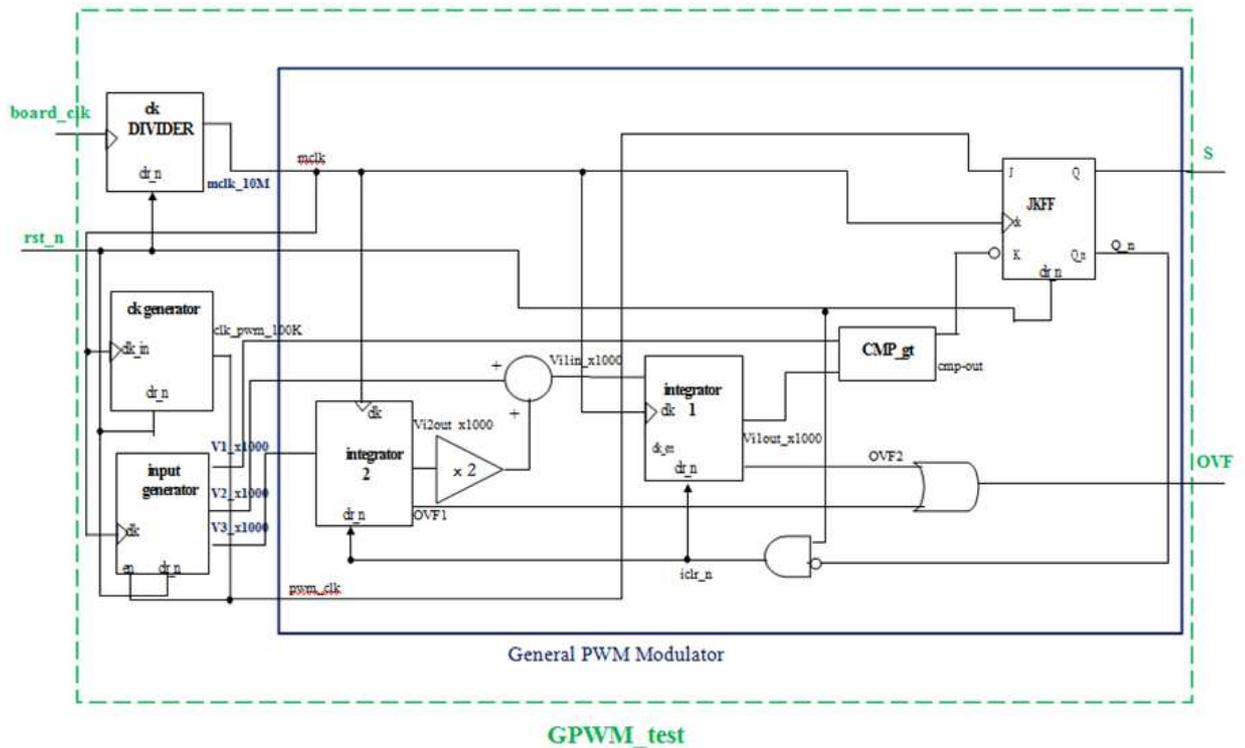


Fig. 65 Schema a blocchi per la verifica del modulatore GPWM.

Per rendere più semplice l'interpretazione dei risultati ottenuti, si è scelta una frequenza di commutazione pari a 100kHz. Il clock divider riceve in ingresso il clock dell'FPGA e restituisce in uscita un segnale di master clock, mclk, a 10 MHz che rappresenta il clock di tutti i circuiti sincroni del sistema; il generatore di clock, che lavora alla frequenza di 10 MHz, genera un'uscita a 100 kHz, che costituisce il valore di frequenza di lavoro del modulatore PWM, e va a gestire l'ingresso J del flip flop; infine il blocco input generator viene abilitato da un segnale alla frequenza della PWM (100 kHz) e, in base allo scenario prescelto, fornisce in uscita i segnali di ingresso del modulatore PWM generale, moltiplicati per un fattore di scala (10^3).

Tutti i blocchi sopra citati presentano un ulteriore ingresso di azzeramento attivo basso (clr_n) che viene fornito direttamente dalla scheda (rst_n) mediante un apposito pulsante.

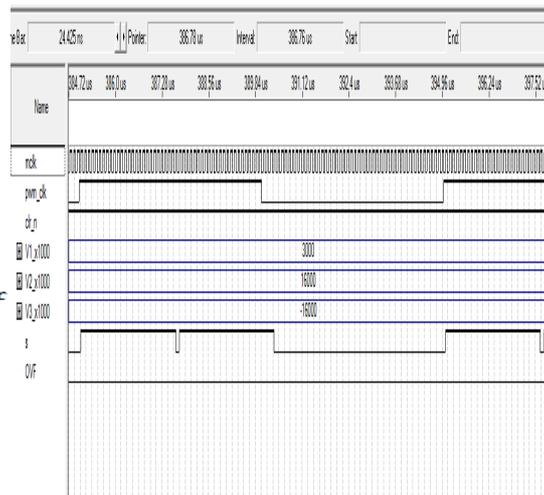
La connessione fisica tra i vari blocchi viene fatta con un'architettura di tipo strutturale che è la più semplice descrizione architetturale VHDL. Il sistema viene infatti descritto mediante un'interconnessione di opportuni componenti, in maniera del tutto analoga alla rappresentazione del circuito mediante schema a blocchi. In una

descrizione strutturale avremo dunque dei componenti che sono utilizzati o istanziati più volte e sono fra loro collegati utilizzando dei segnali. Tali componenti possono essere raggruppati, per semplicità, all'interno di un package. Nel momento in cui un package viene istanziato, la parola chiave *port map* introduce una lista che associa i port dell'entità ai segnali utilizzati nell'architettura e in questo caso, per maggiore chiarezza, l'assegnazione viene fatta tramite una corrispondenza di nomi piuttosto che essere di tipo posizionale.

In particolare, per il modulatore si avrà il seguente listato:

```
entity GPWM_modulator is
  generic (
    f_pwm : integer := 100_000;
    f_mclk : integer := 10_000_000
  );
  port (
    clr_n      : in  std_logic;
    pwm_clk   : in  std_logic;
    mclk      : in  std_logic;
    V1_x1000  : in  integer;
    V2_x1000  : in  integer;
    V3_x1000  : in  integer;
    s         : out std_logic;
    OVF       : out std_logic;
    p_cmp_out : out std_logic
  );
end entity;

architecture structural of GPWM_modulator
  signal OVF1 : STD_LOGIC;
  signal OVF2 : STD_LOGIC;
  signal Vilin_x1000 : integer;
  signal Vilout_x1000 : integer;
  signal Vi2out_x1000 : integer;
  signal cmp_out : std_logic;
  signal Q_n : std_logic;
  signal iclr_n : STD_LOGIC;
  signal temp : STD_LOGIC;
```



La descrizione strutturale della GPWM_test, in cui sono state realizzate le interconnessioni tra il modulatore generale e il circuito di prova, è:

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use work.GPWM_package.all;

entity GPWM_test is
  port(
    board_clk : in  std_logic;
    rst_n      : in  std_logic;
    s          : out std_logic;
    ovf        : out std_logic;
    ch0        : out std_logic;
    ch1        : out std_logic;
    ch2        : out std_logic;
    ch3        : out std_logic;
    ch4        : out std_logic
  );
end entity;

architecture structural of GPWM_test is
  signal mclk_10M      : std_logic;
  signal clk_pwm_100k : std_logic;
  signal v1_x1000     : integer;
  signal v3_x1000     : integer;
  signal v2_x1000     : integer;
  signal s_temp       : std_logic;
  signal ovf_temp     : std_logic;
begin
  u1 : ck_divider
      generic map(N => 50_000_000 / 10_000_000)
      port map(
        clr_n  => rst_n,
        clk    => board_clk,
        ck_out => mclk_10M,
        p_cnt  => open);

  u2 : pwm_clk_gen
      generic map(N => 10_000_000 / 100_000)
      port map(
        clr_n    => rst_n,
        ck_in    => mclk_10M,
        clock_out => clk_pwm_100k,
        probe    => open);

  u3 : input_generator
      generic map(scenario => 1)
      port map(
        clk      => mclk_10M,
        en       => clk_pwm_100k,
        clr_n    => rst_n,
        v1_x1000 => v1_x1000,
        v2_x1000 => v2_x1000,
        v3_x1000 => v3_x1000);

  u4 : GPWM_modulator
      generic map(
        f_pwm => 100_000,
        f_mclk => 10_000_000
      )
      port map(
        clr_n      => rst_n,
        mclk       => mclk_10M,
        pwm_clk    => clk_pwm_100k,
        V1_x1000   => v1_x1000,
        V2_x1000   => v2_x1000,
        V3_x1000   => v3_x1000,
        s          => s_temp,
        OVF        => ovf_temp,
        p_cmp_out  => ch2);

  s <= not s_temp;
  ch0 <= s_temp;
  OVF <= ovf_temp;
  ch1 <= ovf_temp;
  ch3 <= clk_pwm_100k;
  ch4 <= mclk_10M;
end structural;

```

È da notare come è possibile passare da uno scenario di funzionamento all'altro solamente andando a settare il valore del generic nel component 'input_generator'. Infine, si riporta di seguito il codice VHDL con cui è stato creato il package.

```

package GPWM_package is
  component ck_divider is
    generic(N : integer := 1);
    port(
      clr_n : in STD_LOGIC;
      clk   : in std_logic;
      ck_out : out std_logic;
      p_cnt : out integer);
  end component;

  component pwm_clk_gen is
    generic(N : integer := 1);
    port(
      clr_n      : in STD_LOGIC;
      ck_in      : in std_logic;
      clock_out  : out std_logic;
      probe      : out integer);
  end component;

  component input_generator is
    generic(scenario : integer range 1 to 4 := 1);
    port(
      clk      : in std_logic;
      en       : in std_logic;
      clr_n    : in std_logic;
      v1_x1000 : out integer;
      v2_x1000 : out integer;
      v3_x1000 : out integer
    );
  end component;

  component integrator_ovf is
    generic(
      f_sample : integer := 10_000_000;
      gain      : integer := 1 -- must be >= 1
    );
    port(
      clr_n : in STD_LOGIC;
      ck    : in STD_LOGIC;
      int_in : in integer;
      int_out : out integer;
      OVF    : out STD_LOGIC
    );
  end component;

  component CMP_gt is
    port(
      v1 : in integer;
      v2 : in integer;
      cmp_out : out std_logic);
  end component;

  component JK_FF is
    port(
      clk : in STD_LOGIC;
      clr_n : in STD_LOGIC;

```

3.8 Conclusioni

In questo capitolo sono state analizzate diverse tecniche di controllo per il boost PFC in esame. Il primo metodo visto è stato quello di un tradizionale controllo con un PI, i cui parametri K_p e K_I sono stati ottenuti a partire dall'assegnamento del margine di fase; è stata, quindi, derivata una legge di controllo per il duty cycle del convertitore a partire dalla quale si è introdotta un'azione di tipo feed-forward al fine di prevenire gli effetti dovuti ai disturbi. Dal confronto tra gli andamenti di Fig. 27-29-31, ottenute in corrispondenza a variazioni di carico, di tensione d'ingresso e di tensione di riferimento, si è evinto che l'azione di FF, congiuntamente all'azione del PI, rendono il sistema più veloce rispetto all'azione del solo PI.

L'azione di FF, però, è strettamente legata al valore della corrente di uscita e alla tensione di ingresso: per tale motivo occorrerebbe inserire nel circuito dei sensori di corrente e tensione, che oltre ad ulteriore costo, avrebbero un ingombro non indifferente. Al fine di evitare ciò, è stata applicata la teoria degli osservatori per stimare tali grandezze.

La parte della modulazione, gestita da un sistema dSPACE, è stata alleggerita implementando un modulatore generale sia in Matlab/Simulink, che in FPGA tramite scrittura di codice VHDL.

.

Capitolo 4

Verifiche sperimentali e realizzazione del prototipo

4.1. Introduzione

La realizzazione di una PCB è preceduta da una delicata fase di progettazione in cui le scelte effettuate giocano un ruolo importante al fine di ottenere un buon risultato finale.

I componenti che costituiscono il circuito stampato devono essere disposti con criterio al fine di minimizzare gli effetti del rumore, i fenomeni di accoppiamento e aumentare le prestazioni dell'intero sistema.

Il convertitore progettato, nonostante lavori a una frequenza piuttosto bassa (50kHz), può raggiungere alti valori di $\frac{di}{dt}$ (tasso di variazione di corrente) e di $\frac{dV}{dt}$ (tasso di variazione di tensione) che hanno componenti in frequenza che possono anche superare i 100 MHz; tale elevato contenuto energetico è in grado di compromettere il corretto funzionamento del sistema. Pertanto, è necessario adottare dei criteri di layout opportuni che possano limitare i fenomeni indesiderati.

Un primo criterio è quello di incrementare le dimensioni delle piste adottando 0.4 mm di spessore per ogni Ampère di corrente circolante, al fine di diminuire l'autoinduttanza e sopportare il transito della corrente stessa. Infatti, la causa più comune di rumore è dovuta alle elevate correnti di switching che incontrano induttanze parassite lungo il percorso di potenza e producono elevati spikes di corrente e risonanze ad alte frequenze. La corrente tenderà a circolare lungo il percorso che comporta minor area di loop, poiché questa mostrerà una minore autoinduttanza.

Inoltre, per ridurre ulteriormente l'autoinduttanza si è cercato di mantenere i percorsi di corrente direttamente adiacenti al loro percorso di ritorno. Così facendo i flussi magnetici si annullano a vicenda in quanto uguali e opposti, analogamente a quanto avviene in un cavo coassiale, Fig. 66. Il flusso rimarrà confinato nel collegamento stesso e non disturberà i circuiti vicini.

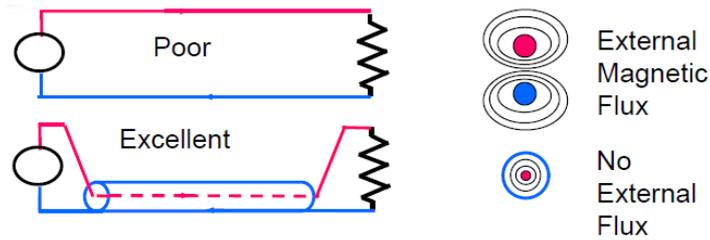


Fig. 66 Comportamento del flusso magnetico.

Un secondo criterio adottato è quello di allontanare la parte di segnale del circuito dalla parte di potenza, poiché interessata da grandi correnti switching e quindi le possibilità di accoppiamento magnetico tra segnale trasportato e i conduttori adiacenti sono maggiori. Di conseguenza, nella realizzazione del layout, prima si è proceduto con la disposizione dei componenti relativi alla parte di potenza del convertitore e poi si è passati al posizionamento della parte di segnale.

Un altro criterio seguito è stato quello di evitare di collegare un nodo rumoroso direttamente al piano di massa. Se tale condizione non viene rispettata sul piano di massa vi sarà un gradiente di tensione diverso da zero; per cercare di soddisfare tale criterio sono stati creati, nel lato top della PCB, un piano di massa di segnale e un piano di massa di potenza i quali vengono collegati tra loro in un unico punto del top per poi collegarsi al piano di massa lato bottom attraverso un via.

L'area di loop tra capacità d'uscita, diodo ed elemento di switch è stata minimizzata il più possibile in quanto rappresenta il percorso più critico del convertitore soggetto alle variazioni di corrente, $\frac{di}{dt}$ (Fig. 67).

Il nodo a cui afferisce l'elemento di switch è rumoroso e non deve essere collegato direttamente a massa in quanto si verrebbero a creare degli spikes di corrente indesiderati all'uscita del regolatore.

Per quanto riguarda le capacità di bypass connesse tra il pin di alimentazione degli integrati e massa, si è cercato di minimizzare tale distanza al fine di migliorare la cancellazione dei disturbi.

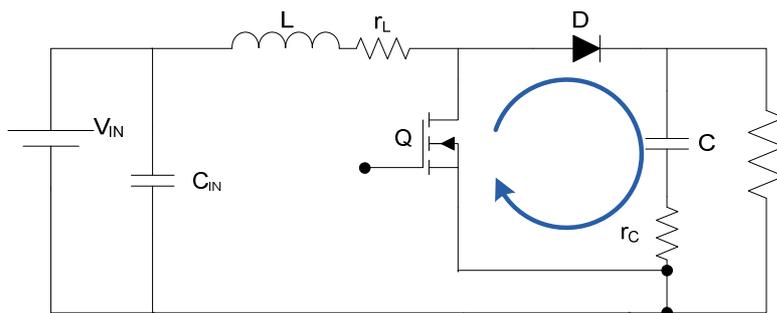


Fig. 67 Percorso critico ad elevata variazione di corrente.

Lo schema della PCB del convertitore boost PFC in analisi è stato realizzato attraverso l'utilizzo del software Eagle 5.60 con il quale sono stati realizzati i layout. In Fig. 68 è mostrato lo schema PCB del circuito, mentre in Fig. 69 è riportato il relativo tracciato delle piste.

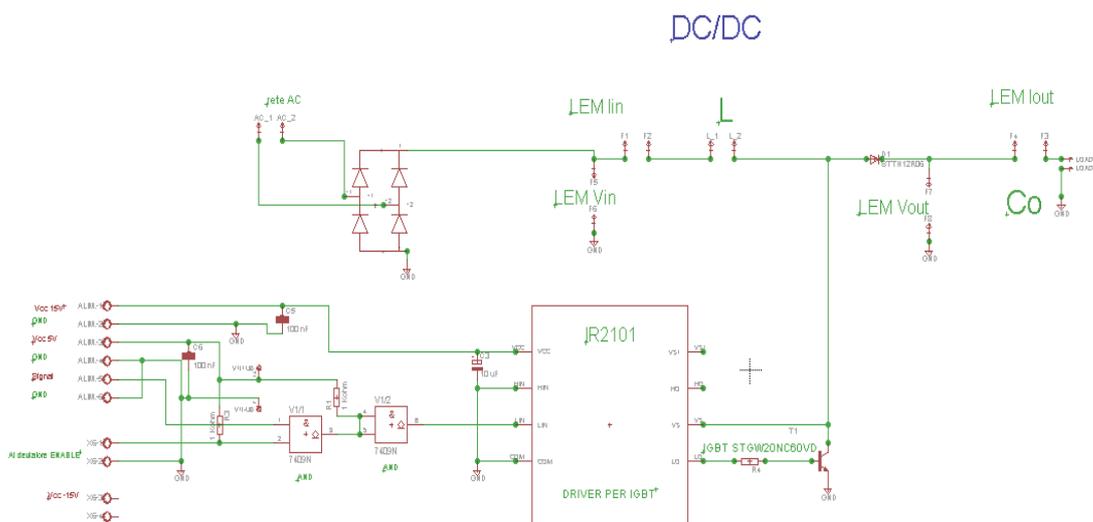


Fig. 68 Schematico PCB del boost PFC.



Fig. 69 Top level e bottom level della scheda PCB.

4.2. Realizzazione del banco sperimentale

Dopo aver fatto la sintesi e aver verificato la correttezza del programma, si è fatta prima un'analisi funzionale e poi un'analisi temporale, che tiene conto dei ritardi introdotti da ciascun blocco. Quindi si è passati al trasferimento del programma nella scheda e alla configurazione di quest'ultima tramite il comando 'programmer'.

Dopo aver settato opportunamente la scheda, configurando la piedinatura del chip FPGA tramite il Quartus, si è passati alla verifica del funzionamento del modulatore PWM generale realizzato. Utilizzando un oscilloscopio da laboratorio con funzione di analizzatore di stati logici (Fig.70), collegato alla scheda mediante apposite sonde, sono state condotte le misure nei vari scenari proposti nel paragrafo 3.6.2. In particolare, in Fig. 71 sono mostrati gli andamenti dei seguenti segnali: il duty cycle (D_0), l'overflow (D_1), l'uscita del comparatore (D_2), il clock a 100 kHz (D_3) e il clock a 10 MHz (D_4).

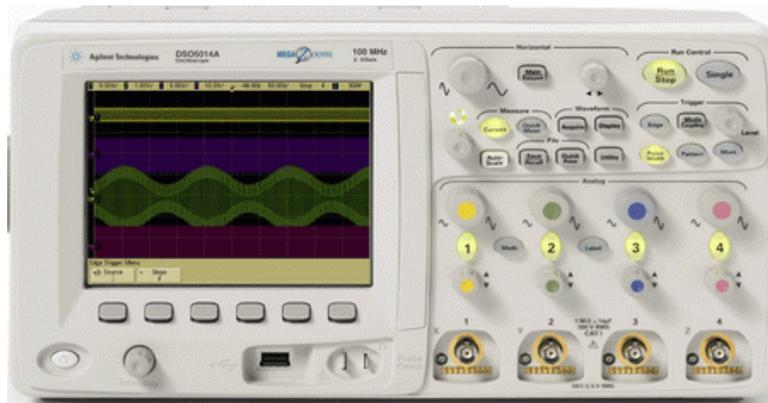


Fig. 70 Oscilloscopio digitale Agilent.

I risultati possono essere così riassunti:

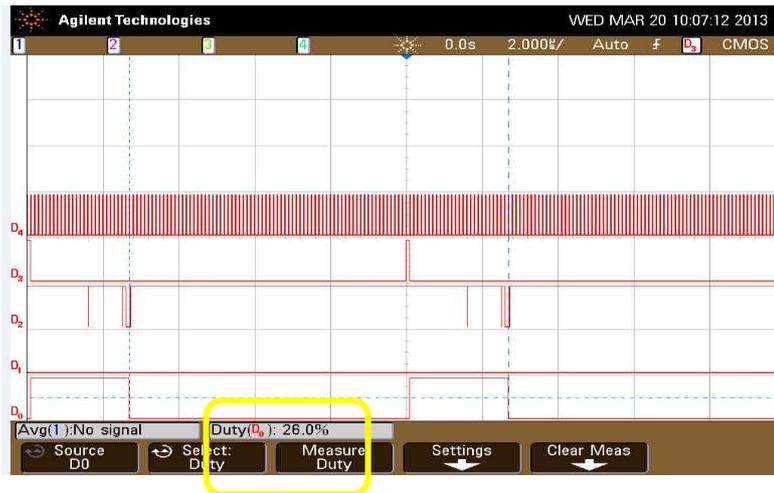
Nel 1° scenario le soluzioni dell'equazione (57), che identifica il funzionamento del modulatore, sono entrambe comprese nel range $[0,1]$ e quindi il duty cycle sarà, tra le due, la radice più piccola e in questo caso $d = 0.25$ come mostrato in Fig.71(a). L'approssimazione nel valore mostrato dall'oscilloscopio è dovuta alla scelta di una base dei tempi adatta alla visualizzazione di due periodi di commutazione.

Nel 2° scenario la radice negativa viene scartata in quanto non appartiene al range $[0,1]$, pertanto la soluzione è data da $d = 0.75$ (Fig. 71 (b)). Anche in questo caso si osserva una leggera approssimazione nell'indicazione dello strumento.

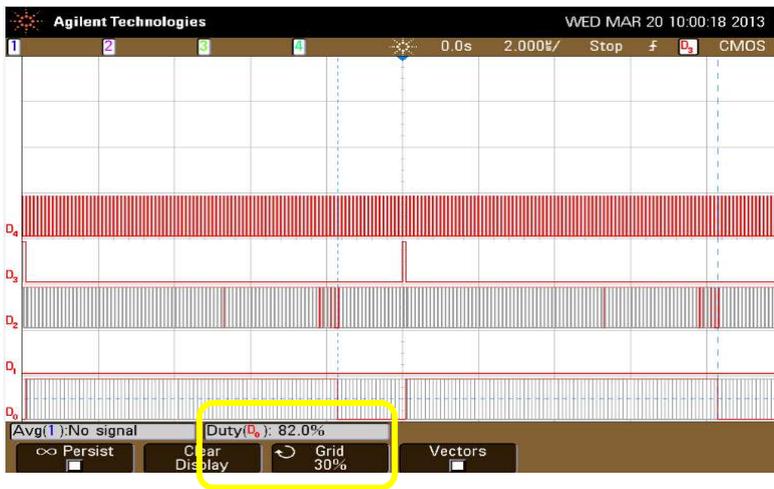
Nel 3° scenario si assegna a uno dei due integratori un ingresso di tipo sinusoidale per cui il duty cycle che si ottiene risulta variabile sinusoidalmente e spazzola tutto il range $[0,1]$ Fig. 71(c)).

Nel 4° scenario, in corrispondenza al valore $v_2 = 1 + 0.5 \sin(2\pi f_m) t$, dato come uno degli ingressi del modulatore, si ha un andamento del duty cycle del tipo $d = \frac{0.5}{1+0.5 \sin(2\pi f_m)t}$ che varia asimmetricamente nell'intervallo $\left[\frac{1}{3}, 1\right]$, (Fig. 71(d)).

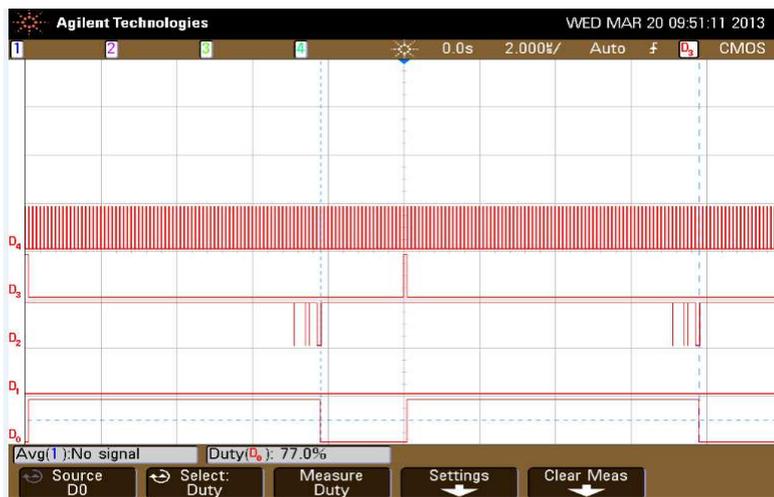
Pertanto, il primo fronte di discesa non cade mai all'interno del primo terzo del periodo di commutazione.



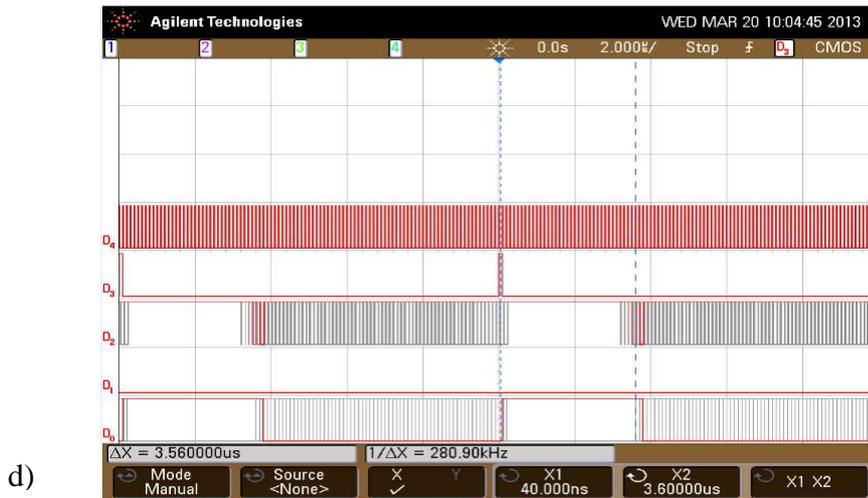
a)



b)



c)



d)

Fig. 71 Andamento del duty cycle e dei segnali interni del modulatore:

- a) nel 1° scenario, b) nel 2° scenario,
- c) nel 3° scenario, d) nel 4° scenario.

Nelle Fig.71 si può notare la presenza di glitches sull'uscita del comparatore, ossia disturbi impulsivi dovuti al fatto che non tutti i 32 segnali che compongono ciascuno dei suoi ingressi commutano contemporaneamente e che sono tanto più sentiti quanto più è elevata la frequenza di commutazione. Tuttavia, la presenza del flip flop JK ne annulla l'effetto sull'uscita D_0 . Inoltre si riscontra che il sistema non va mai in overflow.

La Fig.73 mostra il set-up utilizzato per la verifica sperimentale.

Una volta montato, il prototipo di convertitore è stato collegato ad un sistema di sviluppo dSPACE DS1103 PPC Controller Board basato su microprocessore di tipo DSP (fig. 73), su cui è stato implementato l'algoritmo di controllo. Il principale vantaggio di questo tipo di sistemi è la possibilità di manipolare segnali analogici e digitali in tempo reale a velocità elevate. Nel caso in esame sono stati utilizzati quattro ingressi analogici per la conversione A/D ed un'uscita digitale di tipo PWM.

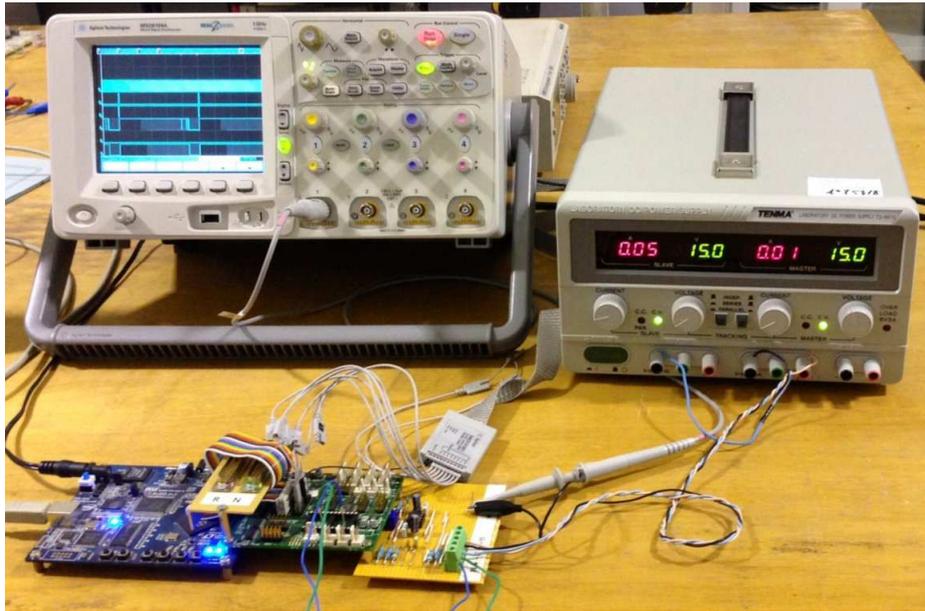


Fig. 72 Set-up utilizzato per la verifica sperimentale.

Il sistema DS1103 è completamente programmabile all'interno dell'ambiente Simulink, sfruttando la funzionalità di generazione automatica di codice C a partire dallo schema a blocchi. Il codice ottenuto può essere trasferito sul dSPACE attraverso il tool Control Desk, per gestire i segnali di ingresso e uscita in tempo reale attraverso un'interfaccia utente grafica precedentemente creata (Fig. 74).

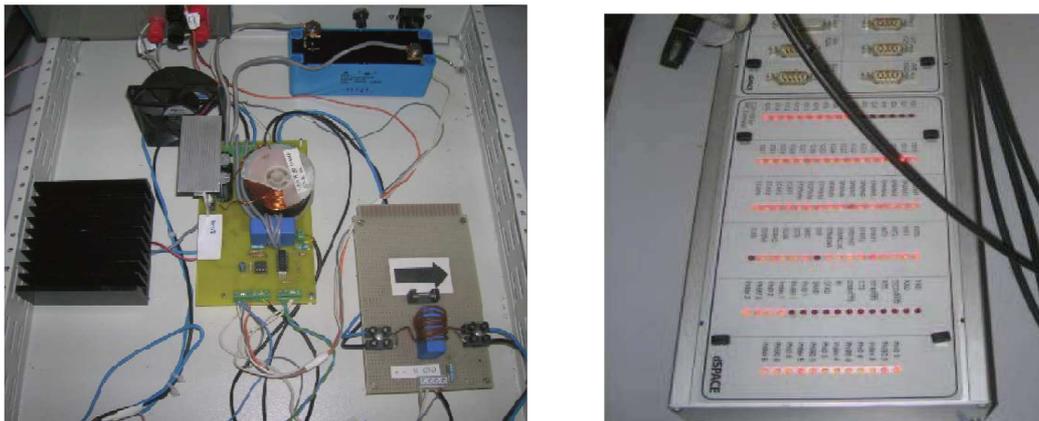


Fig. 73 Il prototipo di convertitore boost PFC ed il sistema di sviluppo dSPACE.

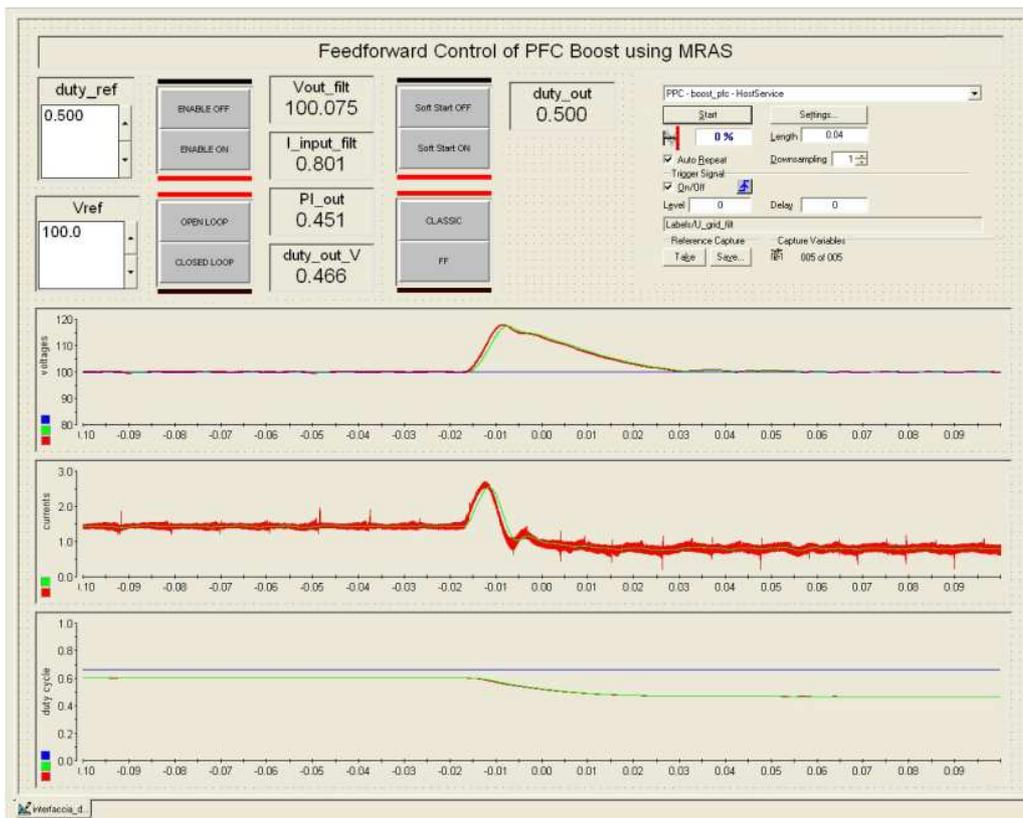


Fig. 74 Interfaccia grafica di controllo del convertitore sviluppata in ambiente Control Desk.

Per ragioni di sicurezza le verifiche sono state effettuate a tensione e potenza ridotta, scalando proporzionalmente le grandezze elettriche del sistema. In particolare, è stato utilizzato un trasformatore di isolamento con rapporto 400 V/110 V, che ha consentito di disporre di una tensione di alimentazione AC con un valore di picco di circa 90 V. Il valore di riferimento per la tensione di carico è stato impostato, invece, a 115 V. Il sistema è stato provato con livelli di potenza pari al 50% e al 10% della tensione nominale. In particolare, è stato utilizzato un carico variabile elettronicamente, modello Sorensen SLHACDC 500V 6A 1800W (Fig.75), impostandolo su valori di resistenza pari a 27 Ω e 133 Ω , rispettivamente.

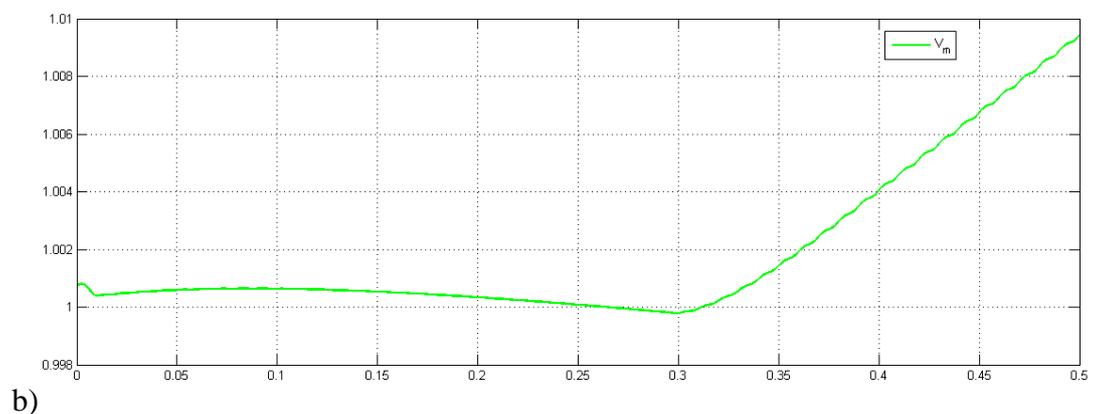
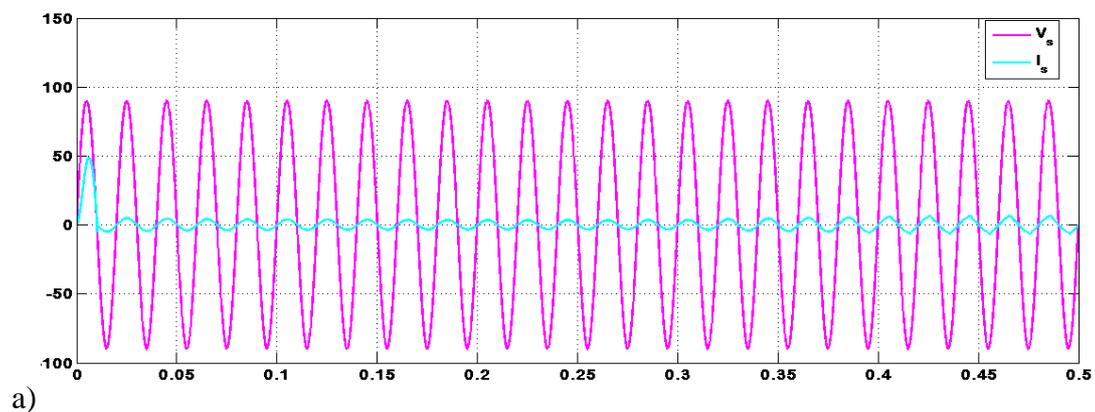
È stata condotta una verifica sperimentale per valutare il comportamento del sistema, con e senza azione di feed forward, in risposta alla commutazione tra i due livelli di carico con una tensione di riferimento pari a 115 V. Gli andamenti delle grandezze elettriche più significative del sistema nei due scenari sono riportati nelle figure 76 e 77.

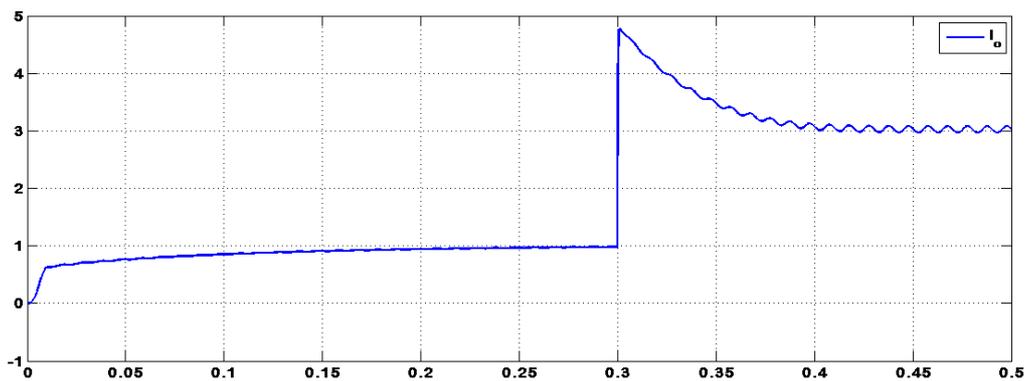


Fig. 75 Carico elettronico Sorensen SLHACDC 500V 6A 1800W.

Come è possibile notare, il sistema all'accensione con carico pari a 100 W va a regime in circa 250 ms. Applicando un gradino di carico in salita al tempo $t = 300$ ms, il sistema va a regime in circa 200 ms con il solo regolatore PI ed in circa 150 ms con azione di feed forward. Si riscontra che la stima della corrente di uscita e della tensione di ingresso si mantiene valida durante le commutazioni di carico.

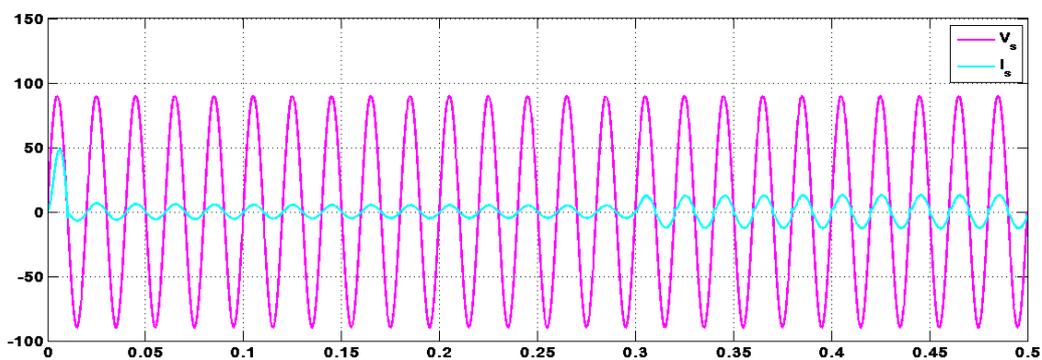
In conclusione, occorre evidenziare che, per mancanza di strumentazione idonea, non è stato possibile valutare il comportamento del sistema, con e senza azione di feed forward, in risposta a variazioni di tensione di ingresso.



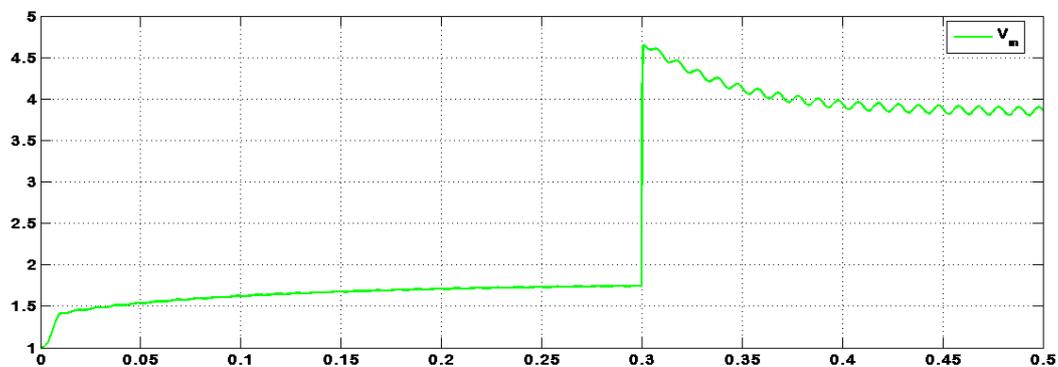


c)

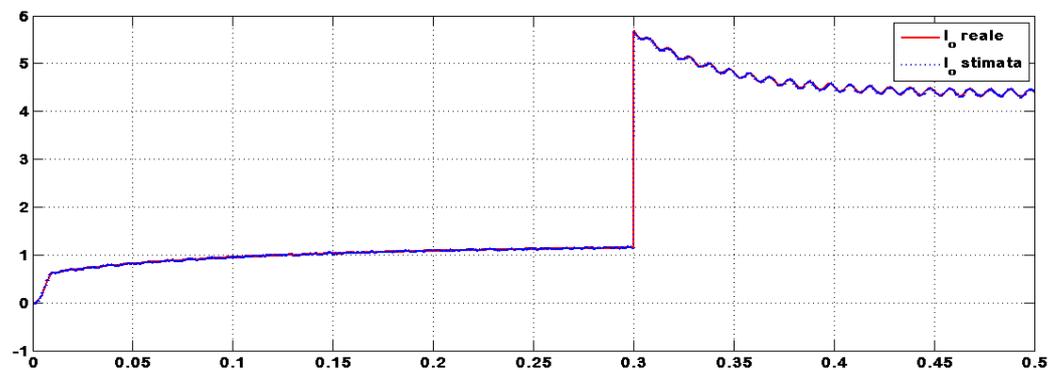
Fig. 76 Segnali acquisiti nella prova senza azione di feed forward.



a)



b)



c)

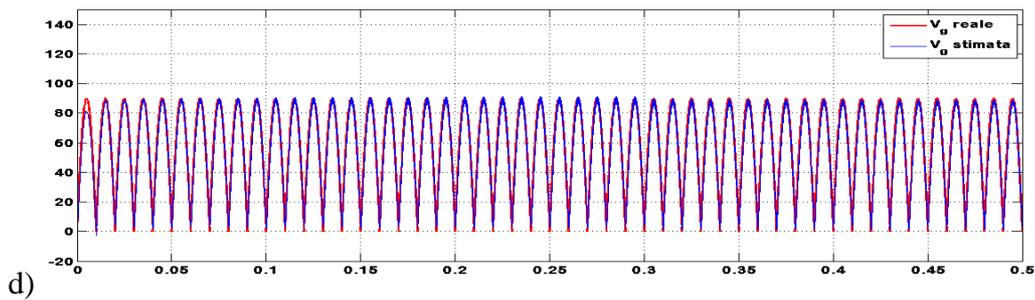


Fig. 77 Segnali acquisiti nella prova con azione di feed forward.

Dalla Fig. 76 a) e Fig. 77 a) è possibile, inoltre, notare la presenza di correnti di spunto dovute alla fase di carica dei condensatori.

4.3. Conclusioni

In questa prima parte di tesi è stato progettato e realizzato un prototipo di convertitore boost da 1 kW, 400 V, con correzione del fattore di potenza. Allo schema di controllo tradizionale è stata aggiunta un'azione di feed forward a partire dalla stima della corrente d'uscita e della tensione d'ingresso, mediante controllo adattativo basato sul modello di riferimento (MRAS).

Il sistema è stato preliminarmente validato mediante simulazioni in ambiente Simulink. I migliori risultati sono stati ottenuti sostituendo il regolatore PI nello schema MRAS. La successiva verifica sperimentale è stata effettuata, per ragioni di sicurezza, a tensione di rete ridotta ($64 V_{eff}$) e per valori di potenza non superiori a 500 W, mediante un opportuno banco di prova basato su sistema dSPACE.

I risultati sperimentali evidenziano la migliore prontezza di risposta del convertitore a fronte di variazioni di resistenza di carico. È stato, quindi, avviato il processo di trasferimento dell'intero sistema di controllo su piattaforma FPGA, realizzando un'implementazione digitale del modulatore PWM generale per il controllo di convertitori switching, noto in letteratura nella versione analogica. L'implementazione è stata effettuata in linguaggio VHDL ed è stata oggetto di una verifica sperimentale, che ne ha validato la correttezza.

L'utilizzo di tale modulatore consentirà di passare facilmente dal controllo sulla corrente di induttore a quello basato sulla corrente del diodo. In questa nuova

configurazione sarà possibile verificare le prestazioni del convertitore in termini di prontezza di risposta e riduzione della complessità dello schema di controllo.

PARTE SECONDA

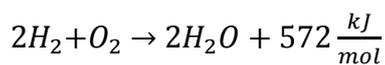
Capitolo 5

L'Elettrolizzatore

5.1. Introduzione

L'idrogeno è l'elemento più leggero e abbondante dell'Universo. Il suo atomo è estremamente semplice essendo formato esclusivamente da un protone e un elettrone. A temperatura ambiente e a pressione atmosferica si presenta come un gas incolore e inodore, molto pericoloso perché altamente infiammabile.

L'idrogeno si combina con l'ossigeno, ovvero brucia, liberando una notevole quantità di energia, secondo la reazione seguente.



(62)

Come è possibile notare dalla (62), tra i prodotti della reazione di combustione dell'idrogeno, oltre all'energia, c'è l'acqua. Proprio nel fatto che questa reazione ha come unico prodotto di scarto l'acqua risiede il grande vantaggio che si avrebbe nel sostituire con l'idrogeno il metano, la benzina e gli altri combustibili fossili. La combustione di queste sostanze produce infatti anidride carbonica (CO_2), il principale gas ad effetto serra presente nell'atmosfera [19].

L'estrazione dell'idrogeno dall'acqua necessita di una certa quantità di energia molto più grande rispetto a quella necessaria per la formazione del composto stesso.

Uno dei metodi utilizzati per ottenere idrogeno allo stato puro è tramite elettrolisi, che permette di realizzare la reazione chimica di scissione dell'idrogeno dall'ossigeno una volta che il composto è sottoposto ad una differenza di potenziale tale da attivare il processo.

Alcuni vantaggi inerenti l'uso dell'idrogeno come vettore energetico, soprattutto nel settore automotive, sono: ridotte emissioni, possibilità di collocazione degli impianti in aree residenziali (dovuto al fatto che si ha un ridotto impatto ambientale sia dal punto di vista delle emissioni che da quelle acustiche), range di temperature di lavoro

(80°C-1000°C) inferiore rispetto a quelle raggiunte all'interno dei motori a combustione (2300°C) [20].

Di contro notevoli sono gli svantaggi che non permettono il decollo totale di tale tecnologia.

Per avere una resa pari a quella di un'auto attualmente in commercio, il serbatoio dovrebbe essere mille volte più grande. Il problema viene ridimensionato di molto se l'idrogeno viene compresso, il che porta però ad un innalzamento della temperatura del gas. Perciò per costringere il gas in un serbatoio dimensioni più contenute serve utilizzare materiali molto resistenti (e costosi) e al contempo raffreddarlo per rendere più stabile il gas. Per stoccare l'idrogeno è stato necessario portarlo a pressioni di 700 bar nel serbatoio per garantire una percorrenza massima di quasi 600 km [21].

L'alternativa a serbatoi molto grandi è rendere l'idrogeno liquido e per fare ciò bisogna raffreddarlo fino a -253°C e a tale temperatura mantenerlo per evitare che torni allo stato gassoso [21]. Tutto ciò obbliga a sfruttare energia con una conseguente riduzione dell'efficienza del sistema.

In Fig. 78 viene mostrata l'elettrolisi dell'acqua.

Esistono tre differenti tecnologie di elettrolizzatore (EL) dipendentemente dalla natura dell'elettrolita impiegato e, in seguito a ciò, alla temperatura di funzionamento:

- elettrolizzatori alcalini che generalmente utilizzano una soluzione acquosa come elettrolita, a base di idrossido di potassio(KOH);
- elettrolizzatori a ossido solido (Solid Oxide Electrolyser, SOE) che utilizzano un elettrolita in ceramica;
- elettrolizzatori PEM (Proton Exchange Membrane) che impiegano un elettrolita solido con membrana conduttrice di protoni.

In Tabella 4 vengono riportati i dati tecnici attuali che permettono di valutare le differenti classi di elettrolizzatori

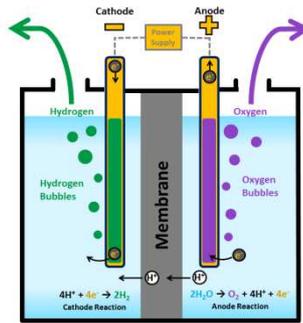


Fig. 78 Schema esemplificativo di un elettrolizzatore.

	Alcalini	SOE	PEM
Temperatura di funzionamento (°C)	40-90	700-1000	20-100
Pressione di funzionamento (bar)	3-30	50	1-400
Consumo elettrico (kWh/Nm ³ di H ₂)	4-5	3-3.5	6
Rendimento energetico (%)	70-90	80-90	80-90
Durata (anni)	15-20	??	15-20
Fase di sviluppo	commercio	ricerca	sviluppo

Tabella 4. Valori dei dati tecnici attuali per le differenti famiglie di elettrolizzatori.

Da un confronto tra le due tecnologie in via di commercio e in fase di produzione, si evincono le differenze mostrate in Tabella 5.

	Tipi di elettrolizzatori	
	Alcalini	PEM
Elettrolita	Soluzione acquosa(principalmente KOH)	Membrana polimera solida(Nafion)
Densità di corrente(A/cm ²)	<0.4	2
Affidabilità	comprovata	Alta affidabilità nel tempo(applicazioni spaziali e sottomarine)
Vantaggi	Costi bassi con ottimi rendimenti	Elettrolita solido(assenza di parti mobili e liquidi corrosivi); alta densità di corrente; grande produzione di gas sotto pressione
Svantaggi	Bassa densità di corrente; elettrolita liquido; manutenzione necessaria per la compressione del gas	Costo elevato delle membrane polimere; processo di fabbricazione complicato e costoso

Tabella 5.Confronto tra le tecnologie alcaline e PEM.

5.2. Modello Elettrico: Statico e Dinamico

La conoscenza del comportamento dell'elettrolizzatore è tanto più accurata quanto migliore è il suo modello matematico.

Per tale scopo è stato sviluppato un modello elettrico di un elettrolizzatore di tipo PEM, tralasciando il modello termodinamico ed elettrochimico.

La tensione di uscita di una singola cella dell'elettrolizzatore può essere espressa dalla relazione:

$$V_{EL,cell} = E_{rev}(P, T) + V_{Aa}(I, T) + V_{Ac}(I, T) + V_{ohm} \quad (63)$$

nella quale:

- 1) E_{rev} è la tensione reversibile;
- 2) V_{Aa} è la tensione di ossigeno di attivazione espressa in funzione della corrente e della temperatura, dalla parte dell'anodo;
 V_{Ac} è la tensione di idrogeno di attivazione espressa in funzione della corrente e della temperatura, dalla parte del catodo;
- 3) V_{ohm} è la tensione dovuta alla resistenza della cella.

1. La tensione E_{rev} rappresenta la tensione minima che serve per attivare l'elettrolisi dell'acqua ed è data da:

$$E_{rev} = E_0 + \frac{3RT}{4F} \ln(P) - \frac{RT}{2F} \ln(a_{H_2O}) \quad (64)$$

$E_0 = \frac{\Delta G}{nF}$ è la tensione inversa in corrispondenza a $T = 0^\circ C$ e $P = 1$ bar

ΔG è il coefficiente di Gibbs, che rappresenta la quantità di energia necessaria per separare l'acqua ($\Delta G = 273.178 \text{ kJ} \cdot \text{mol}^{-1}$)

n è il numero di moli di elettroni che partecipano alla reazione ($n = 2$)

F è la costante di Faraday, pari a $96485 \text{ C} \cdot \text{mol}^{-1}$

R è la costante dei gas, pari a $8314 \text{ J} \cdot \text{mol}^{-1} \cdot \text{K}^{-1}$

T è la temperatura di elettrolisi (K)

P è la pressione (P)

a_{H_2O} è l'attività dell'acqua.

2. V_{Aa} e V_{Ac} rappresentano la tensione da fornire per avere un'energia capace di produrre una ionizzazione o di trasferire gli ioni agli elettrodi

$$V_{Aa,c} = \frac{RT}{2\alpha F} \ln(j_0) - \frac{RT}{2\alpha F} \ln(j) \quad (65)$$

nella quale:

α è il coefficiente di trasferimento di carica

j_0 è la densità di corrente di scambio all'equilibrio ($A \cdot m^{-2}$)

j è la densità di corrente osservata ($A \cdot m^{-2}$)

3. V_{ohm} è causata dalla resistenza all'avanzamento che incontrano gli ioni nell'attraversare la membrana e nell'elettrolita. La perdita più significativa è quella che si verifica nell'elettrolita e può essere ridotta diminuendo la distanza tra gli elettrodi e utilizzando elettroliti ad elevata conducibilità ionica

$$V_{ohm} = \rho dj \quad (66)$$

ρ è la resistività dell'elettrolita ($\Omega \cdot cm$)

d è la lunghezza dello strato elettrolitico (cm)

La resistività della sostanza elettrolitica viene ricavata dalle equazioni (67) a partire dalla conoscenza della frazione di volume del gas di uscita, ε :

$$\begin{cases} se \ \varepsilon < 0,3 \rightarrow \rho = \rho_0(1 - \varepsilon)^{-1,5} \\ se \ 0,3 < \varepsilon < 0,6 \rightarrow \rho = \rho_0\left(\frac{1-\varepsilon}{1+0,5\varepsilon}\right) \end{cases} \quad (67)$$

ρ_0 è la resistività del liquido.

La tensione totale ai morsetti dell'elettrolizzatore può essere ottenuta moltiplicando la tensione della singola cella per il numero delle celle (nel caso in esame ($n = 3$))

$$V_{EL} = nV_{EL,cell} \quad (68)$$

Per l'elettrolizzatore in esame, le cui caratteristiche sono riportate in Tabella 6, sono stati esaminati sia il modello statico che quello dinamico.

Specifiche	Valori
Portata massima di in condizioni standard di temperatura e pressione(STP). (20°C / 1 bar assoluto)	1 l/min
Pressione di uscita fornita	0.1-10.5 bar
Purezza di H ₂	>99.9999%
Cella elettrolitica	Membrana a polimero solido
Acqua	Deionizzata o distillata
Peso (a secco)	20 kg
Peso della pila	6 kg
Numero di celle	3
Condizioni operative: -Temperatura -Umidità relativa	15°C fino a 40°C 0-80%
Range operativo di tensione	7.5-8 V
Range operativo di corrente	0-50 A

Tabella 6. Specifiche dell'elettrolizzatore.

- 1) Lo schema Simulink del modello statico che è la riproduzione dell'equazione (68) viene riportato in Fig. 79, nella quale vengono visualizzati i valori rispettivamente di tensione, corrente e potenza dell'elettrolizzatore. È possibile notare che questi valori di tensione e corrente, a meno di piccole variazioni dovute all'approssimazione dei coefficienti che intervengono nelle relazioni, coincidono con quelli nominali riportati in Tabella 6 sotto le condizioni di massima potenza.

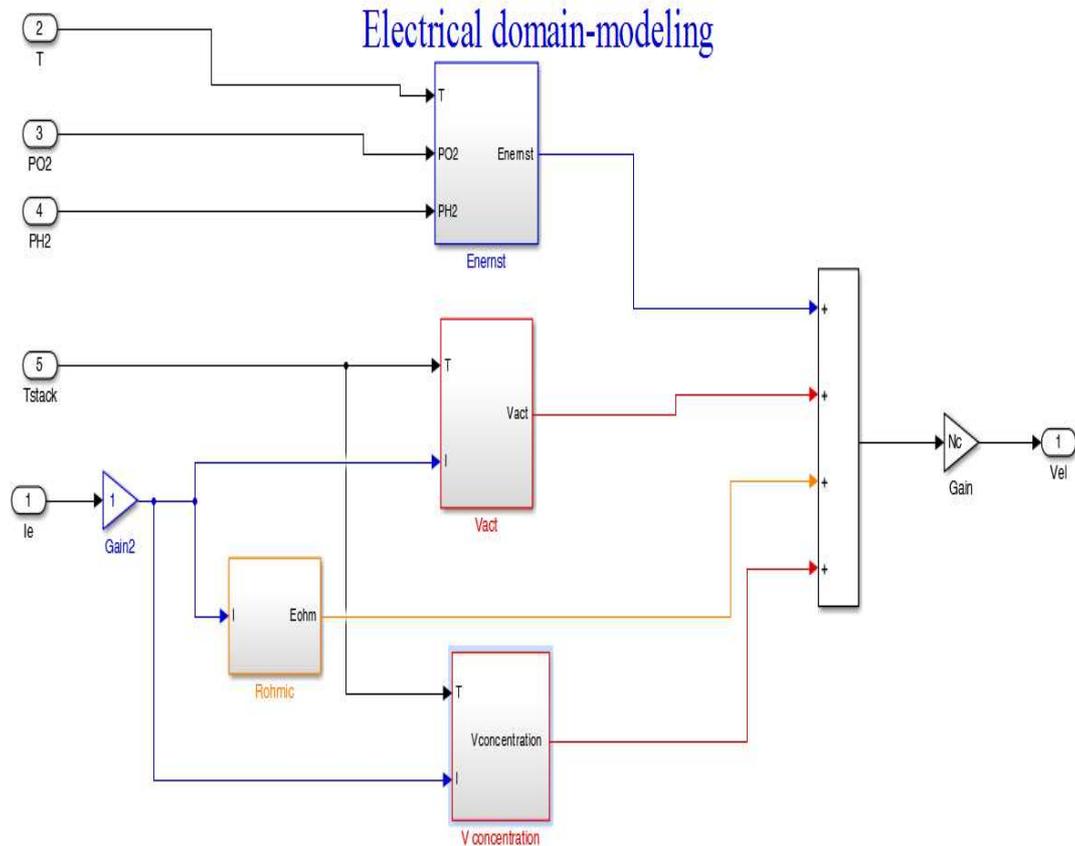


Fig. 79 Schema del modello statico dell'elettrolizzatore.

Come anche nella pila a combustibile, la dinamica dell'elettrolizzatore è principalmente governata dal fenomeno della *capacità a doppio strato*. Tale effetto si verifica quando due materiali di differente carica vengono posti a contatto: in essi si produce un accumulo di carica sulle superfici, o anche un trasferimento di carica dall'una all'altra.

Lo strato di carica tra l'interfaccia elettrolita/elettrodo si comporta accumulando cariche elettriche e, di conseguenza, dal punto di vista elettrico del circuito, può essere schematizzato come un condensatore. Ad ogni variazione di tensione si ha un valore variabile, a seconda che la tensione aumenti o diminuisca. Questo alternarsi della carica incide solo sulle sovratensioni di attivazione e di concentrazione, V_{Aa} e V_{Ac} , e non sulla caduta ohmica, per la quale la variazione può essere considerata istantanea, come mostra la Fig. 80 che rappresenta lo schema elettrico equivalente di un elettrolizzatore di tipo PEM.

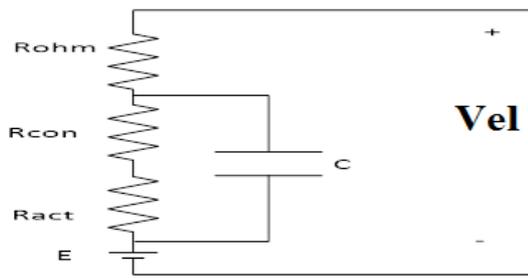


Fig. 80 Schema elettrico equivalente di un EL

Le sovratensioni di attivazione e di concentrazione possono essere modellizzate da un sistema del primo ordine con una costante di tempo $T = CR_a$, nella quale C è la capacità equivalente e R_a è la resistenza equivalente.

Il modello dinamico dell'EL è dunque descritto dall'equazione (69)

$$\frac{d(V_{act}+V_{con})}{dt} = \frac{1}{C} i_{el} - \frac{1}{T} (V_{act} + V_{con}) \quad (69)$$

La costante di tempo che governa la dinamica del sistema è una variabile legata alle condizioni di funzionamento dell'elettrolizzatore, dato che la resistenza R_a è funzione delle sovratensioni di attivazione e di concentrazione e della corrente di ingresso dell'EL.

$$T = CR_a = C \left(\frac{V_{act}+V_{con}}{i_{el}} \right) \quad (70)$$

5.3. Validazione Sperimentale dei modelli

Al fine di validare i modelli, statico e dinamico, dell'elettrolizzatore ricavato nel paragrafo precedente, sono state effettuate verifiche sperimentali durante le quali la tensione e la corrente sono state memorizzate grazie al software 'H2 generator' di HELIOCENTRIS[®]. I dati acquisiti sono stati inviati al software tramite un cavo RS-232. Una volta registrate le misure sperimentali, sono state confrontate con quelle ottenute dal modello elettrico sviluppato, sotto le condizioni operative di corrente e tensione descritte in Tabella 6. Il banco sperimentale e il confronto tra le misure

sperimentali ed il modello vengono mostrati in Fig. 81; in particolare dalla Fig. 81 b) si può notare come gli andamenti della tensione in funzione della corrente del modello statico dell'elettrolizzatore (linee continue) siano una riproduzione molto accurata dei dati sperimentali trovati (punti).

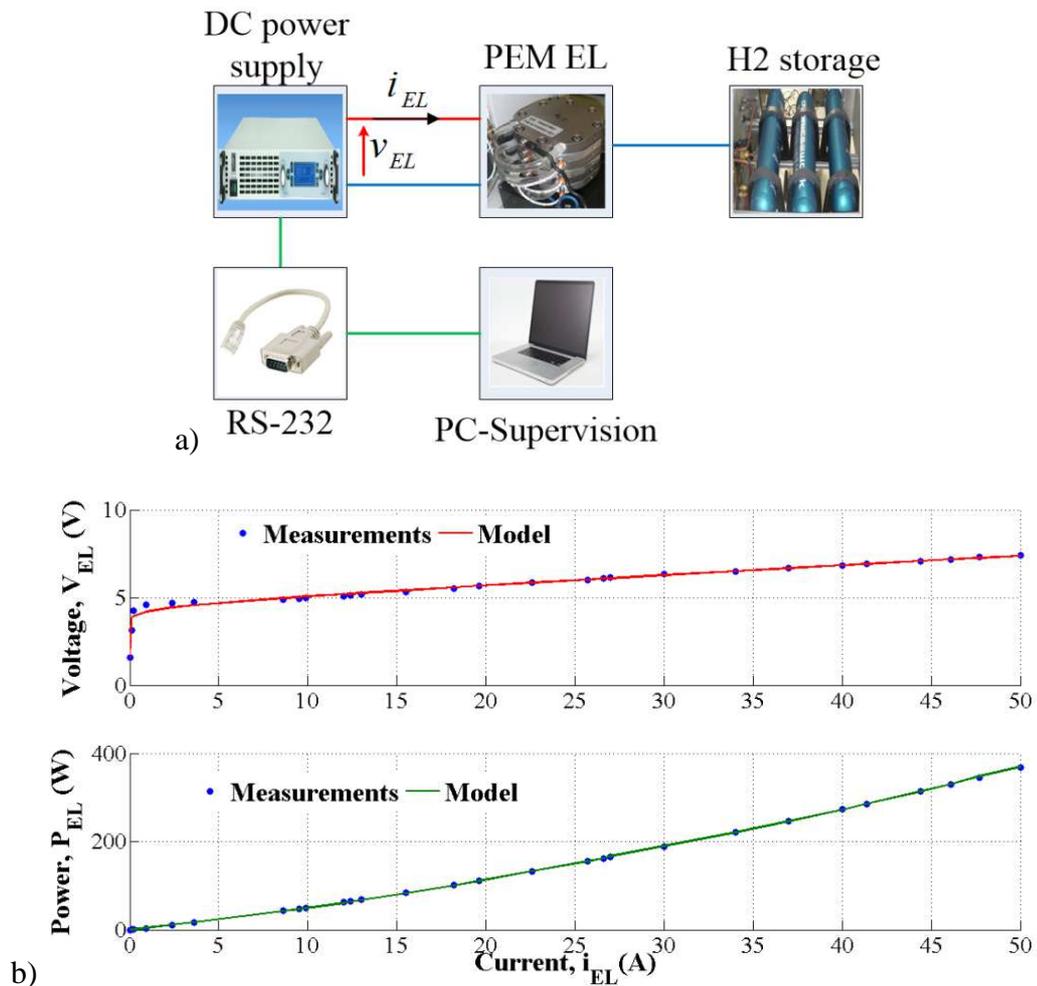


Fig. 81 a) Banco sperimentale; b) Andamento di tensione e corrente dell'EL.

La validazione del modello dinamico è stata realizzata tramite prove sperimentali direttamente sull'EL.

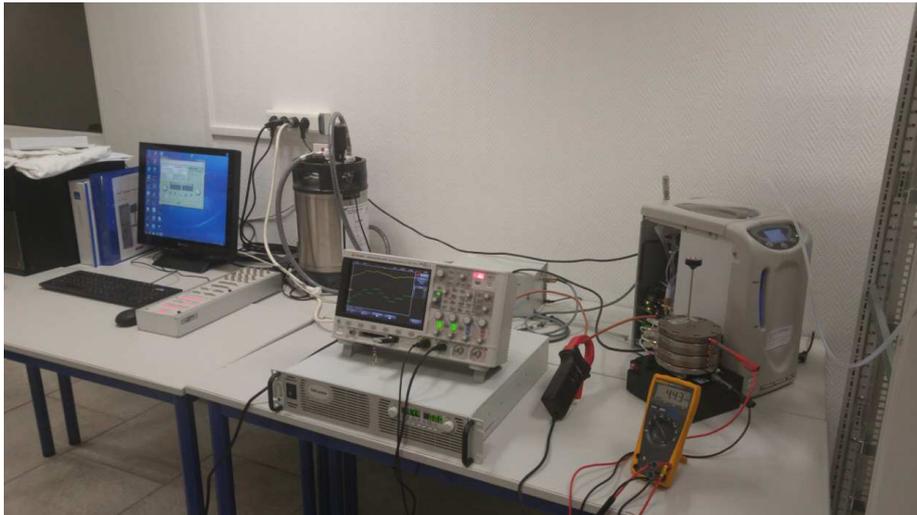
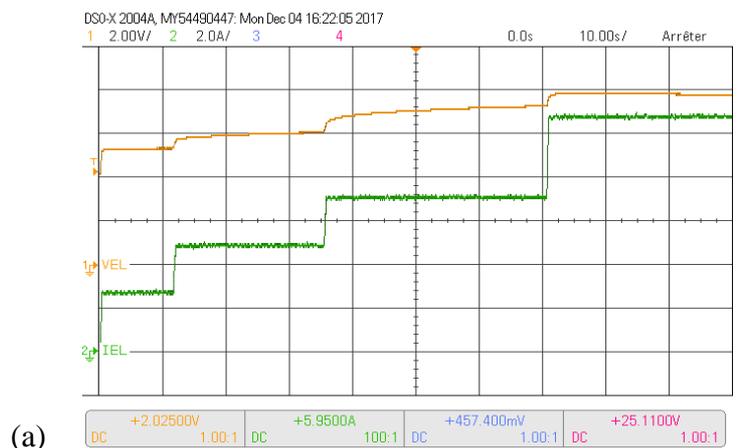
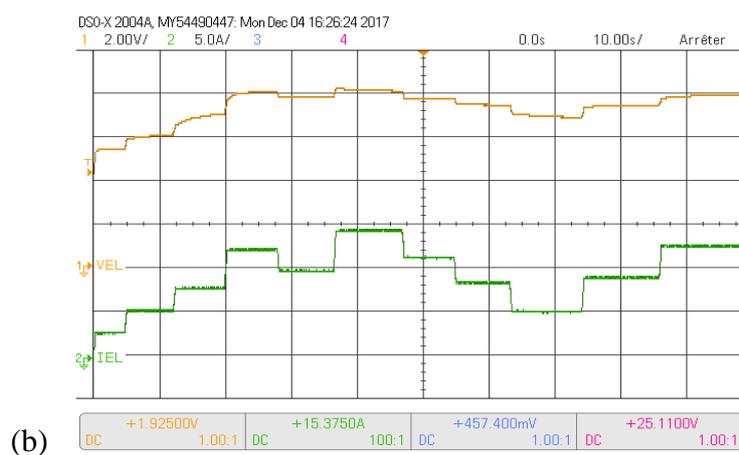


Fig. 82 Banco sperimentale per ricavare il modello dinamico.



(a)



(b)

Fig. 83 (a) (b) Andamenti di tensione e corrente nell' EL.

Come si può notare dalla Fig. 83 (a) e (b), per bassi valori di corrente, la tensione dell'EL è più stabile; al contrario, per valori di correnti più alti (5-6A) il comportamento dell'EL è di tipo capacitivo con tempi di risposta più lunghi.

5.4. Conclusioni

In questo capitolo è stato affrontato lo studio del modello elettrico, statico e dinamico, di un elettrizzatore PEM; il modello statico ricavato analiticamente a partire dalla singola cella e poi esteso alle tre celle che costituiscono l'elettrolizzatore dell' HELIOCENTRIS[®], è stato confrontato con i punti sperimentali di tensione e corrente prelevati tramite apposito software fornito dalla casa produttrice e dal cui confronto è emersa una perfetta sovrapposizione del modello matematico al modello sperimentale.

Il modello dinamico, invece, mostra che l'EL si comporta come una capacità per valori di corrente di 5-6A.

Capitolo 6

Il convertitore Buck

6.1. Introduzione

Una volta che l'idrogeno viene prodotto attraverso l'elettrolisi dell'acqua, può essere usato nelle fuel cell (FCs) per generare elettricità, producendo solo acqua e calore come coprodotti. Le FCs vengono usate in vasti campi di applicazioni come il trasporto (ad esempio nei veicoli elettrici), generazione di emergenza e come alimentatori per applicazioni isolate (Stand Alone Power Supply, SAPS) [22], [23].

Il concetto di produzione di energia a partire dall'idrogeno viene mostrato in Fig. 84.

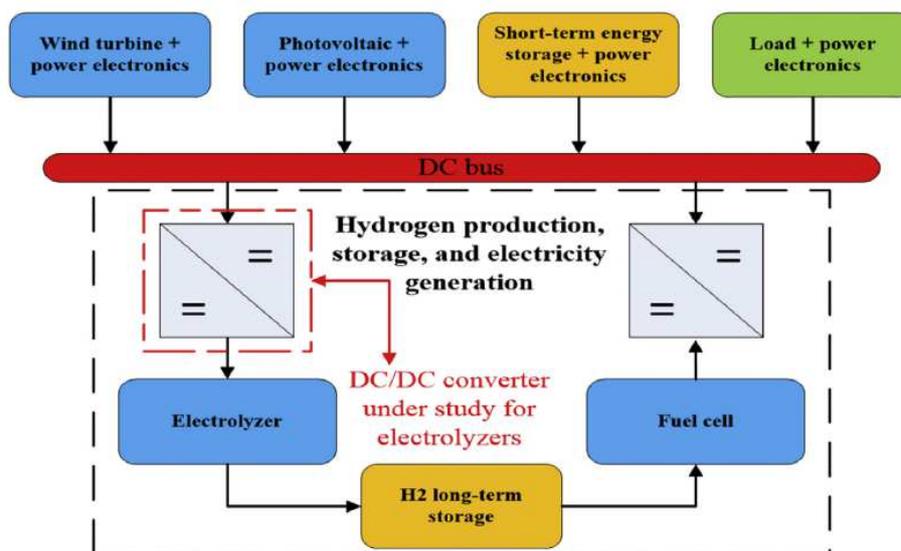


Fig. 84 Generazione di elettricità a partire dall'idrogeno.

Nel caso ci sia un eccesso di energia, prodotta da altre fonti di energia (solare, eolico) questa energia viene convertita tramite l'elettrolizzatore in idrogeno e quest'ultimo viene stoccato in appositi contenitori. Invece, in caso di assenza di energia si può usare l'idrogeno per riconvertirlo in energia tramite FCs ed alimentare il carico [22]. Com'è possibile vedere dalla Fig. 84 sia l'EL che la FC sono collegati al bus in DC per mezzo di convertitori DC/DC. In genere tali convertitori sono un buck ed un boost rispettivamente per EL e FC [22,23]. Negli ultimi anni la letteratura scientifica si è occupata molto di convertitori per turbine eoliche [24], [25], per generazione

solare [26], per batterie e supercondensatori [27] e per FCs [28], [29]. Rispetto ai convertitori per FCs, quelli per EL hanno ricevuto meno attenzione, pertanto la ricerca scientifica è orientata sempre più allo studio di questi convertitori.

Riferimento	Tensione del bus DC	Tensione richiesta dall'elettrolizzatore	Tipo di applicazione
[30]	12 V	2 V	Solare-PV-H2 (usato per la produzione di idrogeno e di elettricità).
[31]	2000 V	2V	Wind-H2 (usato solo per la produzione di idrogeno).
[32]	48 V	30 V	Solare-H2 (usato per la produzione di idrogeno e di elettricità).
[33]	48 V	30 V	Solare-H2 (usato per la produzione di idrogeno e di elettricità).
[34]	280 V	18 V	Wind-H2 (usato solo per la produzione di idrogeno).
[35]	48 V	30 V	Solare-H2 (usato per la produzione di idrogeno e di elettricità).
[36]	22 kV	430 V	Wind-H2 (usato solo per la produzione di idrogeno).
[38]	18 V	200 V	PV-H2 (usato solo per la produzione di idrogeno).
[39]	Data not provided	24 V	PV-H2 (usato per la produzione di idrogeno e di elettricità).
[40]	230 V	35 V	PV-H2 (usato per la produzione di idrogeno e di elettricità).
[41]	18 V	13 V	PV-H2 (usato solo per la produzione di idrogeno).
[42]	30 V	30 V	PV-H2 (usato solo per la produzione di idrogeno).
[43]	48 V	20-43 V	PV-H2 (usato per la produzione di idrogeno e di elettricità).
[44]	48 V	48 V	PV-H2 (usato per la produzione di idrogeno e di elettricità).

Tabella 7. Specifiche dell'elettrolizzatore

I livelli di tensioni più comuni in letteratura [32-39] per il bus e per l'EL, vengono riportati in Tabella 7, dalla quale si nota come, generalmente, i livelli di tensioni richiesti dall'EL sono sempre più bassi rispetto a quelli del bus DC ed è per questo motivo che vengono impiegati convertitori DC/DC di tipo abbassatore, o buck.

La topologia di buck da scegliere varia in funzione della taglia dell'EL e del bus DC. Quindi, l'obiettivo sarà quello di analizzare diverse topologie di convertitori abbassatori al fine di trovare quella più performante per il nostro caso studio.

6.2. Topologie di convertitori per EL

La scelta di un convertitore DC/DC buck per un EL (nella maggior parte dei casi, quando la tensione del bus in DC è maggiore di quella richiesta dall'EL stesso) è basata principalmente sulle seguenti specifiche:

- 1) Alta efficienza energetica.
- 2) Basse interferenze elettromagnetiche.
- 3) Basso costo.
- 4) Alto rapporto di conversione.
- 5) Ridotto ripple di uscita.
- 6) Affidabilità nel caso di guasti.

Per ciò che riguarda la vita utile di un EL PEM, è stato dimostrato che, ad alte frequenze, ripple di corrente può usurare il materiale della cella, riducendone le prestazioni [45]. Un altro problema è dato dallo switch del convertitore, che è l'elemento più debole del circuito in quanto un suo guasto determina il malfunzionamento dell'intero circuito [46].

Nel seguito sono elencate alcune delle tipologie di convertitori, sia isolati che non isolati, che si prestano bene alla realizzazione della conversione per EL [47].

6.2.1 Topologie di convertitori DC/DC non-isolati

La prima topologia presa in considerazione è quella più semplice del buck tradizionale (Fig. 85), in cui il rapporto tra la tensione di uscita e la tensione di ingresso, che vale solo nel caso di funzionamento in CCM, coincide con il duty cycle.

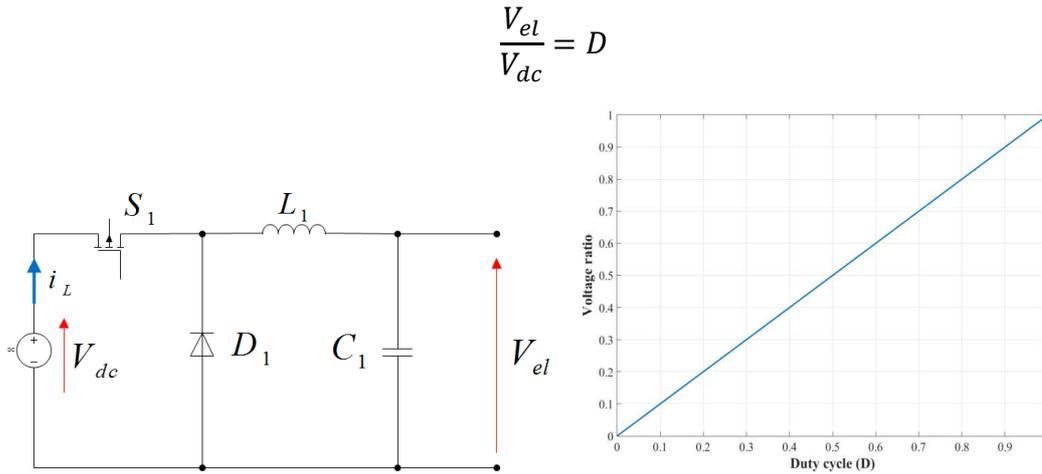


Fig. 85 Convertitore buck e rapporto di conversione.

In esso il ripple della corrente in uscita e quello relativo alla tensione di uscita possono essere determinati dalle equazioni:

$$\Delta i_L = \frac{(1-D_1)V_{el}}{L_1 f_s} \quad (71)$$

$$\Delta v_{el} = \frac{(1-D_1)V_{el}}{8L_1 C_1 f_s^2} \quad (72)$$

nelle quali f_s è la frequenza di switching [Hz].

Dalla (71) e (72) si può facilmente verificare che un basso ripple di corrente e di tensione di uscita si può ottenere scegliendo un valore più grande di induttanza, ma ciò porta ad un maggiore ingombro nel circuito e un conseguente aumento del costo. Un altro modo potrebbe essere quello di aumentare la frequenza di switching, e ciò significherebbe aumentare le perdite per commutazione e dunque ridurne l'efficienza.

Generalmente, la tensione ai capi dell'EL è piuttosto bassa (Tabella 7) e ciò si traduce in una drastica riduzione della tensione del bus DC. Ma, come si può notare dalla Fig. 85, quando la tensione di ingresso è molto alta rispetto a quella di uscita il

rapporto di tali tensioni restituisce un duty cycle molto piccolo e ciò potrebbe portare il convertitore a lavorare in modalità discontinua; pertanto, l'uso di un buck tradizionale è limitato ad applicazioni in cui il rapporto di conversione è medio-basso.

Inoltre, uno dei principali contributi alle perdite per commutazione è dato dal diodo: se si utilizza un semplice diodo, a causa dell'accumulo di carica, esso non potrà commutare istantaneamente tra le condizioni di funzionamento in conduzione diretta e inversa; mentre il transitorio di accensione è relativamente breve, quello di spegnimento sarà più lungo, poiché necessita lo smaltimento delle cariche accumulate. Una soluzione alternativa potrebbe essere quella che prevede l'uso di un diodo Schottky il quale, avendo un reverse recovery time (tempo di commutazione tra la conduzione e l'interdizione) trascurabile, risulterebbe più veloce.

Al fine di migliorare l'efficienza si può fare riferimento al convertitore di Fig. 86.

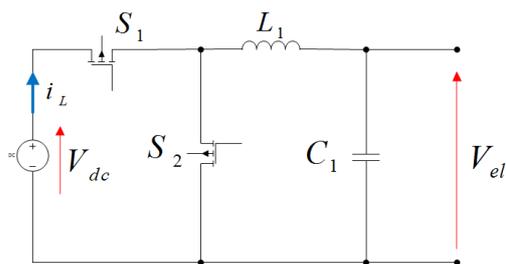


Fig. 86 Convertitore buck sincrono.

Vengono migliorate le condizioni di efficienza, riducendo le perdite, ma il problema del rapporto di conversione, del ripple e dell'affidabilità rimangono invariati.

Una soluzione per migliorare queste specifiche è quella di utilizzare un buck quadratico.[48,49]. Un esempio è mostrato in Fig. 87.

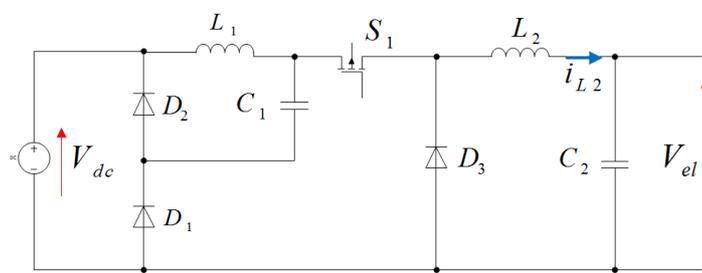


Fig. 87 Convertitore buck quadratico

Esso consiste in due buck posti che condividono un solo switch. Il rapporto di conversione e il ripple sulla corrente di uscita sono dati dalle equazioni:

$$\frac{V_{el}}{V_{dc}} = D^2 \quad (73)$$

$$\Delta i_{L2} = \frac{V_{dc} D^2 (1-D)}{L_2 f_s} \quad (74)$$

Dall'equazione (74) è possibile notare che il ripple risulta minore rispetto a quello ottenuto con il buck tradizionale, anche se la presenza dell'unico switch rende tale tipologia poco affidabile.

La Fig. 88 mostra un convertitore buck quadratico doppio che, pur mantenendo lo stesso rapporto di conversione di un buck quadratico, ha il vantaggio di ridurre il ripple sulla corrente di uscita, secondo l'espressione (75).

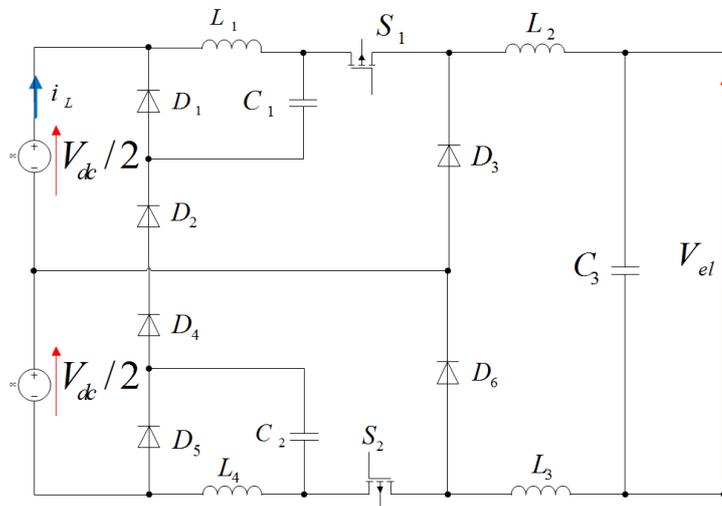


Fig. 88 Convertitore buck quadratico doppio

$$\Delta i_L = \frac{V_{dc} D^2 (1-D)}{2L f_s} \quad (75)$$

In questa espressione il valore dell'induttanza L è dato dalla somma delle due induttanze L₂ ed L₃ (che si assume avere lo stesso valore). Aumentare il numero di livelli se da un lato permette di ridurre ancora di più le oscillazioni, dall'altro complica la complessità del circuito e ne aumenta il costo.

Un altro modo per ottenere un alto rapporto di conversione è quello proposto in Fig. 89 [50].

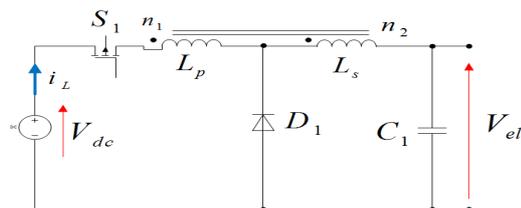


Fig. 89 Convertitore buck tapped-inductor

Questa topologia utilizza un induttore accoppiato con un avvolgimento al primario e uno al secondario, chiamati rispettivamente p ed s . Questa struttura permette di ottenere un rapporto di conversione ancora maggiore, in base al rapporto spire dell'induttore. Il rapporto di tensione sarà dato da:

$$\frac{V_{el}}{V_{dc}} = \frac{D}{D+n(1-D)} \quad (76)$$

in cui n è il rapporto spire dell'induttore, definito come [50]:

$$n = 1 + \frac{n_p}{n_s} \quad (77)$$

Questa tecnica consente, inoltre, di minimizzare le perdite di commutazione [50] e ridurre il ripple di uscita, rispetto ad un buck tradizionale, secondo l'equazione:

$$\Delta i_L = \frac{n^2 V_{dc} D(1-D)}{[D+n(1-D)]L f_s} \quad (78)$$

Di contro, il principale svantaggio di questa tecnologia deriva dal fatto che sullo switch si manifesta uno spike di tensione dovuto all'induttanza di dispersione tra i due avvolgimenti accoppiati, che può essere limitato con appositi circuiti di clamp.

Nella Fig. 90 è proposto un convertitore buck in cui l'induttore è sostituito da una cella con due identiche induttanze e due diodi, in cui è confinata l'energia, [51].

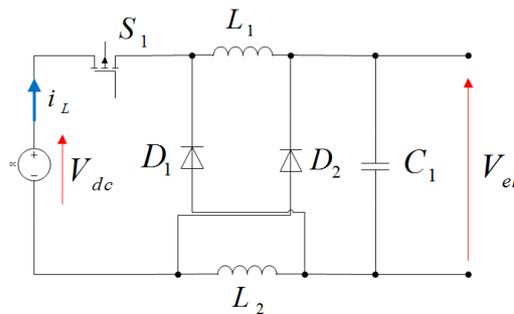


Fig. 90 Convertitore buck L-switching.

Il rapporto di tensione e il ripple della corrente di uscita sono pari rispettivamente a [51]:

$$\frac{V_{el}}{V_{dc}} = \frac{D}{(2-D)} \quad (79)$$

$$\Delta i_L = \frac{V_{dc} D(1-D)}{2(2-D)L f_s} \quad (80)$$

Il rapporto di conversione risulta migliorato, se comparato ad un buck tradizionale, ma è inferiore a quello di un buck quadratico o tapped- inductor.

Un altro modo per ottenere un rapporto maggiore è quello che prevede l'uso di switched capacitor/switched inductor, mostrato in Fig. 91.

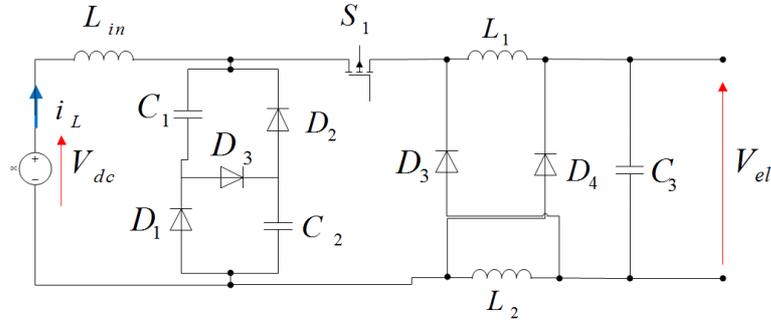


Fig. 91 Convertitore buck switch capacitor/switch inductor.

Questa topologia, composta da celle di induttanze e capacità, ha un rapporto di tensioni e un ripple di corrente pari a [52]:

$$\frac{V_{el}}{V_{dc}} = \frac{D}{(2-D)^2} \quad (81)$$

$$\Delta i_L = \frac{V_{dc} D (1-D)}{2(2-D)^2 L f_s} \quad (82)$$

Anche in questo caso il ripple risulta migliore che nel buck tradizionale, ma ciò viene pagato con la complessità circuitale.

Partendo da un convertitore buck classico, si può derivare un convertitore interlacciato che, aumentando il numero di livelli, consente alla corrente di dividersi su ciascuno di essi. Questa topologia consiste nel connettere N buck che condividono la stessa alimentazione. In essa, ciascuno degli switch lavora in intervalli di duty cycle dati da $360^\circ/N$, e così facendo il ripple di corrente e l'ingombro dei componenti risulteranno minimizzati. Tra tutti, quello che risulta essere il miglior candidato è il buck interlacciato a tre livelli, 3-leg IBC (Interleaved Buck Converter) e ciò è dovuto a ragioni di ottimizzazione in termini di riduzione del ripple della corrente di uscita e efficienza energetica [53]. Un esempio di un circuito 3-leg IBC è mostrato in Fig. 92.

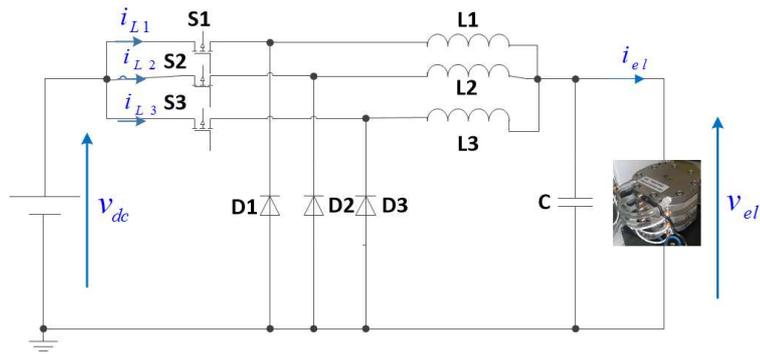


Fig. 92 3-leg IBC.

Grazie alla sua struttura ridondante esso consente di continuare ad alimentare il carico anche in caso di malfunzionamento di uno switch, ma con lo svantaggio di avere un rapporto di conversione uguale a quello di un buck classico.

Per ovviare a ciò, in letteratura si trova anche una versione di IBC con duty cycle esteso [54]. Questa topologia è mostrata in Fig. 93.

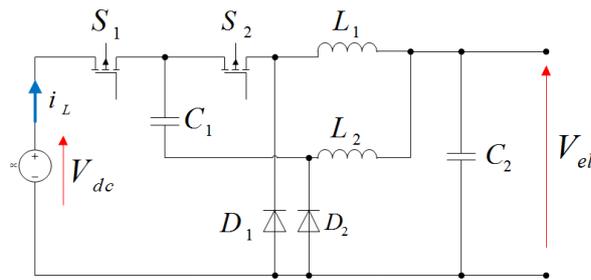


Fig. 93 3-leg IBC con duty cycle esteso.

La capacità C_1 è posta tra i due livelli al fine di ottenere l'effetto desiderato sul duty cycle. Infatti, questa topologia permette di avere un alto rapporto di conversione e al contempo un basso valore di ripple di corrente. Le espressioni di rapporto di tensione e ripple sono date da:

$$\frac{V_{el}}{V_{dc}} = \begin{cases} \frac{D}{2}, & D \leq \frac{1}{2} \\ D^2, & D \geq \frac{1}{2} \end{cases} \quad (83)$$

$$\Delta i_L = \frac{V_{dc} D (1-2D)}{2L f_s} \quad (84)$$

L'affidabilità può essere garantita solo nel caso di un malfunzionamento dello switch S_2 : il convertitore continuerebbe a funzionare come un semplice buck. Un guasto, invece, sullo switch S_1 comprometterebbe l'intero convertitore.

L'ultima topologia proposta, tra i convertitori non isolati, è quella di Fig. 94 [55].

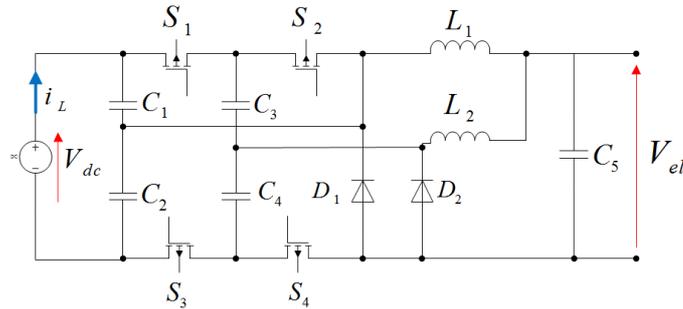


Fig. 94 3-leg IBC Modificato con duty cycle esteso.

Lo schema circuitale, complicato da tre capacità aggiuntive e due transistor [55], consente di pervenire ad un alto rapporto di conversione e ad un basso ripple di corrente, dati da:

$$\frac{V_{el}}{V_{dc}} = \begin{cases} \frac{D}{4}, & D \leq \frac{1}{2} \\ D^3, & D \geq \frac{1}{2} \end{cases} \quad (85)$$

$$\Delta i_L = \frac{V_{dc} D (1-2D)}{4L f_s} \quad (86)$$

Nonostante i vantaggi, i componenti aggiuntivi restituiscono una struttura molto complessa e con un costo e un ingombro non indifferente.

6.2.2 Topologie di convertitori DC/DC isolati

Alcune applicazioni richiedono un isolamento elettrico tra l'ingresso e l'uscita del convertitore, che operano ad alta frequenza con un trasformatore, al fine di ottenere l'isolamento galvanico. In generale, la frequenza di switching di questi convertitori varia tra $\sim 10 \div 100 \text{kHz}$, permettendo di minimizzare il volume del convertitore, ma con lo svantaggio di un aumento delle correnti parassite. Dimensionando opportunamente il trasformatore si può ottenere una maggiore efficienza energetica ed abbattere i costi del convertitore. Per applicazioni con EL la struttura del convertitore è composta da: inverter (1), trasformatore (2), raddrizzatore (3) e un filtro di uscita (4), come mostrato in Fig. 95.

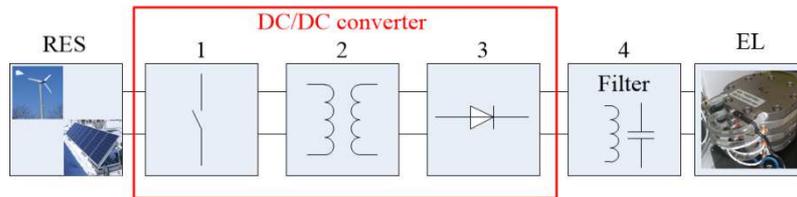


Fig. 95 Struttura di un convertitore DC/DC isolato.

In Fig. 96 viene proposto lo schema circuitale di un convertitore DC/DC half-bridge unidirezionale[56]. Il rapporto di conversione è dato dalla seguente espressione:

$$\frac{V_{el}}{V_{dc}} = \frac{D}{2n} \quad (87)$$

dove n è il rapporto spire del trasformatore.

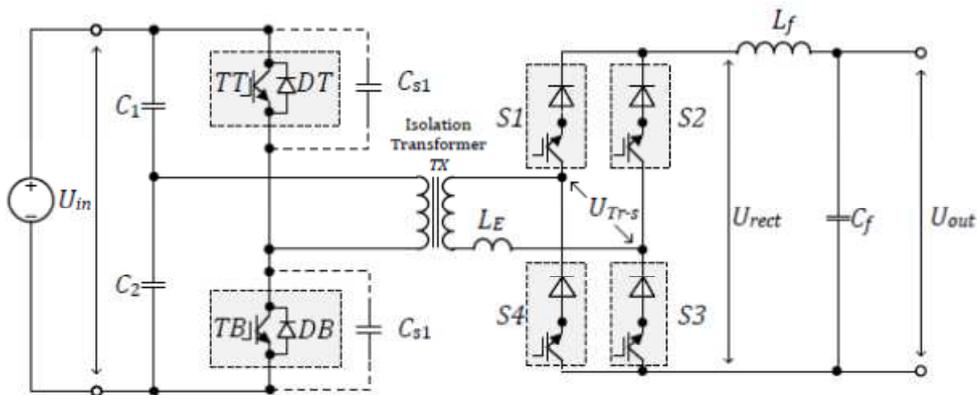


Fig. 96 Convertitore DC/DC half-bridge.

Usando delle capacità di snubber (C_{s1}) si può implementare una tecnica di soft-switching grazie alla quale si possono ridurre le perdite per commutazione.

A partire dall'equazione (87) è possibile ottenere un alto valore di conversione dimensionando opportunamente il trasformatore del convertitore. Il principale inconveniente di questo circuito è dovuto al rapporto spire del trasformatore. Se fosse troppo alto si avrebbe un'induttanza di dispersione alta, con conseguente aumento del flusso disperso e della componente reattiva della corrente.

A partire dai convertitori half-bridge, sono stati sviluppati anche convertitori DC/DC full-bridge per applicazioni EL. Un esempio è dato in Fig. 97.

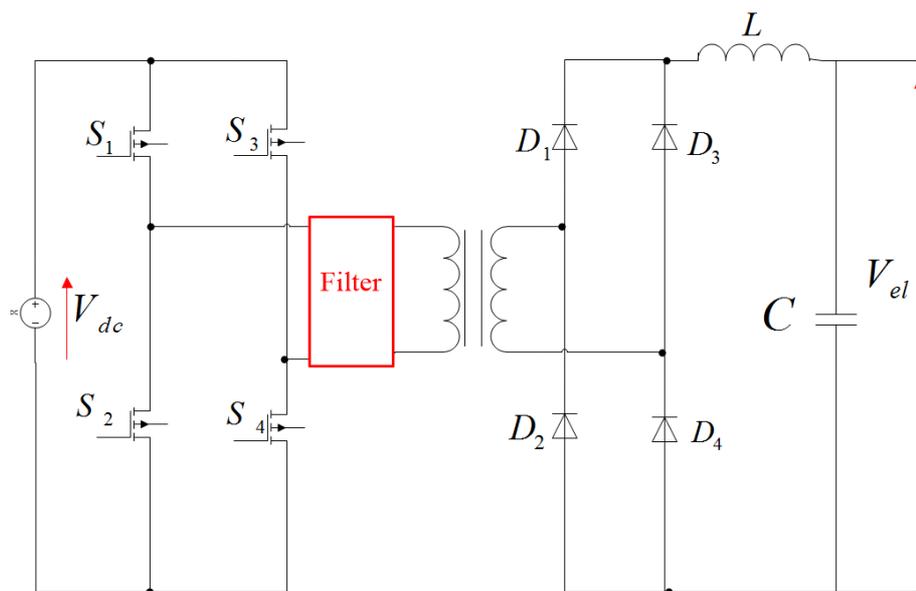


Fig. 97 Convertitore DC/DC full-bridge.

Al vantaggio dell'uso per applicazioni di potenze elevate, si contrappongono gli inconvenienti dovuti al numero elevato di componenti e alla necessità di un anello di corrente per evitare la saturazione del trasformatore.

Il filtro inserito serve ad evitare gli spike di corrente sul trasformatore ed è composto a sua volta da induttanza e capacità, collegati in maniera opportuna al fine di garantire basse perdite sullo switch [56].

La presentazione di tutte queste topologie consentirà di effettuare, nel paragrafo successivo, un confronto tra le varie strutture in base a criteri esposti precedentemente (ossia rapporto di conversione, ripple della corrente di uscita, efficienza e affidabilità).

6.3. Confronto tra i convertitori analizzati

Un primo confronto delle varie topologie analizzate viene effettuato a partire dal rapporto di conversione, come mostrato in Fig. 98.

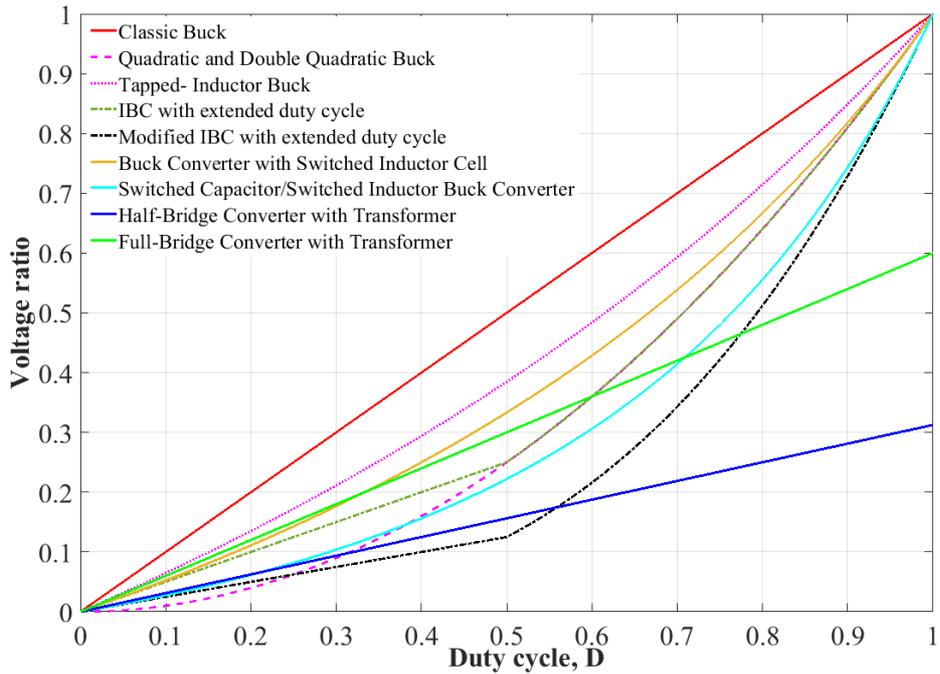
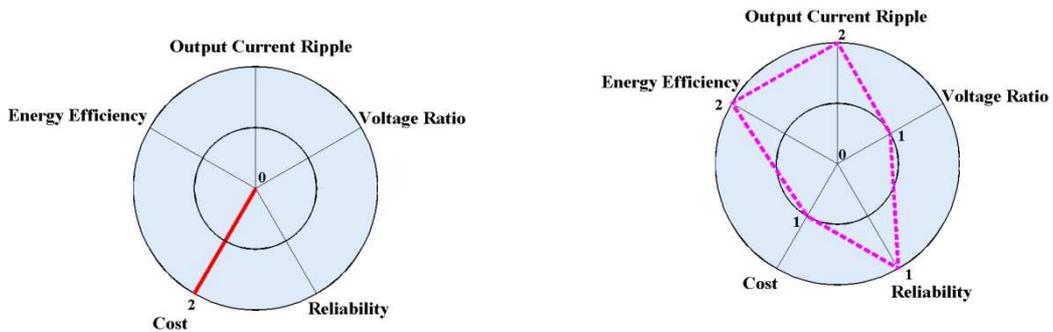


Fig. 98 Confronto tra i rapporti di conversione delle topologie in esame.

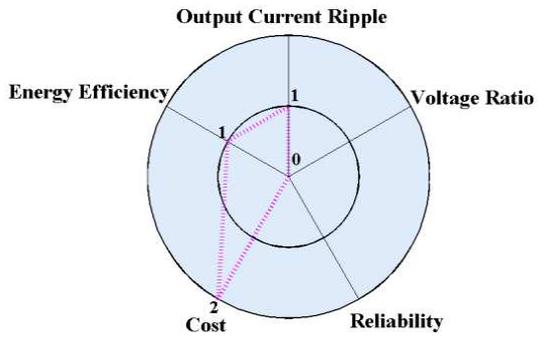
Nel caso di convertitore con tapped-inductor, di full bridge e half-bridge, il valore del rapporto di conversione dipende dal rapporto spire del trasformatore; per ricavare le curve di Fig. 98, per questi convertitori, è stato usato il valore di $n = 1.6$, per il tapped-inductor e l'half-bridge, e $n = 0.6$ per il full bridge.

Come si può notare, il buck classico, molto usato per la sua semplicità circuitale, non risulta adatto ad applicazioni con EL, a causa del suo basso rapporto di conversione. Le topologie più performanti sono l'IBC with con duty cycle esteso e l'half-bridge.

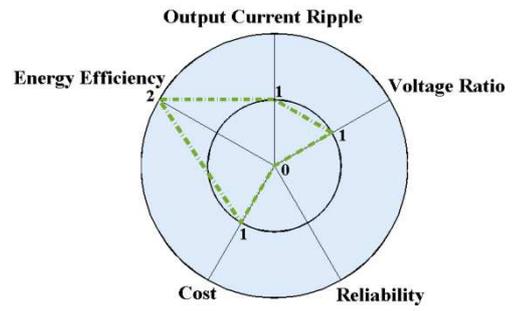
Dal punto di vista delle altre caratteristiche elencate, la Fig. 99 mostra dei diagrammi radiali, uno per ogni convertitore, in cui si possono facilmente leggere i parametri di confronto.



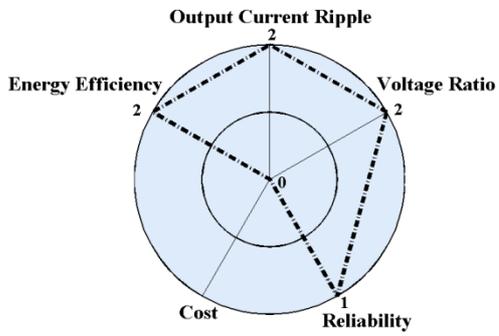
(a)



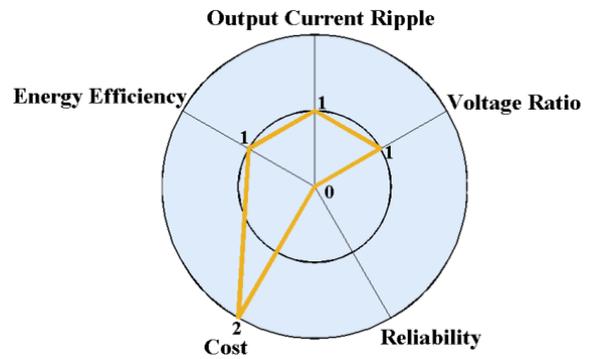
(b)



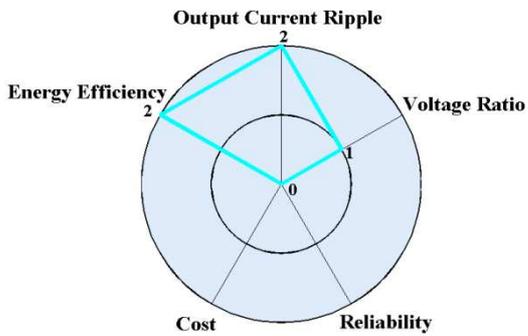
(c)



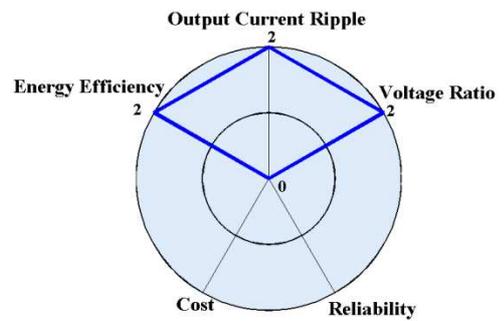
(d)



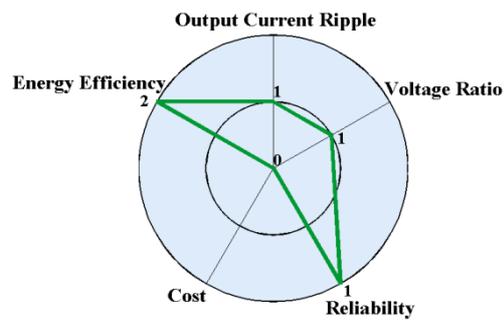
(e)



(f)

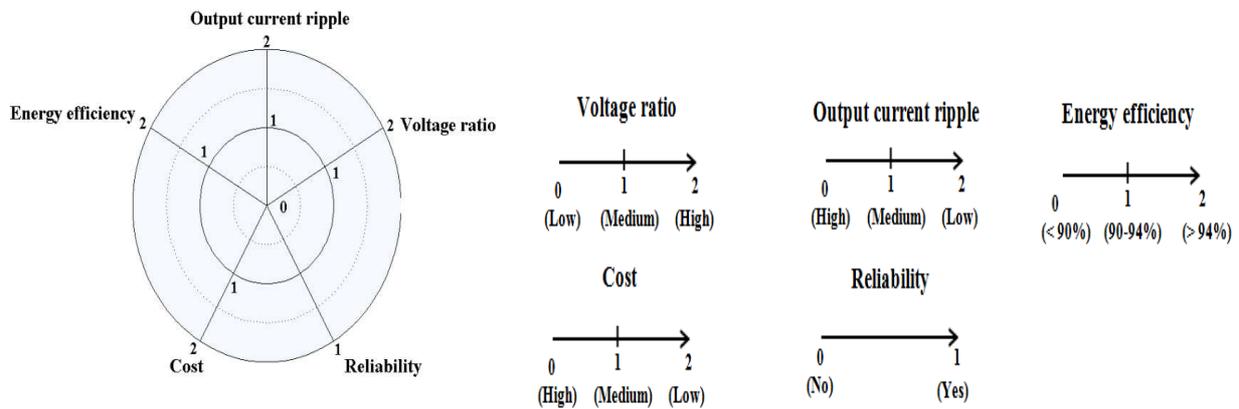


(g)



(h)

(i)



(j)

Fig. 99 Confronto tra i convertitori: (a) buck classico, (b) buck quadratico e doppio quadratico, (c) buck tapped-inductor, (d) IBC con duty cycle esteso, (e) IBC modificato, (f) buck con switched inductor, (g) buck con switched capacitor/switched inductor, (h) half-bridge, (i) full-bridge, (j) legenda.

6.4. Conclusioni

In questo capitolo si sono analizzate differenti topologie di convertitori DC/DC abbassatori, isolati e non isolati, al fine di individuare la struttura più adatta per un'applicazione con EL. Tale ricerca è supportata dal fatto che per effettuare l'elettrolisi dell'acqua, al fine di ottenere idrogeno per una successiva trasformazione in energia elettrica, l'EL ha bisogno in ingresso di una tensione molto piccola. Di contro, generalmente, la tensione del bus in DC cui l'EL è collegato, è molto più grande. Pertanto, necessita una struttura con un alto rapporto di conversione, ma anche con altre caratteristiche, come ad esempio un basso ripple di corrente necessario per non degradare il dispositivo. Tra le topologie isolate e non isolate analizzate si è fatto un confronto al fine di determinare quella che sarà la struttura utilizzata nel caso studio. La struttura scelta e le analisi sul modello matematico e sul conseguente controllo saranno analizzate nel capitolo successivo.

Capitolo 7

Progetto e Controllo del Convertitore per EL

7.1. Introduzione

Come detto precedentemente, la scelta del convertitore di potenza che interfacci il bus DC (con tensioni generalmente alte) con l'EL (tensioni in ingresso basse) è molto importante ai fini di soddisfare le specifiche di basso ripple sulla corrente di uscita, alto rapporto di conversione, rendimento e affidabilità.

Inoltre, tale scelta dipende dalle grandezze elettriche in gioco. Nel caso in oggetto si è supposta una tensione del bus in DC di 220V a fronte dei circa 8 V richiesti dall'EL.

Ci si rende subito conto che una soluzione che preveda un buck tradizionale è del tutto impensabile, in quanto il rapporto di conversione, che nel buck coincide con il duty cycle, è molto piccolo (circa 3.6%) e ciò significherebbe avere dei tempi molto brevi per la conduzione dello switch e molto lunghi per la sua interdizione.

Nei paragrafi seguenti verrà proposta la soluzione adottata e per essa, dopo averne fatto il progetto, si passerà a definire un'azione di controllo: il tutto sarà validato in ambiente Matlab/Simulink. La validazione del modello, il cui banco di prova è stato realizzato presso la sede dei laboratori G.R.E.E.N. di Longwy, è tuttora in fase di esecuzione.

7.2. Progetto del convertitore di potenza

Poiché il buck tradizionale non consente di avere rapporti di tensione molto alti si è adottata una soluzione basata su un convertitore DC/DC isolato, come mostrato in Fig. 100. Ad un buck classico viene demandato il compito di abbassare la tensione che riceve in ingresso dal bus DC (220V) fino ad un valore di circa 75V, in modo che tale convertitore possa lavorare con valori di duty cycle accettabili. Successivamente tale tensione continua, viene trasformata in un'onda quadra per poi essere abbassata da un trasformatore ad alta frequenza e infine essere riconvertita in

continua, da un raddrizzatore, al fine di essere fruibile dall' EL. Va precisato che l'EL in questione, che inizialmente restituiva una corrente di 50A in corrispondenza a 8 V di tensione applicata, ad oggi consente di averne circa 7.5-7.6V a causa di un degrado dei componenti, dovuto al ripple di corrente.

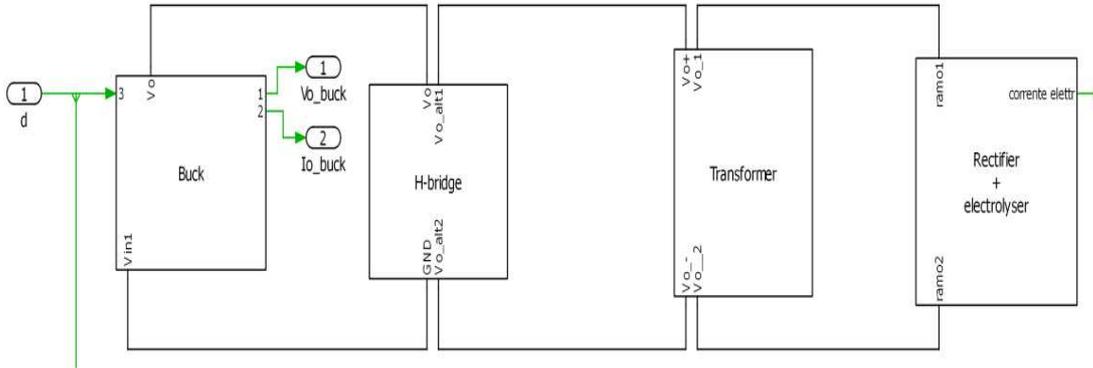


Fig. 100 Schema circuitale del convertitore adottato

Il dimensionamento dello stadio tradizionale del buck viene fatto a partire dalle specifiche di Tabella 8.

Simbolo	Descrizione	Valore
fsw	Frequenza di switching	20 [kHz]
Vin	Valore di tensione d'ingresso	150-220 [V]
Vref	Tensione di riferimento DC	75 [V]
Pin	Potenza d'ingresso	400 [W]
$\Delta V_{out}\%$	Max ripple	1% Vref

Tabella 8. Specifiche di progetto per il buck.

Per rispettare il funzionamento in CCM occorre che:

$$L > \frac{R_{max}(1-D_{max})}{2f_{sw}} \quad (88)$$

Il carico è pari a:

$$R_L = \frac{V_{out}}{I_{out}} = \frac{75[V]}{I_{out}[A]} \quad (89)$$

Supponendo che il convertitore sia trasparente alla potenza:

$$V_{in}I_{in} = V_{out}I_{out} \quad (90)$$

dalla quale si ottiene: